

適用分野が拡大する新材料パワーデバイスの進化

Evolution of Wide-Bandgap Semiconductors for Power Devices Expanding Fields of Application

崎山 陽子 子迫 修司 杉山 亨

■ SAKIYAMA Yoko ■ KOSAKO Shuji ■ SUGIYAMA Toru

SiC (炭化ケイ素) や GaN (窒化ガリウム) などのワイドバンドギャップ半導体は、エネルギー効率で飛躍的な改善が見込めることから新しいパワーデバイス材料として期待されている。

東芝デバイス&ストレージ(株)は、SiCチップの薄ウエハー化とセル微細化を性能改善の要素技術として開発を進め、多様なSiCデバイスを製品化している。用途の一例としてハイパワーのSiCデバイスは、鉄道車両のインバーター装置に適用され、従来の装置からの大幅な小型・軽量化に貢献している。また、高速スイッチング用途で優れた性能を発揮するGaNデバイスでは、製品化の上で要求される疑似ノーマリーオフタイプとMOS(金属酸化膜半導体)タイプの素子開発を進めている。

Wide-bandgap semiconductors including silicon carbide (SiC) and gallium nitride (GaN) are currently attracting attention for use in next-generation power devices due to their excellent characteristics offering higher energy efficiency.

Toshiba Electronic Devices & Storage Corporation has been developing key technologies to improve the performance of SiC power devices focusing on the reduction of wafer thickness and cell miniaturization, and has been continuously releasing a wide variety of SiC power devices. The application of SiC hybrid modules to traction inverters for rolling stock, for example, is contributing to reductions in the size and weight of such inverters. We are also developing GaN power devices capable of performing high-speed switching operations, including a quasi-normally-off GaN high electron mobility transistor (HEMT) and a GaN metal-oxide-semiconductor field-effect transistor (MOSFET).

1 まえがき

ここ数十年のパワーデバイスは、Si(シリコン)のパワー半導体の性能改善によって高効率化を実現してきた。しかし、Siのパワーデバイスは性能の限界に近づいており、この壁を打ち破る新材料としてワイドバンドギャップ半導体が期待されている。

東芝デバイス&ストレージ(株)は、2013年にワイドバンドギャップ半導体であるSiCのSBD(ショットキーバリアダイオード)を製品化した。その後2014年には、SiのIEGT(Injection Enhanced Gate Transistor)とSiCのSBDを一つのパッケージに封止したSiCハイブリッドモジュールを開発し、電鉄用のインバーターに適用することで、電力変換効率の向上と装置の省スペース化を実現した⁽¹⁾。また、もう一つの有望なワイドバンドギャップ半導体であるGaNは高速スイッチング性能に優れ、電源装置の高効率・小型化を牽引(けんいん)するキーデバイスになると考えられている。

ここでは、主にSiCとGaNの2種類の新材料パワーデバイスについて、最新技術と今後の動向を述べる。

2 SiCデバイスの適用分野の拡大

SiCデバイスは、Siデバイスに比べ、高耐圧と低損失を同時

に実現しやすい。その一方で、Siと製法が異なり、結晶欠陥が多いことや加工が難しいことなどが原因で高価なことが普及を妨げている。

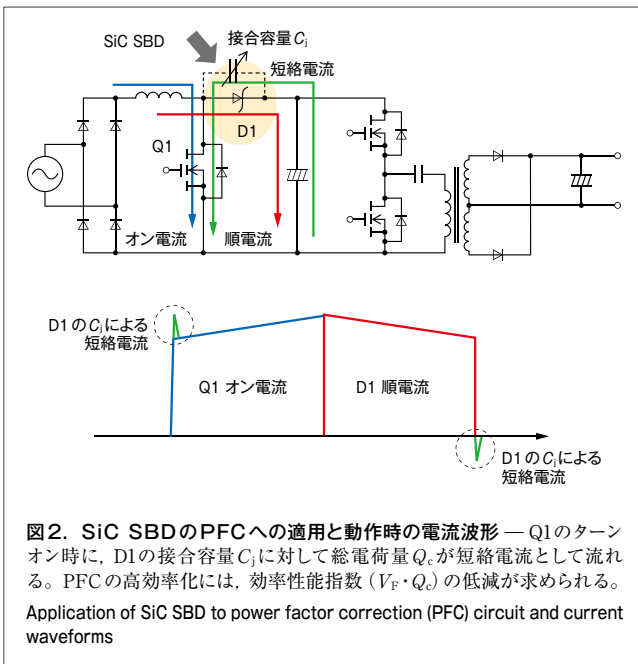
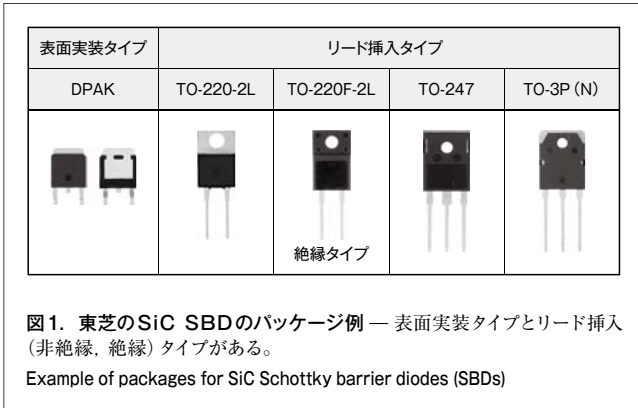
2.1 SiCディスクリート製品

ここ数年、1チップを1パッケージに搭載したディスクリート製品の伸長が目覚ましい。ウエハーの品質改善や大口径化が進み、小型の産業用途(情報通信機器電源、EV(電気自動車)給電スタンド、太陽光インバーター、及び業務用エアコンなど)だけでなく、個人向けハイエンドの民生用途(有機EL(OLED: Organic Light-Emitting Diode)TV(テレビ)やAV(Audio Video)アンプなど)にも採用されるようになった。

ここでは、当社のSiCディスクリート製品であるSBDとMOSFET(金属酸化膜半導体型電界効果トランジスター)の特長について述べる。

2.1.1 SiC SBDディスクリート製品 現状の当社製品のパッケージ例を図1に示す。製品の耐圧は650Vと1,200V、電流定格は2Aから24Aまでの範囲でラインアップを用意している。これらは、主にAC(交流)電源からのPFC(Power Factor Correction: 力率改善)回路に使用される。

SiC SBDを使用したPFC回路と動作波形例を図2に示す。PFC回路では、スイッチング素子Q1によって、SiC SBDであるD1の通電を制御している。Q1の損失は、D1の特性影響を受ける。Q1がターンオンする際、D1の接合容量 C_j と逆電圧 V_R



で決まる総電荷量 Q_c によって短絡電流が流れる。この短絡電流は、Q1のターンオン損失を増加させ、 Q_c が小さい方がQ1のターンオン損失は小さくなる。

一方、D1の損失は Q_c の充放電による損失と順電圧 V_F によるオン損失で構成される。同一のデザインルールであれば、 Q_c と V_F にはトレードオフの関係があり、 V_F と Q_c の積で表される効率性能指数($V_F \cdot Q_c$)の値が小さいほど低損失で高効率となる。

当社では2013年より第1世代品を量産し、2017年から第2世代品に移行している。第2世代の製品は、改良型JBS (Junction Barrier Controlled Schottky) 構造と薄ウエハーを組み合わせている。PFC回路に求められる効率性能指数は、第1世代に対し約2/3に低減してより低損失な装置の実現を可能にするとともに、サージ電流耐量 I_{FSM} も、第1世代に対し約1.7倍に増加し改善している (表1)。

2.1.2 SiC MOSFET ディスクリート製品 当社は2017年度より第2世代品SiC MOSFETの開発に着手した。

表1. 東芝のSiC SBDの構造と性能の推移

Trends in cross-sectional structure and performance of Toshiba SiC SBDs

世代	基礎検討1	基礎検討2	第1世代 (既存品)	第2世代 (新製品)
構造	SBD 基本構造	MPS 構造	JBS 構造	改良型 JBS 構造
ウエハー厚 (相対値)	1	1	1	1/3
断面構造図				
性能	<ul style="list-style-type: none"> ・漏れ電流 I_R: × 改善方向: 小 (効果: 熱暴走抑制) 	<ul style="list-style-type: none"> △ 	<ul style="list-style-type: none"> ◎ 	<ul style="list-style-type: none"> ◎
<ul style="list-style-type: none"> ・効率性能指数 ($V_F \cdot Q_c$): ◎ 改善方向: 小 (効果: 低損失) 			<ul style="list-style-type: none"> 薄ウエハー化 → 全電流で低V_F 	
<ul style="list-style-type: none"> ・サージ電流 I_{FSM}: × 改善方向: 大 (効果: 高耐量) 	◎	△	◎	<ul style="list-style-type: none"> 改良型JBS構造 → 大電流で低V_F

◎: 非常に良い ○: 良い △: 普通 ×: 悪い
MPS: Merged PN Schottky N: N型半導体 P: P型半導体

第2世代の特長は、主として以下の三つが挙げられる。

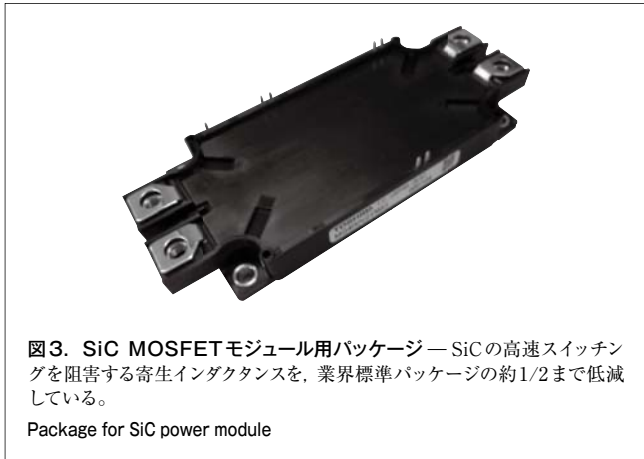
- (1) MOSBD構造 1チップにSBDとMOSFETを形成したMOSBD構造とすることで、競合のMOSFET構造と比べ、 V_F が1/2以下となり、同期整流や、モーター用途では低損失となる。
- (2) しきい値 V_{th} 最小で3Vと高く、誤動作しにくい。
- (3) 絶対最大定格ゲートソース間電圧 V_{GSS} V_{GSS} が大きくその幅 V_{GSS} も-10~+25Vの35Vであることから、設計の自由度が高い。

これらの技術を用いたSiC MOSFETでは、耐圧650Vと1,200V、オン抵抗が22mΩから最大350mΩまでの製品ラインアップを検討している。

2.2 SiCモジュール製品

当社は2014年にSiCハイブリッドモジュールを製品化した。SiCハイブリッドモジュールはSi IEGTとSiC SBDを一つのパッケージに封止したもので、IEGT、ダイオードの両方がSi素子であるモジュールと比較して、IEGTのターンオン損失を約50%、SBDの逆回復損失を約97%低減している。このSiCハイブリッドモジュールを用いた鉄道車両のインバーター装置は、従来のインバーター装置と比べて装置体積を約40%、装置質量を約50%削減できた⁽¹⁾。

スイッチング素子がSiCであるSiC MOSFETモジュールは、高速スイッチングにより、より一層の損失低減が可能になる。しかし、そのためには、寄生インダクタンス L_s を極限まで削減したパッケージの設計が必要になる。当社のSiC MOSFETモジュール用パッケージ (図3) は、1,700Vの業界標準パケッ



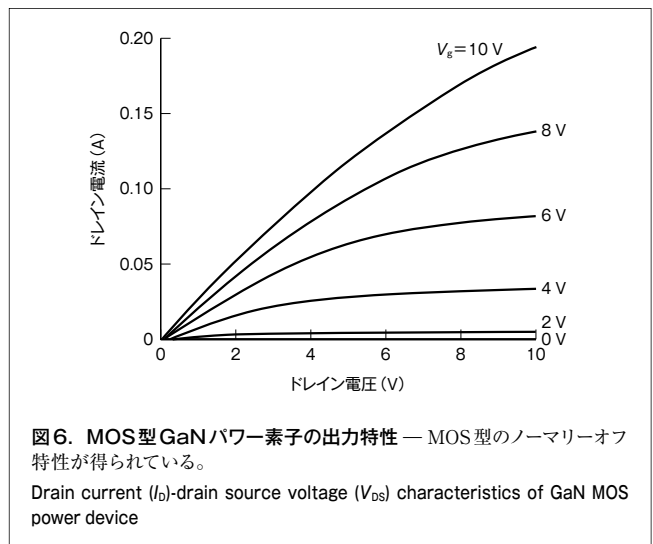
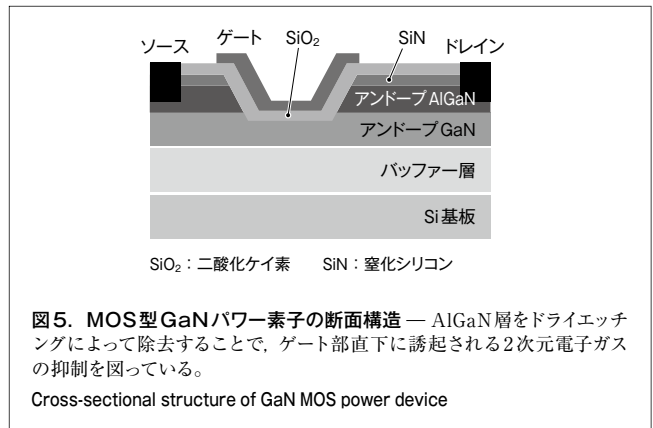
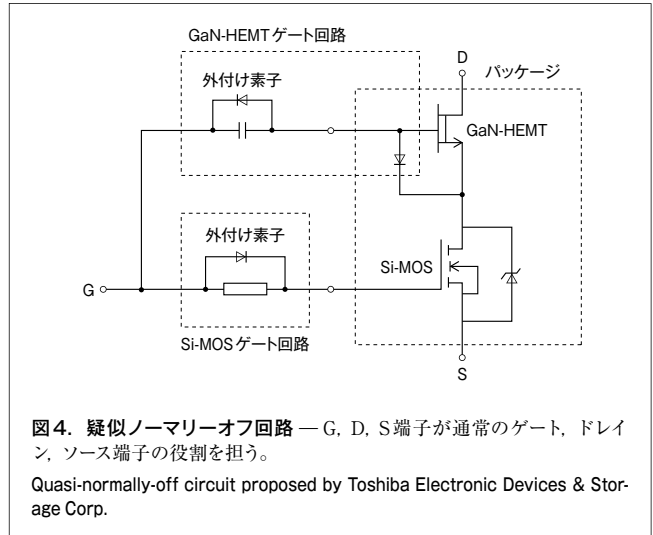
ジに対して L_s を約1/2まで低減しており、このパッケージを使用した1,200 Vと1,700 V定格品の早期製品化を目指している。また、SiCの特長をより生かせる、用途に応じたパッケージを開発中である。

3 GaNパワーデバイスの開発状況

破壊電界強度がSiに比べ10倍程度高いGaNを用いたパワー半導体は、SiC同様に低オン抵抗のスイッチング素子として期待されている。現在各社からサンプル出荷又は製品化されているGaNパワー素子では、Si基板上にGaNとAlGaN（窒化アルミニウムガリウム）がエピタキシャル成長により積層されている。ここで誘起される2次元電子ガスは、 $1,000 \text{ cm}^2 / (\text{V} \cdot \text{s})$ を越える高い電子移動度を有することから、低オン抵抗かつ低スイッチング損失の素子を実現できる。このため、GaNパワー素子は、高いスイッチング周波数で使用することができ、インダクタンスやキャパシタンスといった受動素子の小型化、ひいては装置全体の小型化が可能となる。システム応用には、ノーマリーオフ型が要求され、低耐压MOSFETと組み合わせた疑似ノーマリーオフタイプ及びゲートにp型GaNを形成することでノーマリーオフ化した素子の2種類が主流となっている。

当社では、スイッチング時に直接GaNパワー素子のゲートを駆動させる疑似ノーマリーオフ方式の検討を行っている（図4）。この方式では、通常のカスコードタイプの疑似ノーマリーオフとは異なり、スイッチング期間中は、Si-MOSが常時オン状態となり、スイッチングするのはGaN-HEMT（高電子移動度トランジスタ）のみとなる。これは、Si-MOSゲート回路の抵抗とSi-MOSのゲート容量の積で決まる時定数により、ゲート端子の電圧がオフ状態になっても、Si-MOSはオフにならず、常時オン状態を保つ。また、GaN-HEMTのドレイン電圧、ドレイン電流の立ち上がり／立ち下がり時間の制御が可能となっている。

更に、次世代素子としてMOS型GaNパワー素子の研究開



発も進めている。MOS型GaNパワー素子開発の一例として、開発中の素子⁽²⁾の断面構造（図5）と出力特性（図6）を示す。AlGaN層をドライエッチングによって除去することで、ゲート部直下に誘起される2次元電子ガスの抑制を図っており、素子単

体でのノーマリーオフ動作を実現している。この素子では、アンモニア雰囲気中での熱処理によりドライエッチングのダメージを除去することで、課題であるしきい値変動の抑制とチャネル移動度の改善を実現している^{(2), (3)}

MOS型Ga_Nパワー素子の製品化には、更に素子の高信頼性化が必要であり、プロセス技術の確立とともに、Ga_Nの結晶性改善に向けた技術開発を行っていく。

4 あとがき

当社は低損失のSiC・Ga_Nパワーデバイス技術や、パッケージ技術などの要素技術を駆使してシステムの小型化、高パワー密度化の要求に応えるパワー半導体の開発を行ってきた。今後も、製品開発の軸となる基盤技術を培いながら、時代のニーズに合った、革新的な製品の開発を継続していく。

文献

- (1) 田坂洋祐, ほか. 省エネと環境性能に寄与する鉄道車両用PMSMドライブシステム. 東芝レビュー. 2014, **69**, 4, p.28-32.
- (2) Uesugi, K. et. al. "Improvement of channel mobility of Ga_N-MOSFETs with thermal treatment for recess surface". Proceedings of 12th International Conference on Nitride Semiconductors. Strasbourg, France, 2017-7, ICNS. 2017, C.01.50.

- (3) Kajiwara, Y. et. Al. "Suppression of Positive Bias Temperature Instability in Ga_N-MOSFETs". Proceedings of International Conference on Solid State Devices and Materials. Sendai, Japan, 2017-9, SSDM. 2017, N-5-02.



崎山 陽子 SAKIYAMA Yoko

東芝デバイス&ストレージ(株)
ディスクリート半導体事業部
ディスクリート応用技術センター
Toshiba Electronic Devices & Storage Corp.



子迫 修司 KOSAKO Shuji

東芝デバイス&ストレージ(株)
ディスクリート半導体事業部
姫路半導体工場
Toshiba Electronic Devices & Storage Corp.



杉山 亨 SUGIYAMA Toru

東芝デバイス&ストレージ(株)
ディスクリート半導体事業部 先端ディスクリート開発センター
応用物理学会会員
Toshiba Electronic Devices & Storage Corp.