

# 半導体製品の開発効率を向上させる 開発リスク管理手法

Method for Management of Development Risks to Improve Efficiency of Semiconductor Product Development

西内 秀夫 井上 道信

■ NISHIUCHI Hideo ■ INOUE Michinobu

製品開発では、市場の要求するQCD (Quality : 品質, Cost : コスト, Delivery : 納期) を満たすことが重要である。しかし、製品の高性能化や複雑化が進む昨今では、製品開発の過程においてQCDが実現できないリスクが高まっている。東芝は、このリスクを開発の上流段階で抽出し、リスクを管理しながら製品の開発を行う“開発リスク管理手法”の実現を目指している。

この一環として、“技術ばらし”を用いてリスクを抽出する手法、及び作業分解構成図 (WBS : Work Breakdown Structure) とリソース管理を組み合わせたガントチャートでスケジュール管理する手法を開発した。これにより、開発下流で顕在化するリスクを早期に抽出するとともに、リスクを回避する計画を推進することで、QCDを満足する製品を効率的に開発することが可能となる。

It is important for semiconductor products to satisfy the market's requirements in terms of quality, cost, and delivery (QCD). As a consequence of the trend toward more sophisticated and complex semiconductor products in recent years, however, risks that could impair QCD are increasing in the processes of product development. Toshiba has been working to achieve a method for the management of development risks that extracts such risks at the initial phase of development and implements risk control as development proceeds.

We have now developed a method to extract risks using a technique called technology breakdown, and a method to control development schedules using Gantt charts that combines resource management with a work breakdown structure (WBS). We have applied these methods to semiconductor products and confirmed that they support the efficient development of semiconductor products that satisfy QCD by extracting risks that might emerge in the downstream processes at an early stage and guiding the development plan so as to avoid these risks.

## 1 まえがき

我が国の製造業の多くは、構成部品間のすり合わせ設計が必要なインテグラル型の製品開発を得意としており、この部分が海外メーカーと比較したときに強みとなる<sup>(1)</sup>。一方でグローバル化が進む中、製造業の流れとして、開発効率の向上を目的に、製品構造をインテグラル型から部品の組み合わせで実現するモジュール型に移行するケースが増えている。

しかし、半導体パッケージやパワーモジュールなどの半導体製品は、典型的なインテグラル型の製品構造であり、モジュール型への移行は難しい。例として、図1に半導体製品の構成部品と製造工程を、表1に構成部品に対する製品仕様と製造工程の関係を、それぞれ示す。この表から、接合材はワイヤボンディングとモールドを除く全ての製品仕様及び製造工程と関係があり、その製品仕様及び製造工程は他の多くの部品とも関係があることが分かる。

このように関係が複雑ですり合わせ設計が必要な製品では、ある一つの性能を向上させようとする、他の性能が低下する二律背反の事象が多く存在する。そのため、製品全体を俯瞰(ふかん)して開発を行わないと、市場の要求するQCDを満たす製品の提供が困難となる。また、企業としては、継続的にQCDを実現する製品を提供していくため、開発で得ら

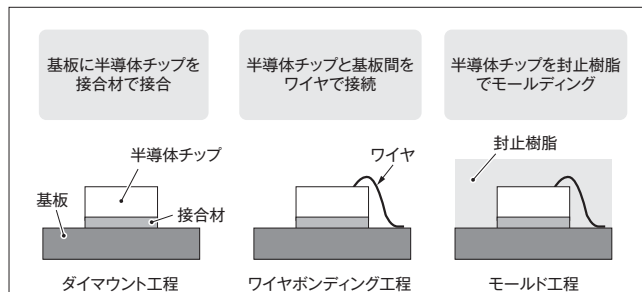


図1. 半導体製品の構成部品と製造工程 — 適用事例として用いた半導体製品は、典型的なインテグラル型の製品構造である。  
Components of and processes for manufacturing semiconductor products

表1. 構成部品に対する製品仕様と製造工程の関係  
Relationships between product components and each item of product specification and manufacturing process

項目	製品仕様			製造工程		
	電気特性	放熱性	信頼性	ダイマウント	ワイヤボンディング	モールド
構成部品	半導体チップ	●	●	●	●	●
	接合材	●	●	●		
	ワイヤ	●	●	●	●	
	基板	●	●	●	●	●
	封止樹脂		●			●

● : 関係性の存在を示す

れた設計ナレッジを蓄積し、その情報を活用するとともに設計思想を次世代に継承していくことも重要である。

そこで東芝は、製品開発において市場の要求するQCDを実現できないことを開発リスクと捉え、これを未然に防止しながら開発を行う手法の実現を目指している。このようなリスク視点による製品開発の進め方を開発リスク管理手法と命名した。ここでは、この手法の概要とその適用効果、及びこの手法を製品開発に適用した事例について述べる。

## 2 開発リスク管理手法

開発リスク管理手法の概要を図2に示す。製品開発の過程には、様々な開発リスクの要因が存在しており、これら全てを把握して管理することが製品開発を成功させる上で重要である。開発リスクには、設計リスクと開発マネジメントリスクの二つがあると考えている。

設計リスクには、設計の不備による性能未達、製造不良、及び市場不良の発生があり、これは製品の品質とコストに影響する。開発マネジメントリスクは、製品開発を進めていく中でスケジュール遅延と、3M (Man:人, Material:モノ, Machine:設備) の不足があり、これは製品の納期に影響する。

設計リスクを防止するためには、下記の(1)~(6)の手順で開発を進め、各手順で適切に開発が行われているか、リスク値が低減されているかをゲート管理で確認していくことが重要である。

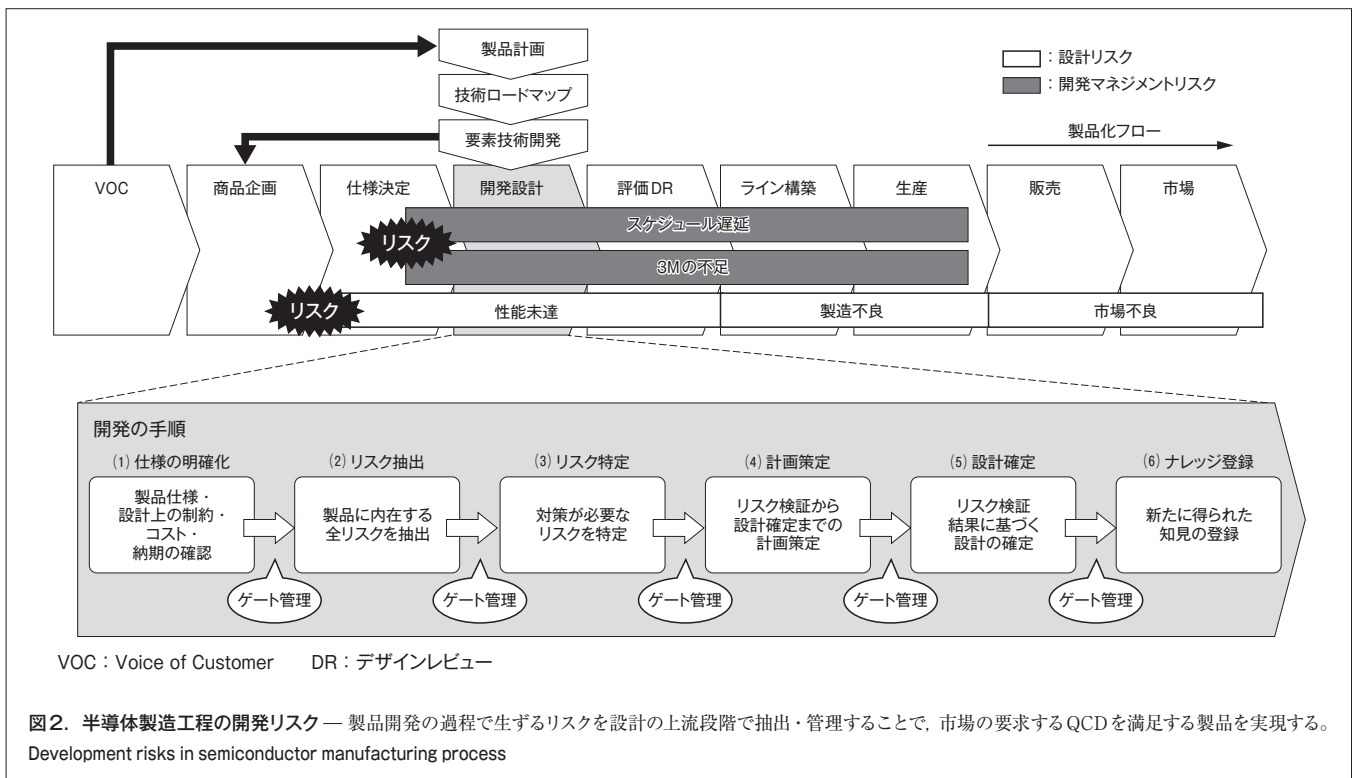
- (1) 仕様の明確化 製品仕様・設計上の制約・コスト・納期の確認
- (2) リスク抽出 製品に内在する全リスクの抽出
- (3) リスク特定 対策が必要なリスクの特定
- (4) 計画策定 リスク検証から設計確定までの計画策定
- (5) 設計確定 リスク検証結果に基づく設計の確定
- (6) ナレッジ登録 新たに得られた知見の登録

開発マネジメントリスクを防止するためには、(4)で策定した計画がスケジュールどおりに遂行されているかを確認しながら開発を進めることが重要である。このような手順や考え方に基づいた手法を用いて、開発の上流段階で全ての設計リスクを抜け漏れなく抽出し、製品開発中に発生する開発マネジメントリスクを早期に発見してそれらに対して迅速に対策することで、開発リスクを回避できると考えている。

次章以降で、この手法を実現する上で重要な、設計リスクと開発マネジメントリスクを抽出する方法について説明する。

## 3 設計リスクの抽出方法

製品に内在するリスクを検討する手法の一つに、製品の故障・不具合の防止を目的に潜在的な故障を体系的に分析する故障モード影響解析 (FMEA: Failure Mode and Effect Analysis) がある。FMEAは多くの企業で採用されており、製品の開発プログラムにも組み込まれている有効な手法である。また、製品の変化点に着目し、そのリスクを検討するDRBFM



(Design Review Based on Failure Mode) も有効な手法である。しかし、製品構造の複雑化や開発する技術の専任化が進む昨今では、製品全体を詳細に把握することが難しくなっている。そのため、これらの手法で故障・不具合を分析する際に、リスクを体系的に抜け漏れなく抽出することが困難となってきた。

この課題を解決するためには、製品全体を俯瞰して見ながらリスクを抽出することが重要であり、これを実現する手法として技術ばらし<sup>(2)</sup>がある。技術ばらしとは、製品に求められる要件と製品を実現するための要素を、上位の概念からロジックツリーにより細分化し、両者の関係をひも付けることで、複雑に絡み合う要件と要素の関係を可視化するものである。

今回はこの手法を発展させて、リスクを媒介として製品仕様と製造工程とを、構成部品に関係付けた。この一連の関係を製品全体でまとめた技術ばらしツリーを作成することで、製品に内在するリスクを全て抽出することができる。また、既存製品の一部の部品や寸法の変更により次の製品を実現する流用設計では、設計変更する部品に関係するリスクを抽出することで、設計変更で生じるリスクを把握できる。

例として、図1の半導体製品について作成した図3の技術ばらしツリーを用いて、接合材を変更して電気抵抗を低減させた場合のリスク抽出について説明する。まず、接合材に関係するリスクを抽出すると、電気抵抗以外に、熱抵抗上昇、接合材の破断、製造工程中の未接合のリスクがあることが分かる。そして、それぞれのリスクは、製品仕様の放熱性の低下と信頼性の低下、及び製造工程でのダイマウントの製造不良につながる事が予想できる。このように、技術ばらしツリーを用いることで、製品全体を俯瞰してリスクを短時間で抽出することが可能となる。

この技術ばらしツリーは、個々の関係性に、その根拠やこれまで得られた知見を加えていくことで、設計ナレッジとして体系化することができる。また、新たに得られた知見を蓄積していくことで、製品開発を重ねる度に、より確度の高いリスク抽出が可能となる。このように蓄積された設計ナレッジは、企業の設計資産であり、設計思想を次世代に継承していく役割を果たすものと考えられる。

#### 4 開発マネジメントリスクの抽出方法

製品の技術的なリスクを全てクリアしても、納期に遅れが生じれば製品開発が成功したとは言えない。これを防ぐためには、日々の進捗を把握しながら、突発的に発生するリスクを抽出して、開発計画を正しく修正することが必要である。特に、リスクは早期に発見して対策することが重要であり、リスク発見の遅れは、開発の後戻りによる納期の遅延や開発コストの増大につながる。

開発の進捗を管理するツールとしては、時間軸により工程や作業の計画と実績を視覚的に示すガントチャートが広く用いられている。また、作業工程を分解して工程間の依存関係を定義するWBSの機能をガントチャートに加え、一つの工程の遅れが全体スケジュールへ与える影響を明らかにすることができる。しかし、工程間の依存関係だけでなく、人や設備などのリソースの状況を考慮した計画修正が行われないと、リソース不足によるスケジュール遅延が発生するおそれがある。そこで今回は、このWBSの機能にリソース情報を加味することで、開発マネジメントリスクを抽出できるようにした。

具体例を図4に示す。製品Aは工程a、工程b、工程cの順

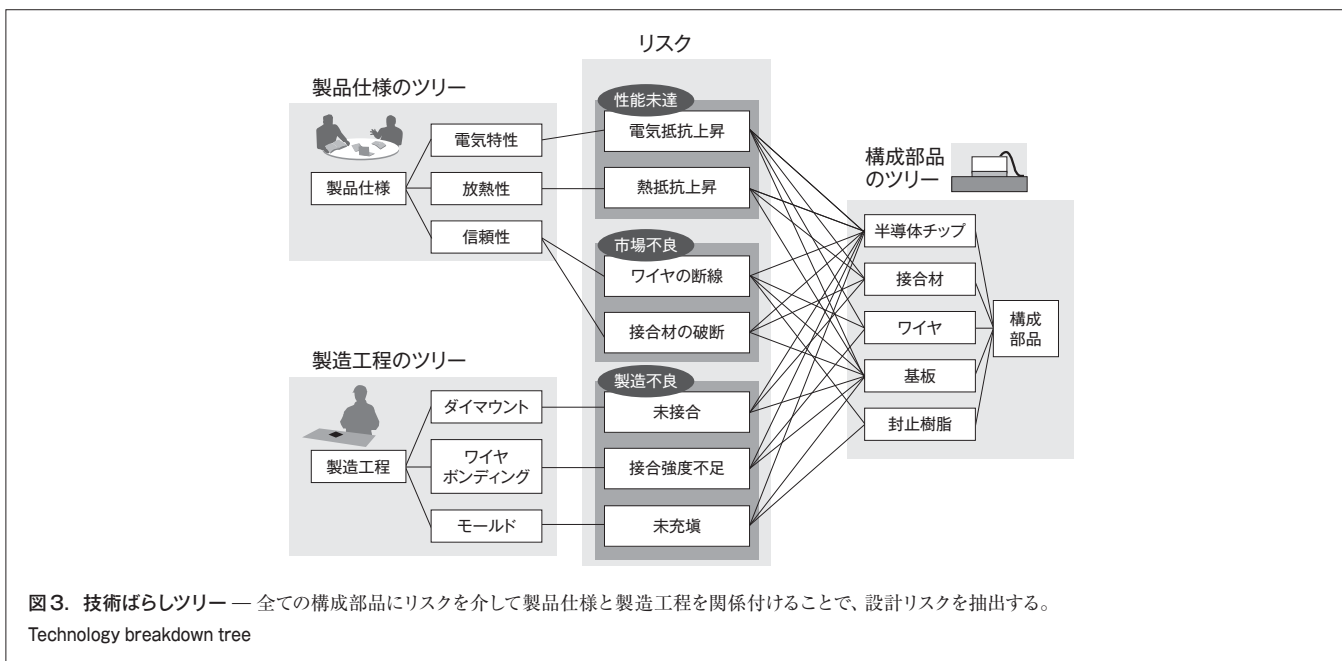
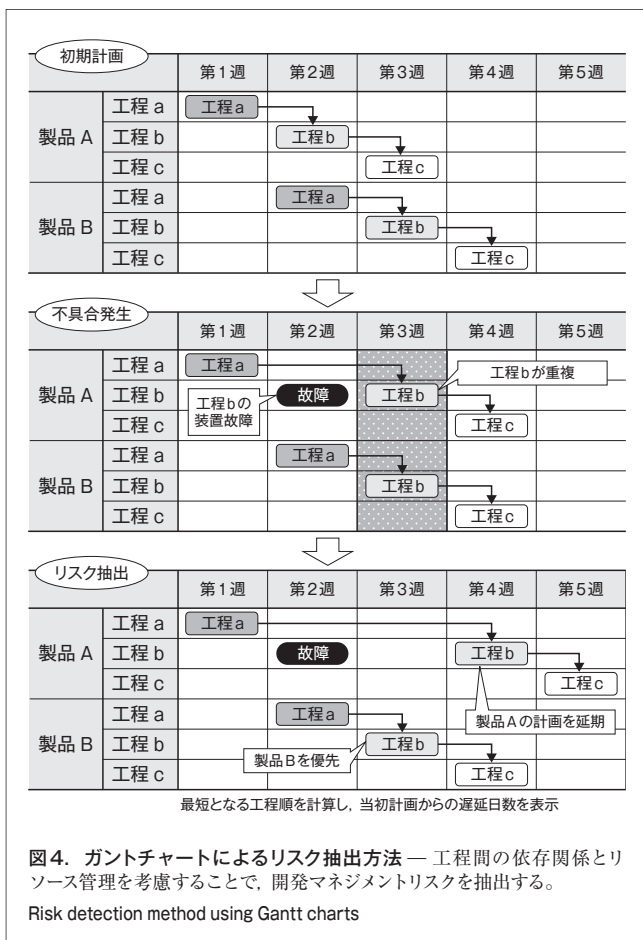


図3. 技術ばらしツリー — 全ての構成部品にリスクを介して製品仕様と製造工程を関係付けることで、設計リスクを抽出する。  
Technology breakdown tree



に進み、1週間遅れで製品Bが同様に工程a、工程b、工程cの順に進むとする。そして、製品Aと製品Bの工程a、工程b、工程cはそれぞれ同じ設備を使用するものとする。

ここで第2週に工程bの設備が故障で使えなくなったとすると、製品Aの工程bを第3週に変更する必要があるが、製品Bの工程bと重複するため設備のリソース不足によるスケジュール上の矛盾が生じる。ここで製品Bの優先度が高いとすると、製品Aの工程bを第4週に変更することとなり、最終工程cは第5週に変更される。これにより、製品Aは当初の計画から2週間遅れとなるリスクがあることが確認でき、製品開発への影響を明確化できる。

今回の例は単純なモデルであったため容易にリスクを抽出して修正できたが、実際の開発では工程数が多く、その関係も複雑であることから、自動的にリスクを抽出する機能をガントチャートに付加して運用している。

## 5 あとがき

開発リスク管理手法を半導体製品の開発に試行した結果、設計上流段階でリスクが明確化され、その課題解決に向けた開発計画において抜け漏れを防止できることを確認した。ま

た、日々の進捗管理により開発の遅れや突発的に発生した事象に対するリスクの早期抽出が、開発計画の正しい修正に役立つことを確認した。この手法を製品開発に定着させることで、市場の要求するQCDを満たす製品の効率的な開発が実現できる。

一方で、この手法を用いても、製品仕様を実現する技術がない場合には、開発自体が頓挫してしまうことがある。技術を開発しながら製品を開発していくことも考えられるが、これは不確定要素が大きいためリスクの高い開発となる。この課題に対しては、開発リスク管理手法を更に開発の上流で適用してリスクを抽出し、商品企画や仕様の決定に反映させることで開発リスクを回避できる。また、図2に示すように市場のVOC (Voice of Customer) を先取りして製品計画と技術ロードマップを策定し、要素技術を他社に先駆けて開発することが重要である。

## 文献

- (1) 藤本 隆宏. 日本のもの造り哲学. 日本経済新聞社, 2004, 368p.
- (2) 北山 厚, ほか. 製品開発の「見える化」99. 日本能率協会マネジメントセンター, 2014, 248p.



西内 秀夫 NISHIUCHI Hideo

生産調達統括部 生産技術センター  
実装技術研究部  
Electronic Packaging & Assembly Technology Research Dept.



井上 道信 INOUE Michinobu

生産調達統括部 生産技術センター  
実装技術研究部  
Electronic Packaging & Assembly Technology Research Dept.