

超低インダクタンス化により高速スイッチングを可能にしたSiCパワーモジュール

SiC Power Module Achieving High-Speed Switching Operation through Significant Reduction of Parasitic Inductance

高尾 和人 京極 真也

■ TAKAO Kazuto ■ KYOGOKU Shinya

炭化ケイ素 (SiC) パワーデバイス、現行のシリコン (Si) パワーデバイスに比べて低損失かつ高速スイッチング動作が可能であることから、次世代のパワーデバイスとして期待されている。SiCパワーデバイスの高速性を最大限に引き出し、回路特性の向上を図るには、スイッチング速度を制約する回路の寄生インダクタンスの低減が必要である。

東芝は、回路の寄生インダクタンスを大幅に低減できる独自構造のSiCパワーモジュールを開発した。これにより、従来構造のSiCパワーモジュールに比べて、回路の寄生インダクタンスを約85%低減するとともに、スイッチング損失を約47%低減できることを、試作と評価により実証した。超低インダクタンスSiCパワーモジュールの適用により、電力変換装置の省エネ化、小型化、及び軽量化に向けた更なる進展が期待できる。

Silicon carbide (SiC) power devices are a focus of high expectations as a next-generation power device providing lower loss and higher speed switching characteristics compared with conventional Si power devices. In order to improve the performance of power converter circuits by maximizing the features of high-speed SiC power devices, there is a need for further reduction of parasitic inductance in the circuits.

In response to this need, Toshiba has developed a technology for SiC power modules that significantly reduces parasitic inductance by means of a unique circuit structure. Experiments on a prototype SiC power module have verified that it achieves a reduction in parasitic inductance of approximately 85% and reduction in switching loss of approximately 47% compared with our conventional SiC power modules. Our newly developed ultralow-inductance SiC power module is expected to contribute to the realization of power converters with improved energy conservation, compact dimensions, and light weight.

1 まえがき

太陽光発電システムや、鉄道、電気自動車などに用いられる電力変換装置では、更なる省エネ化、小型化、及び軽量化を実現するために、主要部品であるパワーデバイスのいっそうの高性能化が求められている。

SiCパワーデバイスは、現行のSiパワーデバイスに比べて低損失、高速、及び高温動作が可能という特長があり、次世代のパワーデバイスとして期待されている。現在、SiC製のスイッチングデバイスとして耐圧1.2~3.3 kV級のSiC-MOSFET (金属酸化膜半導体型電界効果トランジスタ) が実用化され、各種電力変換装置への応用に向けた技術開発が活発になっている⁽¹⁾。

SiC-MOSFETは、現在主流のパワーデバイスであるSi製のIGBT (絶縁ゲートバイポーラトランジスタ) に比べて高速なスイッチング動作が可能であり、スイッチング損失も大幅に低減できる。しかし、SiC-MOSFETではスイッチングの高速化に伴い、回路配線の寄生インダクタンスに起因するサージ電圧や電圧波形のリンギングがSi-IGBTよりも大きくなり、デバイスの破壊やEMI (電磁干渉) ノイズの増加という課題が顕在化してきた (図1)。

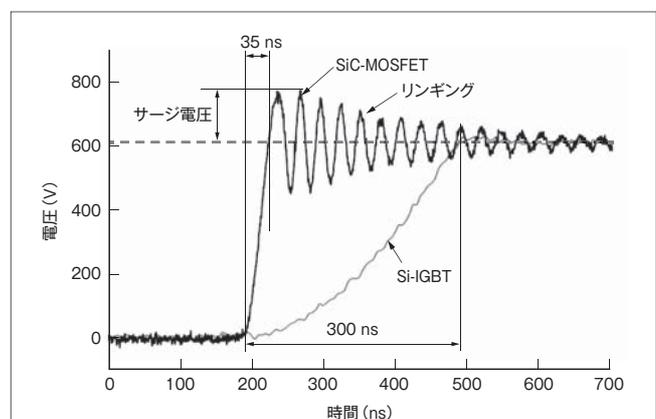


図1. SiC-MOSFETのターンオフ波形 — SiC-MOSFETは高速スイッチングが可能であるが、Si-IGBTに比べてサージ電圧や電圧波形のリンギングが大きくなる。

Comparison of voltage waveforms during turn-off transition of SiC metal-oxide-semiconductor field-effect transistor (MOSFET) and Si insulated-gate bipolar transistor (IGBT)

東芝は、回路の寄生インダクタンスを従来よりも大幅に低減させてSiC-MOSFETの高速性を十分に引き出せる、SiCパワーモジュールを開発した。ここでは、開発した超低インダクタンスSiCパワーモジュールの概要と特長について述べる。

2 従来構造のSiCパワーモジュールの課題

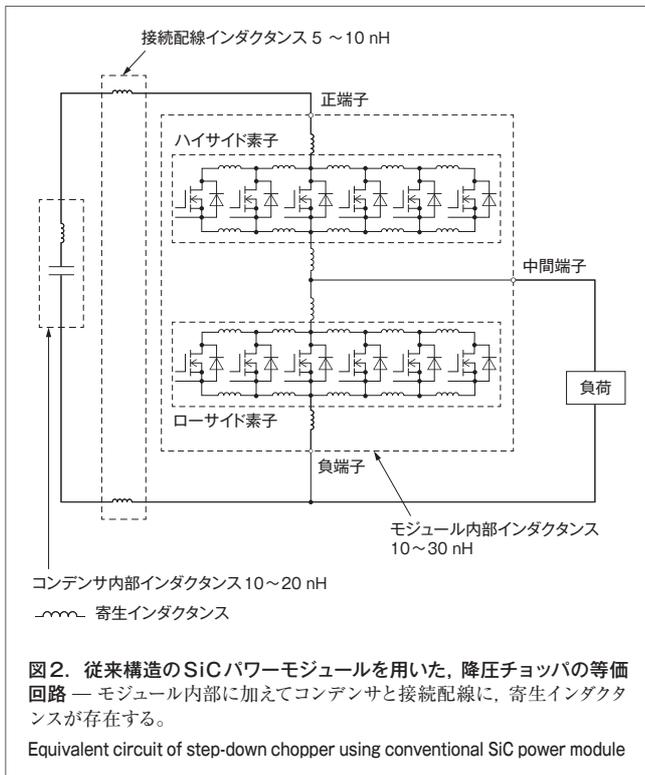
従来構造のSiCパワーモジュールを用いて構成される電力変換回路の例として、降圧チョップパの等価回路を図2に示す。回路の寄生インダクタンスは、入力コンデンサの内部、SiCパワーモジュールの内部、更に、入力コンデンサとSiCパワーモジュール間の接続配線に存在する。従来構造のSiCパワーモジュールを用いた場合には、回路全体の寄生インダクタンスは25～60 nHと見積もられる。

スイッチングデバイスがスイッチングする際に、回路全体の寄生インダクタンス L_s には式(1)で表される誘導電圧 ΔV が発生する。

$$\Delta V = L_s \times di/dt \quad (1)$$

ここで、 di/dt はスイッチング時の電流変化率である。スイッチングデバイスには、回路の直流電圧に加えて式(1)の ΔV がサージ電圧として余分に印加されることになる。

図1に示すように、SiC-MOSFETのスイッチング時間は、Si-IGBTに比べて1桁短縮できるポテンシャルを持っている。式(1)から、SiC-MOSFETを用いた電力変換回路で、サージ電圧を従来のSi-IGBTと同等レベルに維持するためには、回路全体の寄生インダクタンスを1桁低減させなければならない。しかし、従来構造のSiCパワーモジュールでは、モジュール内部で既に10 nH以上の寄生インダクタンスが存在しており、これ以下に低減することは困難であった。



3 超低インダクタンスSiCパワーモジュールの開発

3.1 回路の並列構成による寄生インダクタンスの低減

式(1)で、 ΔV とスイッチング時間 dt を決めると、 L_s はスイッチング時の電流変化量 di に反比例する。すなわち、 ΔV を一定とした場合、 L_s と di はトレードオフの関係にある⁽²⁾。

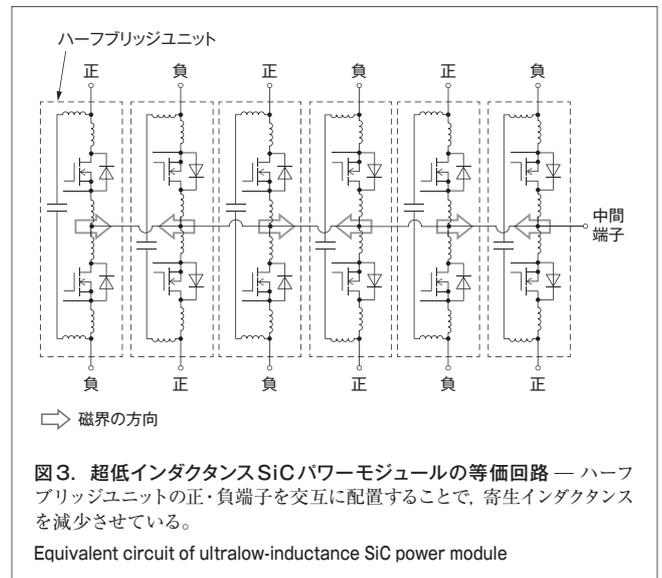
一例として、 $dt = 20$ nsにおいて ΔV を200 V以下に抑えたい場合、 $di = 100$ Aでは L_s の上限は40 nHであるが、 $di = 500$ Aの場合に許容される L_s は8 nHとなる。しかし、図2に示すように、現状では回路全体の L_s を8 nH以下にするのは困難である。

ここで例えば $di = 100$ A、 $L_s = 40$ nHの回路を5並列接続すると、並列数に応じて全体の di は増加、 L_s は減少するため等価的に $di = 500$ A、 $L_s = 8$ nHの回路を実現できる。この原理を応用して今回、SiCパワーモジュール内部に複数の回路を並列接続する構成を採用することで、低インダクタンス化を図った。

3.2 超低インダクタンスSiCパワーモジュールの概要

今回開発した超低インダクタンスSiCパワーモジュールの等価回路を図3に示す。開発したSiCパワーモジュールは、ハイサイド素子、ローサイド素子、及びコンデンサを一体化したハーフブリッジユニットを6並列接続した構成を採用している。ハーフブリッジユニットの定格電流は60 Aとしており、それらを6並列接続することでSiCパワーモジュール全体の定格電流は360 Aとした。

また、この構造では各ハーフブリッジユニットにコンデンサが接続されているので、全てのSiCパワーデバイスでコンデンサとの間の配線長がそろい、寄生インダクタンスが等しくなる。このため、高速スイッチングさせた場合でも、インダクタンスのばらつきによる各SiCパワーデバイス間の電流のばらつきを抑



制する効果が期待できる。

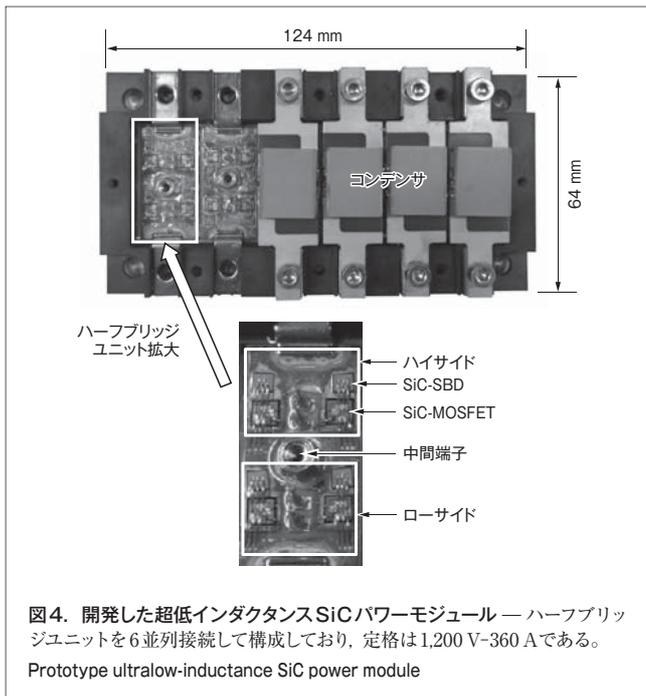
更に今回開発したSiCパワーモジュールでは、隣り合うハーフブリッジユニットの正・負端子を交互に配置していることが特徴である⁽³⁾。この構造により、図3に示すように隣り合うハーフブリッジユニットから発生する磁界の向きが対向するので、ハーフブリッジユニット間に発生する相互インダクタンスがそれぞれのハーフブリッジユニットの自己インダクタンスを減少させる方向に働く。この効果により、更に低インダクタンス化が可能である。

試作した超低インダクタンスSiCパワーモジュールを図4に示す。パワーデバイスとして、耐圧1.2 kVのSiC-MOSFETとSiC-SBD（ショットキーバリアダイオード）を用いた。ハイサイドとローサイドともに、SiC-MOSFETとSiC-SBDのそれぞれ2チップを並列接続している。SiC-MOSFETチップとSiC-SBDチップは、セラミック製の回路基板に実装されている。また、SiC-MOSFETチップ及びSiC-SBDチップと回路基板は、ワイヤボンディングで接続されている。ここで、ハーフブリッジユニットの寄生インダクタンスは31 nHである⁽³⁾。

3.3 超低インダクタンスSiCパワーモジュールの特性評価

今回開発したSiCパワーモジュールについて、ターンオフ時のSiC-MOSFETのドレイン-ソース間電圧波形を図5に示す。比較のために、従来構造のSiCパワーモジュールでの電圧波形も示す。ここで、波形測定時のドレイン-ソース間印加電圧とオン時のドレイン電流はそれぞれ600 Vと360 A、またSiC-MOSFETのゲート駆動電圧は、オフが0 V、オンが20 Vとした。

開発したSiCパワーモジュールのドレイン-ソース間電圧の



立上り時間は20 nsであり、従来構造のSiCパワーモジュールに比べて約1/3に短縮されている。また、サージ電圧は100 Vであり、従来構造のSiCパワーモジュールに比べて1/2に低減されている。更に、今回開発したSiCパワーモジュールでは、従来構造のSiCパワーモジュールで見られるようなサージ電圧後のリングングはほとんど発生していないことが確認され、EMIノイズの大幅な低減が期待できる。

今回開発したSiCパワーモジュールの寄生インダクタンスは3.8 nHであり⁽³⁾、従来構造のSiCパワーモジュールの25 nHに比べて約85%の低減を実現した。

開発した超低インダクタンスSiCパワーモジュールによるスイッチング損失の低減効果を図6に示す。寄生インダクタンスが大幅に低減したことで、高速スイッチングが可能になり、ターンオン損失、ターンオフ損失ともに従来構造のSiCパワー

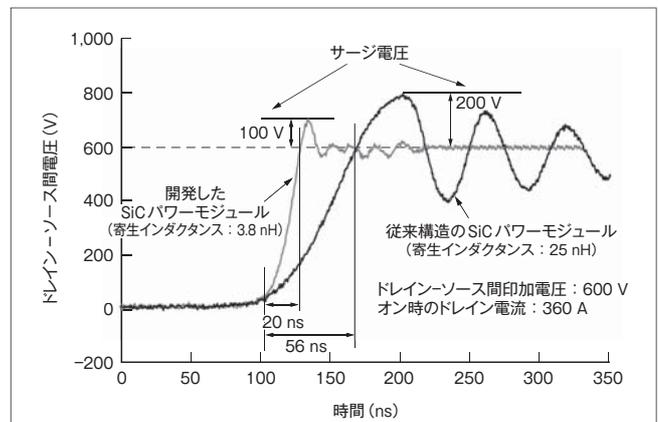


図5. 超低インダクタンスSiCパワーモジュールのターンオフ波形 — 開発したSiCパワーモジュールでは低インダクタンス化により、従来構造のSiCパワーモジュールに比べてサージ電圧の低減とリングングの抑制を実現した。

Comparison of waveforms during turn-off transition of conventional and ultralow-inductance SiC power modules

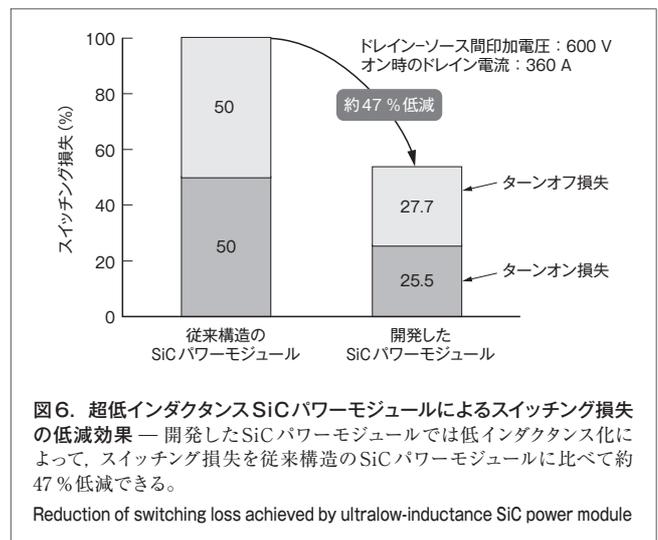


図6. 超低インダクタンスSiCパワーモジュールによるスイッチング損失の低減効果 — 開発したSiCパワーモジュールでは低インダクタンス化によって、スイッチング損失を従来構造のSiCパワーモジュールに比べて約47%低減できる。

Reduction of switching loss achieved by ultralow-inductance SiC power module

モジュールに比べて約1/2に低減できた。また、SiCパワーモジュール全体のスイッチング損失としても約47%の低減効果を確認した。

4 あとがき

SiC-MOSFETの高速性を最大限に引き出した電力変換装置の実現に向けて、超低インダクタンスSiCパワーモジュールを開発した。スイッチング時間を短縮しながらサージ電圧を一定値以下に抑える場合、回路電流を大きくするためには寄生インダクタンスを低減させる必要があるが、従来構造のSiCモジュールでは難しかった。今回、モジュール内部を複数の小電流のハーフブリッジユニットを多並列接続する独自構造を考案し、寄生インダクタンス低減と大電流化を同時に実現した。

開発した定格1,200 V-360 AのSiCパワーモジュールにおいて、寄生インダクタンスは従来構造に比べて約85%削減されて3.8 nHとなり、低サージ電圧と高速スイッチングの両立が可能になった。また、スイッチング損失も約47%低減することに成功した。

今後、開発した超低インダクタンスSiCパワーモジュールを適用することで、電力変換装置の更なる省エネ化、小型化、及び軽量化の実現を目指して開発を進めていく。

文 献

- (1) 河村恒毅 他. All-SiC素子を適用した鉄道車両用 高効率補助回路システム. 東芝レビュー. **69**, 9, 2014, p.39 - 42.
- (2) Takao, K. et al. "1200 V-360 A SiC Power Module with Phase Leg Clustering Concept for Low Parasitic Inductance and High Speed Switching". Proc. of 8th International Conference on Integrated Power Systems. Nuremberg, Germany, 2014-02, VDE, 2014, p.482 - 488.
- (3) Takao, K. ; Kyogoku, S. "Ultra low inductance power module for fast switching SiC power devices". Proc. of 27th International Symposium on Power Semiconductor Devices & IC's. Hong Kong, China, 2015-05, IEEE. 2015, p.313 - 316.



高尾 和人 TAKAO Kazuto, D.Eng.

技術統括部 研究開発センター 電子デバイスラボラトリー 主任研究員, 博士(工学)。SiCパワー半導体素子応用技術の研究・開発に従事。電気学会, IEEE会員。

Electron Devices Lab.



京極 真也 KYOGOKU Shinya, D.Eng.

技術統括部 研究開発センター 電子デバイスラボラトリー, 博士(工学)。SiCパワー半導体素子の研究・開発に従事。

Electron Devices Lab.