

東芝の半導体パッケージ開発の歩みと今後の取組み

Toshiba's Progress in Developing Semiconductor Packages and Approaches to Packaging Technologies

千田 大丞 八甫谷 明彦

■ CHIDA Daijo ■ HAPPOYA Akihiko

東芝は、1980年代から今日に至るまで、電子機器の進歩を支える半導体の小型化や、高速化、低熱抵抗化、高信頼性化などに合わせて、様々な半導体パッケージを開発してきた。ストレージ機器の大容量化に対応した多段積層パッケージや、自動車の電装化に対応した小型・高信頼性パッケージ、通信機器の小型化に対応した小型パッケージなど、用途に応じて異なる要求に適したパッケージで、電子機器の性能向上や小型化に貢献してきた。

今後、様々なものが高度に情報化されていくなかで、半導体の微細化技術に頼らない半導体パッケージに対する小型・高性能化の要求がますます高まっており、当社は世界をリードするパッケージの開発で、こうした要求に応えている。

Toshiba has been continuously developing various types of semiconductor packages in response to the miniaturization of semiconductor devices supporting the advancement of electronic devices since the 1980s, including multi-die packages for memory devices to achieve larger capacity, compact packages with high reliability to meet the increasing demand for electronics in automobiles, and ultra-small packages for information and communication devices to achieve lighter weight, thinner profile, and smaller size. These packages are contributing to the enhancement of performance and downsizing of electronic devices according to their applications.

In line with the ongoing evolution of the information society, we are continuing our efforts to realize smaller and more sophisticated semiconductor packages applying our cutting-edge packaging technologies with the need for semiconductor miniaturization technologies as a leading company in this field.

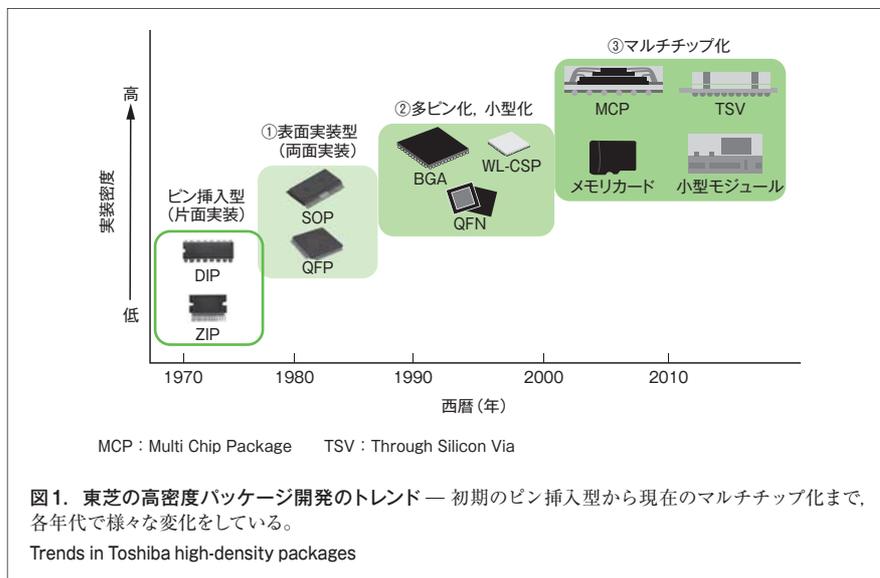
東芝の半導体パッケージ開発

電子機器には、電子回路としてプリント回路板が搭載されており、その上には様々な電子部品が実装されている。半導体は、素子をそのままプリント回路板に搭載するのではなく、半導体パッケージで保護してから実装している。半導体パッケージが担う役割には、外部の環境からの保護や、プリント回路板との電氣的及び機械的な接続、半導体素子から発せられる熱の放出などがある。

東芝の半導体パッケージは、電子機器の進化に対応し、多ピン化や、薄型化、チップ積層化など様々な進化を遂げてきた(図1)⁽¹⁾⁻⁽³⁾。以下では、1980年代からのパッケージの変化を年代ごとに紹介する。

■ 1980年代 — ピン挿入から表面実装へ

1985年に当社が販売を開始したラップトップパソコン(PC)は、これまでの



デスクトップPCを革新的に小型化した。また、この頃にはデジタル家電の小型化が急激に進み、携帯用CDプレーヤやハンディビデオカメラなどが生まれた。これら機器の小型化には、プリント回路板へ実装する半導体パッケージの進化が大きく貢献してきた。

初期の半導体パッケージは、DIP (Dual Inline Package) やZIP (Zigzag Inline Package) など、プリント回路板の片面だけに実装するタイプのピン挿入型のパッケージであった。

1980年代には小型・軽量化が進み、表面実装技術の開発が行われ、SOP

(Small Outline Package) や QFP (Quad Flat Package) など、プリント回路板の両面に実装可能な表面実装型のパッケージを多く開発した。

1980年代後半には更なる小型・軽量化を目指し、厚さ1 mmのTQFP (Thin Quad Flat Package) や TSOP (Thin Small Outline Package) など薄型パッケージを開発することで、実装部品の高さを低くし、電子機器の小型・軽量化に貢献した。

■ 1990年代 — 周辺端子からエリア端子へ

デジタル家電の小型化が更に進み、この時期はデジタルカメラや、携帯MD (ミニディスク) プレーヤ、携帯電話などが開発された。SOPやQFPなどの標準化が進み、コモディティ化が顕著となるなか、より高密度な実装が可能になる小型表面実装技術の開発が盛んになった。配線引出し部材である42アロイ^(注1)や銅などの金属リードフレームの代わりに、プリント回路板をパッケージ基板として用い、パッケージ裏面全面に実装用の端子をエリア配置したBGA (Ball Grid Array) や、パッケージ基板を用いず、半導体の前工程プロセスによりチップ表面に実装用の端子をエリア配置したWL-CSP (Wafer Level Chip Scale Package) を開発し、実装面積をチップサイズと同じ面積まで小さくすることを可能にした。そして、BGA端子の狭

ピッチ化を進め、0.8 mmピッチ以下のFBGA (Fine Pitch Ball Grid Array) を開発した。

リードフレームを用いたものでも小型化を行い、QFN (Quad Flat Non-Lead) を開発したのもこの時期である。

■ 2000年以降 — チップ積層と環境対応

2000年代にはフラッシュメモリを用いたデジタルオーディオプレーヤや、カメラ機能付き携帯電話、スマートフォン、タブレットなどの普及に伴って、パッケージの小型・薄型化が加速された。また、複数のパッケージを一つにし、実装密度を高める方法として、チップを重ねた3次元多段積層技術の需要が高まった。2次元の面積縮小と3次元実装への移行である。

これに応じて当社は、メモリ他、複数のチップを積層したタイプの半導体パッケージを開発してきた。

また、RoHS指令 (有害物質使用制限指令) などの環境対応として、鉛や、モールド樹脂中に含まれる難燃剤として使用されてきた臭素やアンチモンなどの物質を含まず^(注2)、かつ高い実装温度に対応した高耐熱パッケージの開発を行った。

パッケージへの要求変化と技術開発

電子機器の製品変化とパッケージへの要求変化の関係を、ストレージ機器、自

動車、通信機器、汎用、及び新分野の五つの用途に関して、以下に述べる (表1)。

■ ストレージ機器

● 小型・大容量化対応技術

近年の可搬型ストレージ機器は、CDやHDD (ハードディスクドライブ) などの光・磁気ディスクから、NAND型フラッシュメモリを内蔵したメモ리카ードとなってきた。例えば初期に開発した8 MバイトのSDカードは、コントローラチップ1枚とメモリチップ1枚を内蔵し、カードの厚さは2.1 mmであった。近年では、128 GバイトのmicroSDカードは、メモリチップ8枚とコントローラチップ1枚を内蔵し、カードの厚さは1 mmである。PCやスマートフォンにおいても大容量化の動きがあり、メモリチップを多段積層した大容量薄型パッケージを実現してきた (図2)。

大容量薄型パッケージの実現に向けては、限られた空間に多数のチップを積層する技術がポイントになる。チップの厚さを薄くし、より多数のチップを積層することが要求されるが、チップを薄くするだけでは不十分であり、チップの動作限界厚さを理論と実証の両面から把握して、パッケージ組立工程全体を通して薄いチップを取り扱う次のような技術が必要不可欠になる (囲み記事参照)。

- (1) 先ダイシング技術 ウェーハを単純に薄く削った場合、デバイス回路形成時の残留応力でウェーハが

項目	ストレージ機器	自動車	通信機器	汎用	新分野
アプリケーション変化	小型・高速化、及び大容量化 CDやHDDなど光・磁気ディスクから、SDカードやSSDなどフラッシュメモリへ	電装化 HEVやEVの普及 ADASなど自動車の電装化が進む	小型・高機能化 スマートフォンの普及 高性能、小型、薄型、高速、及び長時間駆動	低コスト・小型化 電子機器、一般家電、及び産業機器の共通な要求	IoT あらゆるモノが、インターネットにつながる
開発パッケージ	多段チップ積層化 小型・大容量化対応 TSV技術採用 チップの3次元積層による高速化	小型・耐熱化、及びノイズ対策 エンジンルームなど高温環境下における信頼性の確保。及び小型高放熱パッケージ EMC評価環境構築	小型モジュール 3次元構造 電磁波シールド技術	高効率生産及び小型化 リードフレームを駆使した高効率生産 COC技術	小電力・SiP化 センサや、コントローラ、無線通信など複数チップのパッケージ内蔵化

(注1) 鉄にニッケルを配合した合金。
(注2) 各法規制の定義による非含有のことを言う。

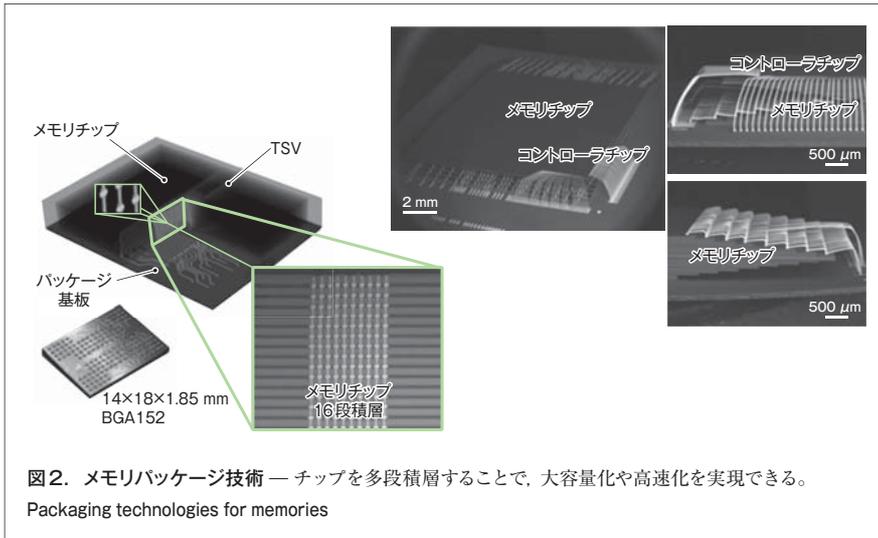


図2. メモリパッケージ技術 — チップを多段積層することで、大容量化や高速化を実現できる。
Packaging technologies for memories

反ってしまう。また、チップ個片に切り出す際にチップ周辺部に欠けが生じ、後続工程で、この欠けを起点とするチップのクラックが発生し、歩留りの著しい低下が生じる。これらを解決するため、裏面研削前にウェーハへの溝入れダイシングをして、裏面研削後にチップを分割する技術を開発した。

(2) ワイヤボンディング技術 積層

された各チップ間、及びパッケージ基板との電気的接続は直径20µmほどの金属ワイヤを用いて行う。薄いチップでは、接続時の荷重でチップ割れが発生するため、細かな荷重及び超音波を制御しながら印加して接続することで、薄いチップとの接続性を確保している。また、複数の複雑な形状のワイヤどうしの接触を避けるため、あらかじめ

シミュレーションで各ワイヤの位置関係を確認し、各ワイヤの形状をµm単位で制御している。

(3) 材料開発 薄型多段積層パッケージを実現するためには、材料開発が重要である。例えば、薄いウェーハを搬送するためにウェーハの反りを矯正して工程間の搬送を可能にする高剛性保護テープや、チップを薄く重ね合わせるための薄いダイボンディング材料、チップ上の樹脂厚を薄くするために流動性と成形性が優れたモールド樹脂など、様々な材料を開発した。

● 高速・低消費電力化対応技術

ノートPCやデータサーバなどでは、大容量化に加えて高速・低消費電力化も求められている。

高速・低消費電力化を目的としたTSV (Through Silicon Via) 技術において、チップ積層接続工程では、薄いチップのハンドリング技術とチップ間電極の接続技術を開発することで、より多段のチップ積層接続及び大幅なプロセス時間の短縮を実現しており、NAND

パッケージ組立プロセスの課題

半導体の組立工程の代表的なプロセスフローを図Aに示す。製品の用途別(小型や、高性能、放熱性、高信頼性など)によるパッケージ形状の違いにより様々な工程が

ある。例えば、裏面研削工程ではチップの薄型化が進み、チップ強度の低下を緩和するために、CMP (Chemical Mechanical Polishing : 化学機械研磨) などを用いて

研削時の破碎層を除去する場合などがある。工程の多様化によりパッケージ組立プロセスの要求を満たす、新材料や新加工技術が必要になる。



図A. パッケージ組立プロセスの課題

型フラッシュメモリの16段積層を実現した(図2)(この特集のp.20-23参照)。

●ノイズ対策技術

通信機器の小型・高機能化に伴い、プリント回路板に搭載する半導体素子からのノイズがEMI(Electromagnetic Interference:電磁干渉)として顕在化している。EMIの対策として、一般的なプリント回路板全体を金属板で覆う板金シールドではなく、スパッタ成膜法による電磁波シールド技術をNAND型フラッシュメモリに適用し、電子機器の小型・薄型化を可能にした(同p.16-19参照)。

●DFMの適用

SSD(ソリッドステートドライブ)やHDDなどのストレージ機器では、設計段階において製造品質、生産性、及びコストを考慮するDFM(Design for Manufacturability)を適用することで設計ルールやシミュレーションモデルの最適化を進め、品質確保と生産性向上を実現している(同p.12-15参照)。

■自動車

自動車の生産台数は、年々増加し、全世界で年間1億台程度^(注3)に達していると言われている。環境負荷や安全性が飛躍的に向上し、ハイブリッド電気自動車(HEV)や電気自動車(EV)、自動運転に向けた先進運転支援システム(ADAS:Advanced Driver Assistance System)の装備車などが普及している。電装部品が車に占める体積、質量、及びコストは大きな比率となっており、小型化や低コスト化は大きな課題となっている。

●EV・HEV対応技術

モータを駆動するインバータシステムで、絶縁素子としてフォトキャパを用いたIGBT(絶縁ゲートバイポーラトランジスタ)ドライバなどの制御回路と組み合わせた光絶縁型IGBTゲートブリッドドライバ

を開発した(同p.24-27参照)。これは、モータ側につながる高電圧側の制御回路素子と、上位の制御回路につながる低電圧側の回路素子との信号をフォトキャパ技術でつなげ、それら全てを一つのパッケージにしたもので、自動車の部品実装密度の向上を実現した事例である。

●高耐熱化対応技術

車の電装化が進み、電子回路がエンジンルームなど過酷な熱環境下に置かれるケースがあり、高耐熱化が求められてきている。

自動車に半導体デバイスを搭載する場合、デバイスの周辺温度などの環境に対して、デバイスを長期的に安定的に動作するように考慮する必要がある。デバイスを安定的に動作させるためには、周囲環境によらず、チップの表面温度は、一般的には125~150℃程度以下で動作させなければならない。半導体パッケージの熱抵抗を小さくし、半導体チップからの発熱を外部に効率的に放出する必要がある。

例えば、デバイスをエンジンルームに実装する場合や、自動車における電装部品の高密度化の影響で、パッケージ周囲温度は125℃以上が求められることもある。パッケージ構成材料の高熱伝導率化やパッケージ断面構造の改善で熱抵抗を小さくし、小型のパッケージでもチップの表面温度を下げ、安定動作させる技術が必要である。

当社のカーオーディオ用4チャンネルパワーアンプICでは、これまで放熱性に優れた基板挿入型のHZIP(Zigzag Inline Package with Heat Sink)で大電流出力に対応していた。小型・薄型化の要求に対し、表面実装型のHSSOP(Shrink Small Outline Package with Heat Sink)で高熱伝導と高密度実装化を実現している(同p.28-31参照)。

●電磁波ノイズ対策

自動車の電子化が進むにつれ、電磁波ノイズによる電子機器の誤動作もクローズアップされており、半導体のEMC(Electro Magnetic Compatibility:電磁

両立性)に関する規制も強化されつつある。そこで、IEC(国際電気標準会議)が規定する半導体EMC評価の試験環境を構築し、EMC耐性の実力を提示できるようにした(同p.8-11参照)。

■通信機器

現在の通信機器の代表格は、スマートフォンであり、様々な機能を盛り込み、薄く、軽く、高速、かつ長時間駆動を目指した製品が開発されている。

スマートフォンには移動体用通信である3G(第3世代)や、4G(第4世代)、Wi-Fi、Bluetooth^(注4)、近距離無線通信、GPS(全地球測位システム)、放送サービスなど様々な無線通信が搭載されている。無線通信回路は、難易度が高いRF(Radio Frequency)の設計やアナログ特性の調整があり、後戻りをなくし短期間の開発を実現するためにモジュール化されているケースが多く見られ、かつ軽薄短小が求められている。

近距離無線通信の一つであり、簡単に大容量データを高速でやり取りができるTransferJetTMのモジュールでは、シリコン(Si)チップをパッケージ基板に埋め込み、その上に高周波受動部品を搭載し、樹脂で封止し、電磁波シールドを形成した3次元構造を採用している。スマートフォンにも対応できる4.8mm角で高さ1mm以下の小型化を実現している。

■汎用

OA機器や、コンピュータ、一般家電、産業機器など汎用に使われる半導体においては、小型化と低熱抵抗化が求められている。特に、汎用性の高いディスクリット半導体においては、当社は、以下に述べるオリジナル性の高い技術を持っている。

●小信号デバイス用パッケージ

小信号用のパッケージに対する要求は小型化と高生産性である。リードフレーム技術を駆使した高密度マトリクスフレームラインにおいて、極めて高い効率

(注3) 一般社団法人日本自動車工業会(JAMA)のデータ^(注4)によれば、2015年の実績で9,080万台。

で生産を行っていることが特徴である超小型でローコストを実現したSL2 (0603)パッケージもその一例である(同p.32-35参照)。

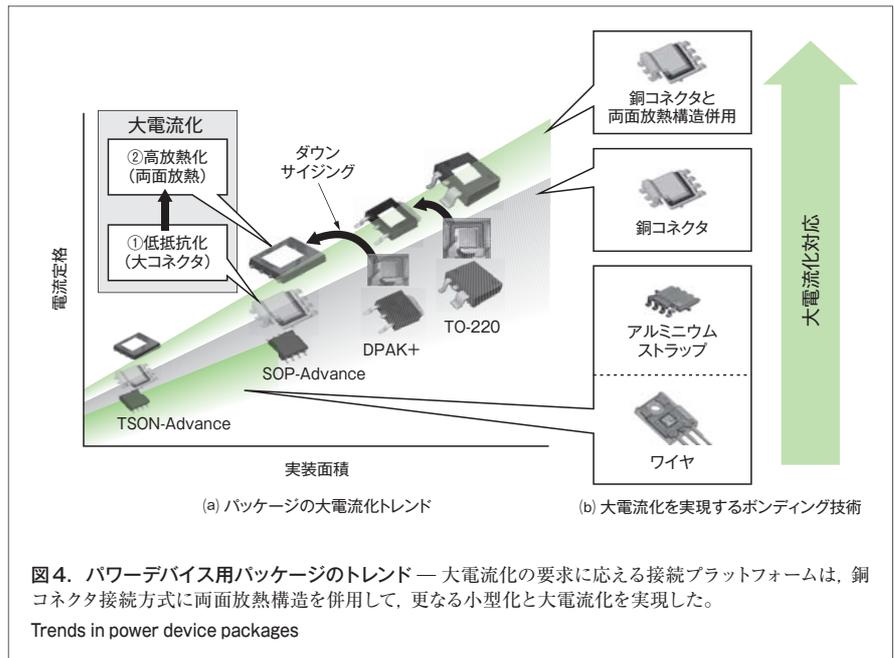
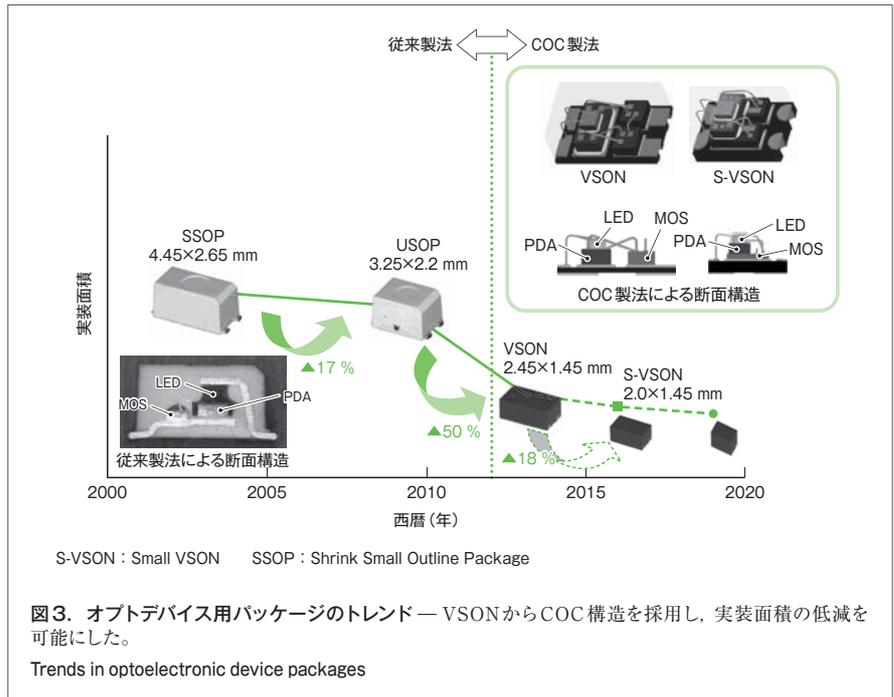
● **オプトデバイス用パッケージ**

オプトデバイスのパッケージにおいても、小型化要求が高く、超小型フォトリレーを開発している。主に、半導体メモリのテストボードに採用されるもので、機械式リレーの置換えから始まり、高信頼性化や、小型化、高周波化、大電流化などの多くの市場要求に対応し続けている。小型化要求に応えるために、その小さなパッケージの中に、LED(発光ダイオード)、PDA(フォトダイオードアレイ)、及びMOS(金属酸化膜半導体)といった複数のチップを収める技術が重要になっている。当社は、2014年に製品化したVSON(Very Small Outline Non-Leaded)パッケージにて、COC(Chip on Chip)技術を採用し、2.45×1.45mmのパッケージサイズで、従来のUSOP(Ultra Small Outline Package)パッケージと比べて、実装面積50%削減を実現している。今後も更なる小型化を進め、COCも2段から3段へと進化させていく(図3)。

● **パワーデバイス**

パワーデバイス用パッケージを代表するものには、TO-220(TO: Transistor Outline)や、DPAK+(DPAK: Discrete Packaging)、SOP-Advance、TSON-Advance(TSON: Thin Small Outline Non-Leaded)などがある。それぞれのパッケージにおける内部接続プロセス技術の進化で、電流定格を上げることが可能にした。

これらパッケージでは、特にボンディング技術の開発がキーとなっており、ワイヤ接続から、アルミニウムストラップ接続、銅コネクタ接続、銅コネクタ接続及び両面放熱構造併用の順に、大電流化と低抵抗化、及び放熱性の改善を達成し、電流定格の拡大を実現している(図4)。

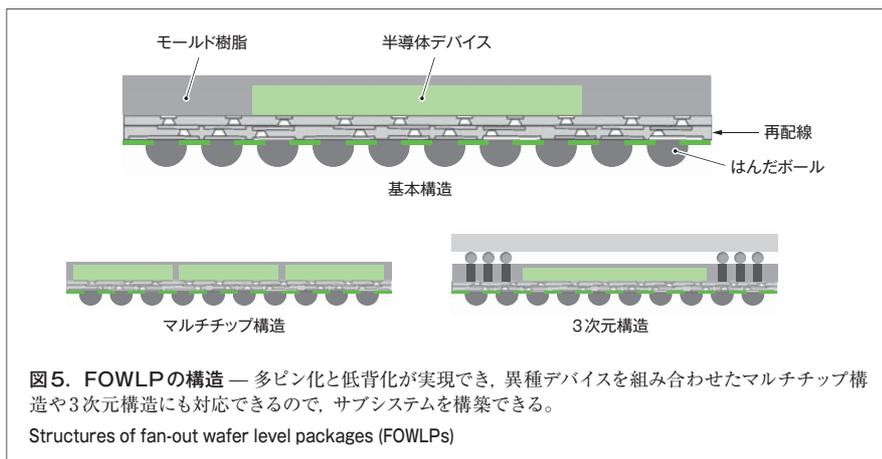


■ **新分野**

あらゆるモノがインターネットにつながるIoT(Internet of Things)のハードウェアの基本構成には主に、センサ、コントローラ、及び無線通信の三つの要素がある。これらを組み合わせたアプリケーションは何百万通りもある。IoT機器の一例として、温度、湿度、気圧、

照度、及び衝撃の各センサを搭載した環境センシングロガーの開発事例があり、貨物輸送や製品の保管環境をモニタするニーズに対応している(同p.36-39参照)。

アプリケーションごとにワンチップ化したSoC(System on a Chip)を作ると、Siチップの製造プロセスが非常に複雑で、膨大なコストと長いリードタイム



が必要になり、顧客ニーズや市場の要求にはマッチしない。また、IoTを実現する機器は、あらゆる場所に設置することから、低電力化と小型化が求められる。低コストかつ短時間で小型化を実現するには、Siチップは個別に最適なプロセスで製造し、一つのパッケージ内でそれぞれを配置及び配線したSiP (System in a Package) が有効である。

IoTの多様性と短時間で市場投入に対応したSiPを実現するパッケージ技術は、MCP (Multi Chip Package) や、PoP (Package on Package), Si/ガラスインターポーザ、部品内蔵基板、FOWLP (Fan-out Wafer Level Package) など多種多様であり、製品要求に応じて最適な技術を選定することが求められている。この中でも次世代パッケージ技術として期待され、半導体のシステムインテグレーションが可能なFOWLPの技術について、次に述べる。

FOWLPの構造を図5に示す。Siを薄く削り、Siの片側をモールド樹脂で封止し、再配線とはんだボールを形成している。Siチップのサイズよりも大きな領域で再配線及び端子領域を設けることができ、多ピン化しやすく、パッケージ基板を使わないことから低背化にも寄与できる。

また、異種デバイスを複数搭載したマ

ルチチップ構造も可能であり、様々な半導体を組み合わせ、サブシステムを構築できる。当社は、脈波や、心電位、体温などの生体情報をセンシングして無線で送信できる小型のセンサモジュールのアナログフロントエンド部にこの技術を採用した実績がある。

3次元構造にも対応が可能であり、デバイス間の配線距離を短くでき、寄生インダクタンスの低減や、高周波特性の向上、低消費電力化などに貢献できることから、IoTのコア回路だけでなく、アプリケーションプロセッサや、高周波回路、メモリシステムなどへの応用が期待されている。

今後の展望

あらゆるものが高度に電装化されていくなかで、半導体部品の小型化や、高速化、低熱抵抗化、高信頼性化などの要求に対し、パッケージ技術開発の重要性はますます高まっている。当社は、メモリデバイスや、ディスクリートデバイス、ミックスドシグナルデバイスなど、様々なデバイス技術を持っており、それらをパッケージ技術で組み合わせることで、今後のストレージ機器、自動車、通信機器、汎用分野、及び新分野での半導体部品要求に貢献していく。

文献

- (1) 大森 純. 半導体メモリの大容量化を支えるパッケージング技術. 東芝レビュー. 66, 9, 2011, p.28-31.
- (2) 長井健太郎. 車載用半導体の技術動向と自動車の環境性向上, 安全化, 及び情報化へ向けた東芝の取り組み. 東芝レビュー. 69, 8, 2014, p.2-6.
- (3) 村上浩一. ディスクリート半導体の技術動向と展望. 東芝レビュー. 65, 1, 2010, p. 2-6.
- (4) 日本自動車工業会. “世界 生産”. 日本自動車工業会. <<http://www.jama.or.jp/world/world/>>, (参照 2016-10-27).

- Bluetoothは、Bluetooth SIG, Inc.の登録商標。
- TransferJet及びTransferJetロゴは、一般社団法人TransferJetコンソーシアムがライセンスしている商標。



千田 大丞
CHIDA Daijo

ストレージ&デバイスソリューション社 半導体研究開発センター パッケージソリューション技術開発部長。半導体パッケージの開発に従事。
Center for Semiconductor Research & Development



八甫谷 明彦
HAPPOYA Akihiko, D.Eng.

ストレージ&デバイスソリューション社 半導体研究開発センター パッケージソリューション技術開発部主幹、博士(工学)。モジュール実装技術の開発に従事。エレクトロニクス実装学会会員。
Center for Semiconductor Research & Development