

スピンMOSFETの性能向上に向けた半導体／トンネルバリア／強磁性体接合中のスピン依存伝導機構の解析

Investigation of Spin-Dependent Transport Mechanism in Semiconductor/Tunnel Barrier/Ferromagnetic Metal to Enhance Performance of Spin MOSFETs

井口 智明 杉山 英行 斉藤 好昭
 ■ INOKUCHI Tomoaki ■ SUGIYAMA Hideyuki ■ SAITO Yoshiaki

スピンMOSFET (金属酸化膜半導体型電界効果トランジスタ) は電荷とスピンの両方の自由度を用いた新たな動作原理に基づくデバイスであり、メモリとトランジスタの機能を1素子で実現できるため従来型デバイスの限界を超えた新たな付加価値を提供できるデバイスとして期待されている。このデバイスを実用化するためには、強磁性体から半導体へスピン偏極した電子を効率良く注入し、磁化方向の変化に応じた抵抗変化率を十分大きくしなければならない。

今回東芝は、スピンMOSFETの性能向上に必要となる改善策を2階微分コンダクタンスの直流バイアス電圧及び磁場依存性から検証し、スピン緩和を引き起こす要因を明らかにした。

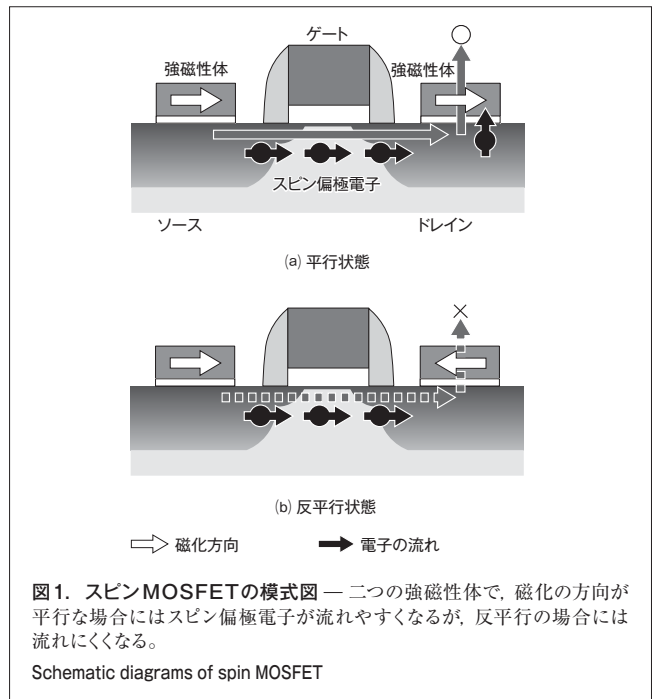
The spin metal-oxide-semiconductor field-effect transistor (MOSFET) is a device based on a new principle. This device is expected to provide high added value by overcoming the limits of conventional devices through the integration of both memory and transistor functions in a single device. Increasing the magnetoresistance ratio corresponding to variations in the magnetization direction by effectively injecting spin-polarized electrons into the semiconductor from the ferromagnetic metal is a critical issue in order to achieve the practical use of spin MOSFETs.

Toshiba has conducted studies on improving the performance of spin MOSFETs, and clarified the spin-relaxation mechanism that causes the deterioration of spin injection and detection efficiencies by measuring the dependence of the second-order differential conductance on the magnetic field and DC bias voltage.

1 まえがき

メモリやLSIといった半導体製品は、デジタル家電や社会インフラ制御機器などの電子機器にとって必要不可欠な存在であり、私たちの生活や社会システムに革新をもたらしてきた。半導体製品の性能向上は、これまで主に微細化によって実現されてきたが、次第に物理的限界に近づきつつあり、消費電力の増大やコストの増大といった問題が顕在化してきている。そのような問題を解決するため、東芝は新型デバイスの研究開発を積極的に行っている。

スピンMOSFET^{(1), (2)}は、電荷とスピンの両方の自由度を利用した新たな動作原理に基づくデバイスであり、メモリとトランジスタの機能を一つのデバイスに統合できるという利点がある。このデバイスは、従来のMOSFETのソース及びドレイン上に強磁性体電極を配置した構造を持つ(図1)。強磁性体中の電子は、アップスピンとダウンスピンの占める割合が異なっているため、ソース側の強磁性体から電子を流すとスピンの向きが偏った電子(以下、スピン偏極電子と呼ぶ)が半導体に注入される。このスピン偏極電子が半導体を經由してドレイン側の強磁性体に到達すると、スピンの向きがドレイン側の強磁性体中のスピン偏極方向と一致する電子についてはトンネル確率が高くなるため流れやすくなるが、スピンの向きが逆の電子は流れにくくなる。つまり、ソース側の強磁性体とドレイン側の強磁



性体の磁化の方向が平行の場合には低抵抗状態となり、反平行の場合には高抵抗状態となる。この原理を利用すると、強磁性体の磁化の方向をビット情報として蓄えるメモリとして利用することができるうえに、MOSFETのゲート電圧によって

ソースドレイン間の電流量を制御できるスイッチとしても機能させることができる。また、この磁化方向に応じた抵抗変化量は素子の微細化に伴って増加すると予測されているため、高集積化の観点からも有望である。

スピンMOSFETを実用化するには、強磁性体からスピン偏極電子を半導体へ注入する効率（スピン注入効率）とスピン偏極電子を検出する効率（スピン検出効率）を向上させ、かつ半導体中でのスピン緩和を抑制する必要がある。

当社は、強磁性体のスピン偏極率の向上⁽³⁾や強磁性体と半導体の界面構造の改質など^{(4), (5)}の工夫によりスピン注入・検出効率を高めてきたが、まだ十分ではなく、また、この効率の向上を妨げている要因も明らかにされていない。ここでは、スピン注入・検出効率を劣化させている機構に着目し、種々の実験手法を併用して劣化の要因を明確化する方法と、得られた結果について述べる⁽⁶⁾。

2 Hanle効果測定法（スピン緩和測定法）

最初に、Hanle効果測定法を用いてスピン偏極電子の性質を調べた結果について述べる。

この測定法では、**図2**に示すように半導体/トンネルバリア/強磁性体接合において、強磁性体の磁化方向に対して垂直方向に磁場を印加した状態で半導体-強磁性体間の抵抗の磁場依存性を求める。まず、磁場を印加しない状態で強磁性体と半導体の間に電流を流すと、強磁性体から半導体にスピン偏極電子が注入されるため、半導体中の電子スピンの方向に偏りが生じる。このため、強磁性体と半導体の両方がスピン偏極した状態となり、半導体がスピン偏極していない場合に比べて余計な抵抗が生じる（スピン抵抗）。一方、強磁性体の磁化方向に垂直な磁場を印加すると、半導体中の電子スピンの歳差運動を行うため、半導体中のスピン偏極率は低下し、磁場を印加していないときに生じていたスピン抵抗は減少す

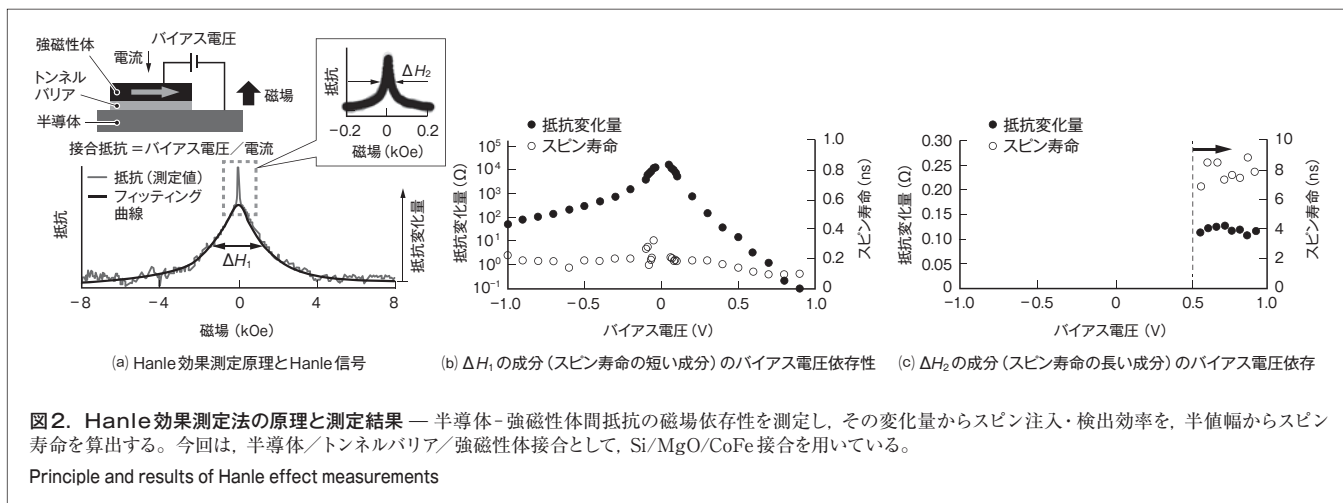
る。つまり、ゼロ磁場中では一方向のスピンしか伝導に寄与できなかったが、磁場中では全方向のスピンが伝導に寄与できるようになるため、抵抗は減少する。したがって、抵抗は磁場がゼロのときにピークを持ち、磁場強度の増加に伴って減少する（Hanle信号）。この抵抗変化量の大きさからスピン注入・検出効率を、変化の半値幅から半導体中のスピン偏極電子のスピン寿命をそれぞれ算出することができる⁽⁷⁾。ここで、半値幅が広い信号は電子のスピン寿命が短いことに対応し、半値幅が狭い信号は電子のスピン寿命が長いことに対応する。

今回の研究では、半導体/トンネルバリア/強磁性体接合としてSi（シリコン）/MgO（酸化マグネシウム）/CoFe（コバルト鉄）接合を用いている。この試料でのHanle信号には半値幅の異なる2種類の成分、すなわち広い半値幅 ΔH_1 の成分と狭い半値幅 ΔH_2 の成分が観測された（**図2(a)**）。この結果は、試料中にスピン寿命の異なる電子が存在すること、つまり2種類の異なるスピン緩和機構が存在することを示している。また、スピン寿命の短い成分は、バイアス電圧の増加とともに急激に強度が減少する（**図2(b)**）のに対し、スピン寿命の長い成分は、あるバイアス電圧（この試料の場合は0.5 V付近）から急激に強度が増加する（**図2(c)**）ことが判明した。応用上はスピン寿命の短い成分を排除し、全バイアス電圧領域でスピン寿命の長い成分を取り出せるようにすることが望ましい。そこで、このようなふるまいが観測される原因について更に調査を行った。

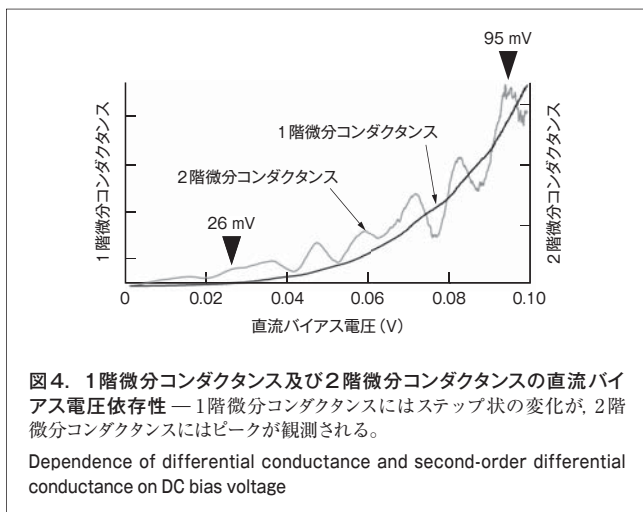
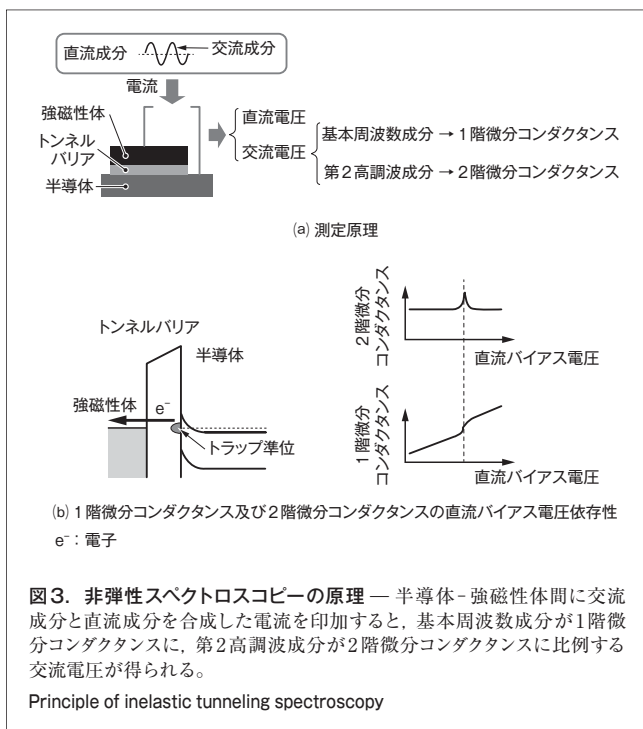
3 非弾性散乱スペクトロスコピー法

スピン寿命には、半導体/トンネルバリア/強磁性体接合の界面やトンネルバリア中に存在する欠陥などによる散乱が関係していると考えられるため、最初に非弾性散乱スペクトロスコピー法を用いて欠陥起因の準位の分布を測定した。

この測定では、**図3(a)**に示すように、半導体-強磁性体間



に直流成分に交流成分を合成した電流を印加する。このとき、試料に発生する交流電圧の基本周波数成分（印加した電流と同じ周波数成分）と第2高調波成分（印加した電流の2倍の周波数成分）は、それぞれ半導体-強磁性体間の1階微分コンダクタンスと2階微分コンダクタンスに比例する。半導体/トンネルバリア/強磁性体接合が理想的な伝導特性、すなわち理想的なオーミック特性やショットキー的な特性を示す場合、1階微分コンダクタンス及び2階微分コンダクタンスは直流バイアス電圧の変化に対して一定、若しくは単調増加を示すだけである。しかし、伝導過程の途中に欠陥などに起因する準位（ここでは総称してトラップ準位と呼ぶ）が存在すると、図3(b)に示すようにバイアス電圧の値に応じてトラップ準位を介し

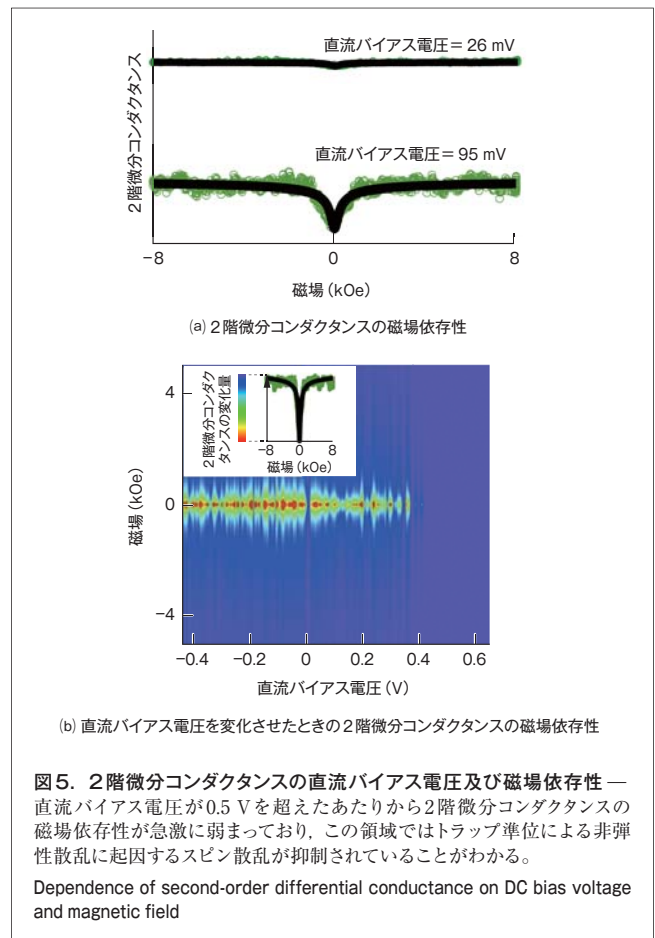


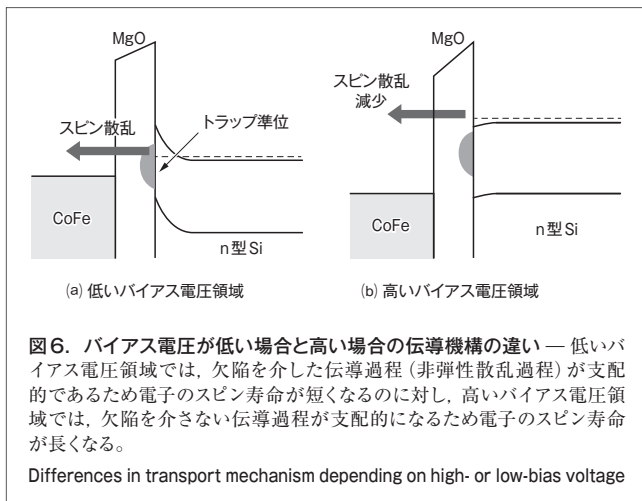
た非弾性散乱の割合が増減するため、①電流-電圧特性には傾きの変化が、②1階微分コンダクタンスの直流バイアス電圧依存性にはステップ状の変化が、③2階微分コンダクタンスの直流バイアス電圧依存性にはピークが観測される。

図4にこの研究で用いたSi/MgO/CoFe接合における、1階微分コンダクタンス及び2階微分コンダクタンスの直流バイアス電圧依存性を示す。この図において、特定の直流バイアス電圧（例えば95 mV）で1階微分コンダクタンスの折れ曲がりと2階微分コンダクタンスのピークが観測されており、接合を流れる電流にはトラップ準位を介した非弾性散乱過程の成分が存在していることがわかる。

次に、このトラップ準位がスピン依存伝導に及ぼす影響を明確にするため、以下に示す実験手法を開発した。

直流バイアス電圧を固定して2階微分コンダクタンスの磁場依存性を測定した結果を図5(a)に示す。図4の2階微分コンダクタンスの直流バイアス依存性でピークが観測された電圧（95 mV）では、図5(a)に示すような2階微分コンダクタンスの磁場依存性が観測され、その磁場依存性は図2(b)で示したHanle信号と同様にローレンチアン型の依存性を示す。また、その半値幅はスピン寿命の短い成分のHanle信号の半値幅(ΔH_1)と一致している。また、図4で2階微分コンダクタンス





にピークが観測されない直流バイアス電圧（例えば26 mV）では、このような磁場依存性は小さい。この結果は、ある特定のバイアス条件において、トラップ準位を介した非弾性散乱過程によって、電子のスピ寿命が短くなっていることを示している。

更に、バイアス電圧を変化させて2階微分コンダクタンスの磁場依存性を測定した結果を図5(b)に示す。直流バイアス電圧が0.5 Vを超えたあたりから2階微分コンダクタンスの磁場依存性は急激に弱まり、トラップ準位による非弾性散乱に起因するスピ散乱は、この領域では抑制されていることがわかる。図2(c)に示すHanle効果測定でも、0.5 V以上の高いバイアス電圧領域で電子のスピ寿命の長い成分が支配的になることを示しており、この2階微分コンダクタンスの磁場依存性の結果と整合する。

これらの結果を併せて考えると、図6に示すように半導体/トンネルバリア/強磁性体接合の界面、若しくは、トンネルバリア中にはトラップ準位が存在しており、その準位を介した伝導過程（非弾性散乱過程）においてスピ散乱が生じるため、電子のスピ寿命が短くなっていると解釈できる。一方、高いバイアス電圧を印加した場合には、そのような準位を介する伝導過程が減少することでスピ散乱が減少し、電子のスピ寿命が長くなると理解できる。したがって、スピ散乱過程を抑制して高いスピ注入・検出効率を実現するためには、半導体/トンネルバリア/強磁性体接合中の界面及びトンネルバリア中の欠陥などを減らすことが重要である。

4 あとがき

スピMOSFETの高性能化に向けて、半導体/トンネルバリア/強磁性体接合におけるスピ依存伝導機構を解明するための新たな実験手法を開発した。

この実験手法により、半導体/トンネルバリア/強磁性体接

合の界面若しくはトンネルバリア中の欠陥などに起因するトラップ準位によってスピ緩和が引き起こされ、電子のスピ寿命が短くなることを実験的に明らかにすることに成功した。また、高いバイアス電圧（今回の研究で用いた試料では0.5 V以上）を印加した場合には、そのような準位を介する伝導過程が減少するため、電子のスピ寿命が長くなることも判明した。

この結果から、スピ緩和過程を抑制して高いスピ注入・検出効率を実現するためには、半導体/トンネルバリア/強磁性体接合中の界面及びトンネルバリア中の欠陥などを減らすことが重要であることが示され、また、このようなスピ注入・検出効率の劣化の原因となるメカニズムを解明するために、今回新たに開発した実験手法が極めて有効であることが示された。

この研究の一部は、科学研究費補助金（基盤研究（A）25246020「縦型ショットキースピントランジスタの創製」）の支援を受けて実施したものである。

文献

- (1) Sugahara, S.; Tanaka, M. A spin metal-oxide-semiconductor field-effect transistor using half-metallic-ferromagnet contacts for the source and drain. *Appl. Phys. Lett.* **84**, 13, 2004, p.2307-2309.
- (2) Saito, Y. et al. Spin-Based MOSFET and Its Applications. *J. Electrochem. Soc.* **158**, 10, 2011, p.H1068-H1076.
- (3) Ishikawa, M. et al. Spin transport and accumulation in n+-Si using Heusler compound Co2FeSi/MgO tunnel. *Appl. Phys. Lett.* **107**, 9, 2015, p.092402-1-092402-5.
- (4) Ishikawa, M. et al. Maximum magnitude in bias-dependent spin accumulation signals of CoFe/MgO/Si on. *J. Appl. Phys.* **114**, 24, 2013, p.243904.1-243904.6.
- (5) Sugiyama, H. et al. Large spin-accumulation signal in Si for epitaxial CoFe/highly (100)-textured MgO/Si devices. *Solid State Commun.* **190**, 2014, p.49-52.
- (6) Inokuchi, T. et al. Effect of electron trap states on spin-dependent transport characteristics in CoFe/MgO/n+-Si junctions investigated by Hanle effect measurements and inelastic electron tunneling spectroscopy. *Appl. Phys. Lett.* **105**, 23, 2014, p.232401-1-232401-4.
- (7) Jedema, F. J. et al. Electrical detection of spin precession in a metallic mesoscopic spin valve. *Nature* **416**, 6882, 2002, p.713-716.



井口 智明 INOKUCHI Tomoaki, Ph.D.

技術統括部 研究開発センター スピンドバイスラボラトリー研究主務, 博士(工学)。スピントロクスデバイスの研究・開発に従事。日本磁気学会, 応用物理学会会員。
Spintronic Devices Lab.



杉山 英行 SUGIYAMA Hideyuki, Ph.D.

技術統括部 研究開発センター スピンドバイスラボラトリー主任研究員, 博士(工学)。超電導デバイス及びスピントロクスデバイスの研究・開発に従事。日本磁気学会, 応用物理学会会員。
Spintronic Devices Lab.



齊藤 好昭 SAITO Yoshiaki, Ph.D.

技術統括部 研究開発センター スピンドバイスラボラトリー研究主幹, 博士(理学)。スピントロクスデバイスの研究・開発に従事。応用物理学会, 日本物理学会, 日本磁気学会, APS, IEEE会員。
Spintronic Devices Lab.