

UHDTVを実現する映像処理LSI技術

LSI Design Technologies for UHDTV Video Processing

加藤 義幸 牧 康典

■KATO Yoshiyuki ■MAKI Yasunori

近年、HDTV（高精細度テレビ：1,920×1,080画素）の4倍の解像度を持つUHDTV（超高精細度テレビ：3,840×2,160画素）が登場している。UHDTVではHDTVの4倍の画素を持つ映像データを処理する必要があり、信号処理のための回路量とメモリバンド幅（データ転送速度）が増加する。また、より高品質なグラフィックス処理の要求も高まっており、必要なメモリバンド幅は更に増加している。回路量の増加については、LSIの微細化技術の進歩により対応できるが、課題となるのはメモリバンド幅である。

東芝は、UHDTVを実現するうえでメモリバンド幅が一つのLSIに集中しないように、最適なLSIシステムを構築した。更に高画質化処理を行う映像エンジンLSIでは、メモリバンド幅の帯域圧縮、メモリスケジューラ、及びスタックドDRAMといったメモリバンド幅を有効に活用するための技術を採用し、メモリバンド幅を確保した。

With the introduction in recent years of ultra-high definition television (UHDTV), which has a resolution of 3,840 x 2,160 pixels, four times that of full high-definition (HD) TV, the increase in circuit scale and memory bandwidth (i.e., data transfer rate) required for signal processing has become a serious issue. In addition, there is an ongoing need for higher memory bandwidth to meet the requirements for graphical processing with higher quality. Although the increase in circuit scale can be achieved through the progress made in miniaturization of large-scale integrations (LSIs), the securing of increased memory bandwidth has remained a critical issue.

Toshiba has developed LSI design technologies in order to realize high-quality UHDTV video processing. These include an optimization design to provide distributed processing in which decode processing and image-quality enhancement processing are conducted separately instead of concentrating the processes in only one LSI chip, and technologies for a new video processing engine called the "REGZA ENGINE CEVO 4K" to make effective use of memory bandwidth by applying bandwidth compression, a memory scheduler, and a stacked dynamic random access memory (DRAM).

1 まえがき

TV受信機は、放送局から送られてくる符号化された映像データを復号（デコード）し、元の映像信号を再生するとともに、高画質化のために映像信号への補正処理を行い、ディスプレイに映像を表示する。また、デコード処理や高画質化処理では、中間処理の映像データを格納するためのメモリが必要で、DRAMを使うのが一般的である。DRAMへ映像信号を格納したり読み出したりしながら、信号処理回路で映像信号を処理している。このDRAMには、映像の解像度が高くなると、より大きなデータ転送速度（メモリバンド幅）が要求される。

近年、HDTVの4倍の解像度を持つUHDTVが登場している。1画面分の映像信号はHDTVの4倍となり、UHDTVの実現には、より大きな信号処理量とメモリバンド幅が要求される。また、UHDTVでは高解像度を生かした、より高品質なグラフィックス表示への要求も高まっており、UHDTVに必要なメモリバンド幅は更に増加していく傾向にある。信号処理量の増加については、LSIの微細化による処理回路の並列化や動作周波数の向上で解決できるが、メモリバンド幅はLSIに外付けするDRAMの性能にも依存するため、容易にメモリバンド

幅を増やすことができない。

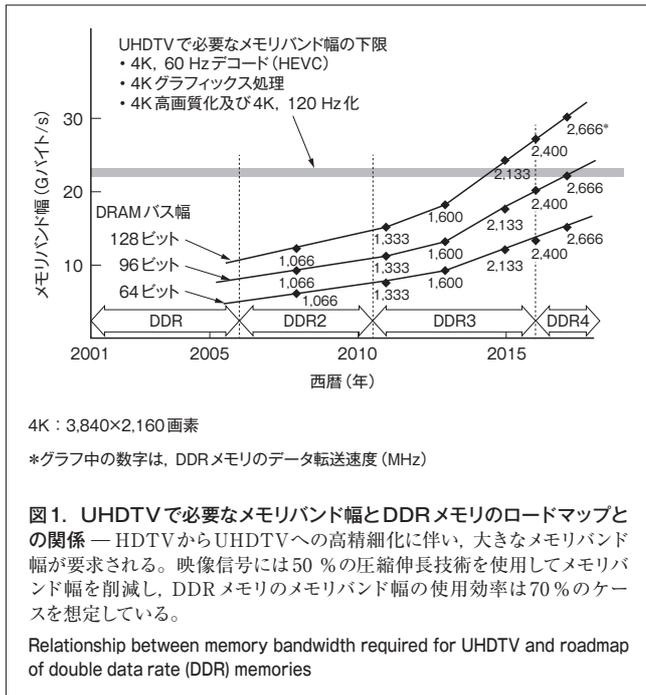
ここでは、UHDTVを実現するためのメモリバンド幅の確保について、映像処理LSIのシステム設計技術を中心に述べる。

2 UHDTVの映像処理に必要なメモリバンド幅

図1は、UHDTVの映像処理に必要なメモリバンド幅と、DDR (Double Data Rate) メモリのロードマップとしてDDR, DDR2, DDR3, 及び今後登場してくるDDR4のメモリバンド幅を示している。

UHDTVの映像処理に必要なメモリバンド幅は、デコード処理と高画質化処理に分類されるが、両者ともHDTVからUHDTVへ解像度が向上するに伴い、映像処理に必要なメモリバンド幅が大きく増加している。UHDTV放送では、H.265/HEVC (High Efficiency Video Coding)^(注1)と呼ばれる動画圧縮規格の採用が予定されている。H.265/HEVCは、現在普及しているMPEG-2 (Moving Picture Experts Group - phase 2) やH.264/MPEG-4 AVC (Advanced Video Coding) に比べ

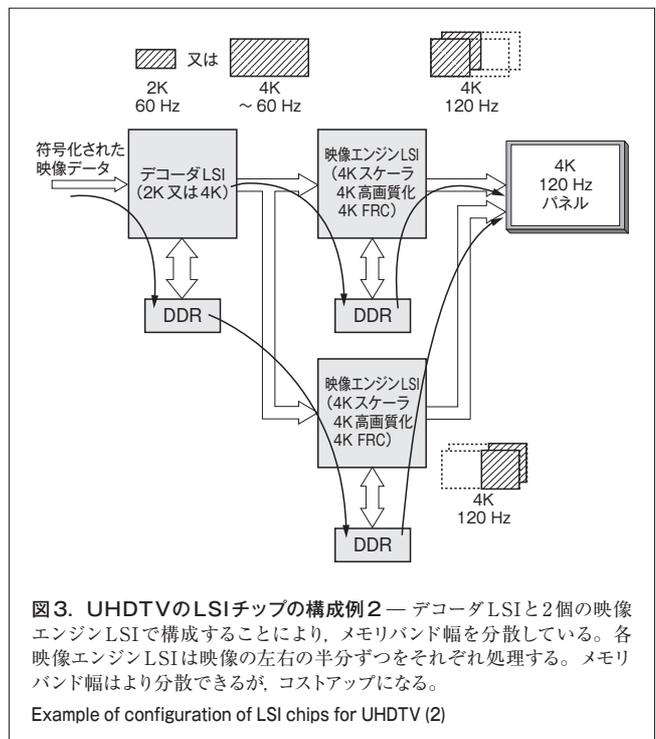
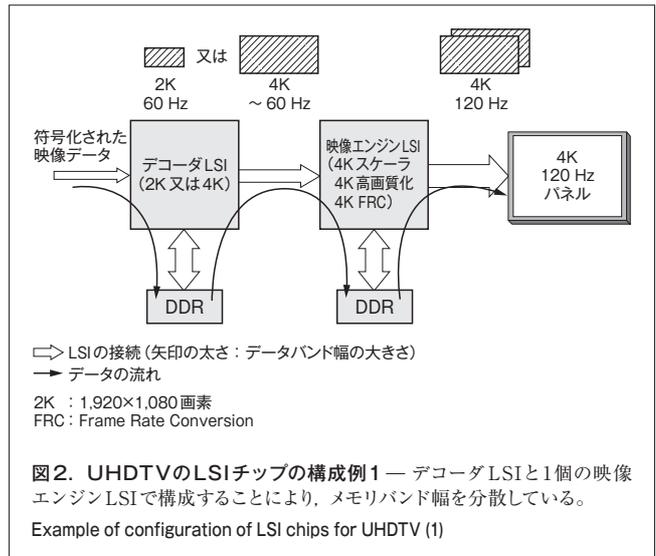
(注1) ITU-T (国際電気通信連合-電気通信標準化部門) とISO (国際標準化機構) 及びIEC (国際電気標準会議) が共同で規格化。



て圧縮率が高いが、デコードを行うためにはより大きなメモリバンド幅が必要となる。また、高画質化処理では、デコードした後のベースバンドの映像信号を扱うため、UHDTVの映像処理では、必要なメモリバンド幅も急激に大きくなる。映像信号をDDRメモリへ格納する場合は、圧縮伸長技術を使うことでメモリバンド幅を削減することが可能である。図1は、50%の圧縮伸長技術を使った場合にUHDTVで必要となるメモリバンド幅を示している。映像信号の圧縮伸長技術については、3章の中で述べる。

DDRメモリのメモリバンド幅の使用効率はDDRメモリへのアクセス方法で変わり、通常、ピーク性能より数十%低下する。図1では、DDRメモリのメモリバンド幅の使用効率は70%の場合を想定している。この使用効率を確保するため、内部バス構造の最適化やメモリスケジューラといった技術が採用されている。これらについても3章で述べる。

DDRメモリのメモリバンド幅は年々向上しているが、UHDTVに必要なメモリバンド幅を確保するのは容易なことではない。システムコストとのトレードオフを考えると、なるべく使用するメモリの数量を減らして、映像処理に要求されるメモリバンド幅を確保する必要がある。多数のDDRメモリを使用し、バス幅を増やすことで、メモリバンド幅を増やすことはできるが、1個のLSIに多数のDDRメモリを接続してメモリバンド幅を増やすことには限界がある。LSIの端子はダイ (die) の外周に沿って配置するため、配置可能な端子の数はダイの外周の長さで決まる。このため、端子数の増加は、ダイサイズ及びLSIパッケージの大型化といった、コストアップにつながる可能性がある。



3 メモリバンド幅確保のための技術

3.1 LSIチップ構成の最適化

図2は、UHDTVの映像処理LSIの構成例を示したものであり、デコーダLSIと高画質化のバックエンド処理を行う映像エンジンLSIで構成されている。デコード処理に必要なメモリバンド幅と、それ以後の高画質化処理に必要なメモリバンド幅をそれぞれのLSIで分担することで、必要となるメモリバンド幅が1個のLSIに集中するのを避けている。

図3は、図2の映像エンジン部分を2個のLSIチップで構成し、合計3チップとした例である。2個の映像エンジンLSIは、

映像信号の左半分と右半分をそれぞれ分担して処理を行う。この構成にすることで、各映像エンジンLSIに要求されるメモリバンド幅を図2よりも低減させることができるが、LSI及びDDRメモリのチップ数は増加する。

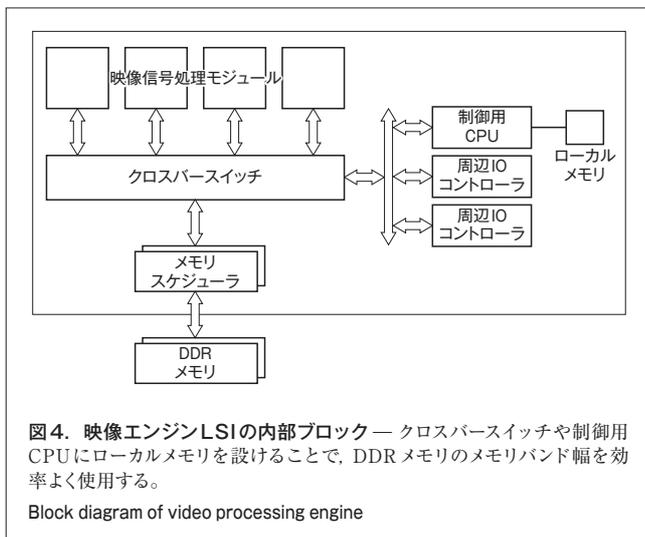
東芝は、図2のLSI構成を採用することで、メモリバンド幅の集中を回避し、LSI及びDDRメモリのチップ数の増加を抑えている。現状、HDTV用のデコーダLSIを使うことで、HDTV放送の受信と4K超解像スケーラによる4K解像度での表示が可能である。またUHDTV放送用のデコーダLSIを使うことで、UHDTV放送の受信と4K解像度での表示が可能になり、図1に示したメモリバンド幅は、デコーダLSIと映像エンジンLSIで50%ずつ分担することになる。

3.2 内部バス構成

前述のように、各LSIに割り当てられるメモリバンド幅には限りがあるため、メモリバンド幅を効率よく使うようなLSIの内部バス構成が必要となる。例えば、大きなメモリバンド幅を要求するモジュールは、DDRメモリに近い箇所に配置する。また、DDRメモリへのランダムなアクセスが発生するとメモリバンド幅の使用率が低下するため、ランダムアクセスを抑えるといった配慮が必要になる。

映像エンジンLSIの内部ブロックの構成を図4に示す。UHDTV映像の信号処理モジュール、制御用CPU、及び周辺IO (Input Output) 制御用の各種コントローラで構成されている。制御用CPUにより、各映像信号処理モジュールが協調して映像処理を行う。

図4では、各映像信号処理モジュールはクロスバースイッチを使ってDDRメモリへ接続され、各処理に必要なメモリバンド幅を確保している。一方、大きなメモリバンド幅を必要としない制御用CPUや、リアルタイム性が要求されない周辺IO制御用のコントローラは、クロスバースイッチからは離れた位置に配置している。映像信号処理モジュールの制御にはリ



アルタイム性が要求されるため、制御用CPUには専用のローカルメモリを設けている。制御用CPUは、このローカルメモリを中心に使うことでDDRメモリへのアクセスを抑え、各映像信号処理モジュールへ割り当てられるメモリバンド幅が低下するのを防いでいる。

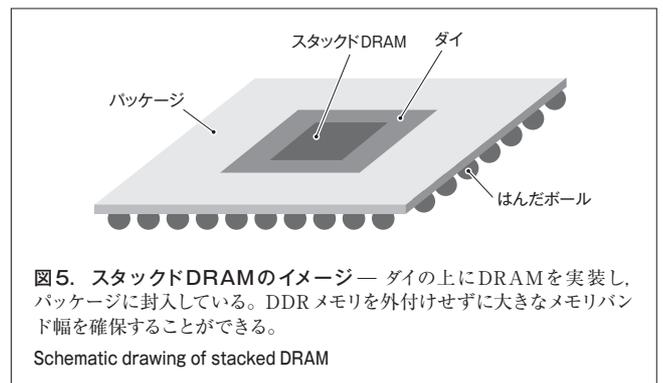
3.3 メモリスケジューラ

必要となるメモリバンド幅は、映像信号処理モジュールごとに異なっているため、優先度とメモリバンド幅の要求量からメモリバンド幅の割り当てを行い、DDRメモリのメモリバンド幅を効率よく使用する必要がある。一般に、これらの処理はメモリスケジューラと呼ばれる回路ブロックを設けて行う。メモリスケジューラには、映像信号処理モジュールごとにFIFO (First In First Out) が用意されており、映像信号処理モジュールから出力されたDDRメモリへのアクセス要求は、このFIFOへいったん格納される。メモリスケジューラは、各映像信号処理モジュールに割り当てられたメモリバンド幅と優先度に従って、FIFOからアクセス要求を取り出してDDRメモリへのアクセスを行う。この優先度制御は、使用するメモリの特性も考慮して行われるものもある。例えば、同一ページへのアクセスや、読み出し又は書き込みの連続したアクセスは優先度を高くするなどである。メモリスケジューラを使用すると、DDRメモリのピーク性能に対して60~70%程度の利用率を確保できる。

また一般的に、メモリインタリーブを使うことでメモリバンド幅の利用率を上げることができる。DDRコントローラを複数チャネル設け、データは各チャネルにまたがるように配置し、連続してアクセスする。ただし、複数のDDRコントローラをLSIに内蔵し多数のDDRメモリを接続すると、LSIの端子数の増加を招き、LSIのダイサイズが大きくなる可能性があることに注意が必要である。

3.4 スタックドDRAM

メモリバンド幅を確保するための手段の一つとして、スタックドDRAMも有効である。スタックドDRAMとは、母体となるLSIのダイの上に重ねる形で、パッケージ内にDRAMを封入したものである(図5)。



パッケージ内でLSIのダイとDRAMは多ビットの高速信号で直接接続されており、LSIの外部端子を経由せずに直接DRAMにアクセスできる。スタックドDRAMの採用では、メモリ容量に注意が必要である。LSIのダイに重ねて実装するため、スタックドDRAMの面積増加がLSIパッケージの大型化などのコストアップを招くためである。当社の映像エンジンLSIでは、外付けのDDR3メモリとスタックドDRAMを併用することで、必要なメモリ容量とメモリバンド幅を確保している。スタックドDRAMは、外付けのメモリやLSIの端子数を増やさずにメモリバンド幅を確保できる点で魅力的である。今後、LSIの微細化に伴い、スタックドDRAMのメモリ容量も増加していくと予想され、適用範囲が広がっていくものと思われる。

3.5 映像信号の圧縮伸長技術

映像信号の処理に必要なメモリバンド幅を削減する方法の一つとして、映像信号の圧縮伸長技術がある(図6)。

各映像信号処理モジュールが出した映像信号は、圧縮回路で圧縮され、DDRメモリへ書き込まれる。また、DDRメモリから読み出された映像信号は、伸長回路で元の映像信号に復元されて、各映像信号処理モジュールへ渡される。圧縮伸長回路を使うことで、メモリバンド幅を大幅に削減することができる。

映像信号の圧縮伸長技術を採用する場合に注意を要する点として、一般に、圧縮伸長が水平画素信号についてライン単位で行われる点と、準ロスレスである点が挙げられる。すなわち、映像信号の圧縮伸長技術の適用は、映像信号の水平ラインごとにアクセスする場合には有効であるが、メモリ中に置かれた映像信号にランダムにアクセスするケースに適用するのは難しい。また、圧縮率としては50%程度が一般的だが、圧縮率を上げると元の映像信号を完全には復元できなくなる。これらを考慮して、適用する処理を決める必要がある。

映像信号の圧縮伸長技術はメモリバンド幅削減に重要な技

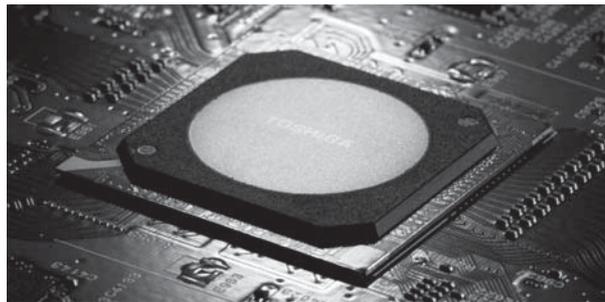
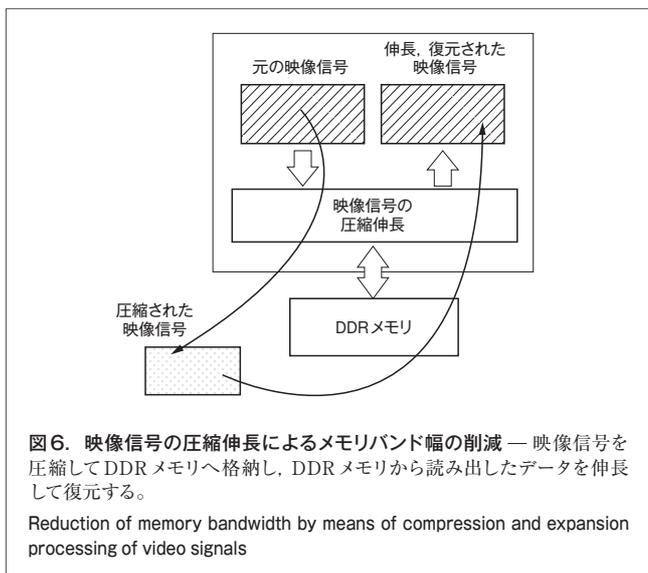


図7. レグザエンジンCEVO 4K — UHDTV向けの高画質化処理を実現した、東芝の独自開発による映像エンジンLSIである。
REGZA ENGINE CEVO 4K video processing engine

術であり、圧縮率の向上に向けて、更なる技術開発が必要である。

4 あとがき

UHDTVを実現するLSI技術の中で、映像エンジンLSIにおけるメモリバンド幅を確保するための技術を中心に述べた。UHDTVの実現には大きなメモリバンド幅が必要で、これを安価に実現することが課題である。

これまで述べてきたLSIのシステム設計技術を使って開発した、UHDTV解像度の映像信号を処理する映像エンジンLSI レグザエンジンCEVO 4K(図7)は、UHDTVの高画質化処理と120 Hz化処理を1チップで行い、デコーダLSIと組み合わせることで、UHDTVを実現することができる。

メモリバンド幅の確保は外付けのDRAMの性能に依存するところも大きく、またDDRメモリの性能が更に向上していくと予想され、コストも視野に入れて新しいメモリ技術の採用も検討していく。当社は今後も、UHDTVの更なる高画質化を支えるLSIの開発を進めていく。

文献

- (1) 佐藤 考. 4Kテレビの高画質化を実現するレグザエンジンCEVO 4K. 東芝レビュー. 68, 12, 2013, p.50-53.



加藤 義幸 KATO Yoshiyuki

パーソナル&クライアントソリューション社 ライフスタイルソリューション開発センター LSIシステム技術開発部グループ長。LSIの設計・開発に従事。
Lifestyle Solutions Development Center



牧 康典 MAKI Yasunori

パーソナル&クライアントソリューション社 ライフスタイルソリューション開発センター LSIシステム技術開発部長。LSIの設計・開発に従事。
Lifestyle Solutions Development Center