

BiCD-0.13及びCD-0.13プロセスを使ったファンモータドライバIC

Fan Motor Driver ICs Using BiCD-0.13/CD-0.13 Process Realizing High Performance and Low Cost

池田 貞男 大村 直起 山浦 和章

■IKEDA Sadao

■OMURA Naoki

■YAMAURA Kazuaki

エアコンの送風やパソコン(PC)の冷却などで使われているファンモータの市場は、ワールドワイドの年間生産台数で8億台を超え、今後も需要の拡大が見込まれている。ファンモータの駆動に用いられるファンモータドライバICに対して、モータの効率を上げるとともに、静音化を実現することが求められている。しかし、省エネや静音化などファンモータドライバの高機能化は、A/D(Analog to Digital)変換器やパワートランジスタなどのアナログ回路の高性能化及び高速化と、ロジック回路の高集積化が必要で、チップサイズが増大しコストアップになってしまう。

こうした背景のなか、東芝は0.13 μm 世代の高耐圧アナログ素子混載プロセスにおいて、世界トップクラスの低オン抵抗特性(RonA)をターゲットにBiCD-0.13及びCD-0.13プロセスを他社に先駆けて開発した。このプロセスを応用することで、デジタル・アナログ回路が混載された高機能なファンモータドライバICを安価に提供することが可能になる。

The annual worldwide production of fan motors for air conditioner fans, PC cooling fans, etc. exceeds 800 million pieces, and the market is expected to further expand in the future. The market trend for fan motor driver integrated circuits (ICs) is characterized by demand for reduced noise and increased motor operating efficiency. However, as the development of high-performance fan motor driver ICs requires increases in the performance and speed of analog circuits such as analog-to-digital (AD) converters and power transistors, as well as greater density of logic circuits, fabrication of the large chips tends to be costly.

With these trends as a background, Toshiba has developed the BiCD-0.13/CD-0.13 process, a 0.13 μm high-voltage analog device consolidation process based on a complementary metal-oxide semiconductor (CMOS) technology, ahead of its competitors in the industry in order to realize low on-resistance (RonA) characteristics of the top class in the world. Using this process, we can provide high-performance fan motor driver ICs integrating both analog and digital circuits at low cost.

BiCD: Bipolar + CMOS + DMOS (double-diffused MOS)

1 まえがき

近年、ファンモータドライバICは、白物家電を中心に多岐にわたる機器に使用されている。これは、消費電力量(国内)の57%程度をモータが消費していると言われており、電力効率の悪い交流(AC)モータから直流(DC)モータに切り替わってきていることが背景にある。特に、家庭内においては、エアコンや空気清浄器をはじめ、換気扇、扇風機においてもDCモータ化が進んでいる。一般に、ACモータをDCモータ化することで消費電力を30%程度低減できるが、その際、効率を上げると同時に静音化を実現することが重要である。

東芝は、DCモータの制御技術として、静音化や高効率駆動を実現するファンモータドライバICを、低損失かつ高集積化が可能なBiCD-0.13及びCD-0.13プロセスを利用して、製品化を進めている。当社製アナログICの使用プロセスは、2000年から6インチ0.6 μm プロセスを主体に進めてきたが、製品の高機能化と省電力化の要求が高まり、2008年に2世代スキップして8インチ0.13 μm プロセスの開発を開始した。

ここでは、BiCD-0.13及びCD-0.13プロセス技術と、この技

術を採用して静音化や高効率駆動を実現したファンモータドライバICについて述べる。

2 BiCD-0.13及びCD-0.13プロセス技術

2.1 プロセスの概要

BiCD-0.13及びCD-0.13プロセスは、0.13 μm 世代の高耐圧アナログ素子混載プロセスにおいて、世界トップクラスの低オン抵抗特性(RonA)をターゲットに開発された(図1)。

BiCD-0.13プロセスは、0.13 μm CMOS(相補型金属酸化膜半導体)プロセスをベースにLDMOS(Lateral Double-Diffused MOS:横方向二重拡散MOS)、バイポーラトランジスタ、及び多様なアナログ素子を混載している。CD-0.13プロセスは、バイポーラトランジスタを廃止し、よりコスト競争力を高めたものである。LDMOSには、8V、17V、17.5V、25V、40V、50V、60Vの耐圧系をラインアップし、現在80V、100Vプロセスを開発中である。

これらのテクノロジーは、パワーマネジメント、LED(発光ダイオード)用ドライバICをはじめとして、車載用途や産業及び

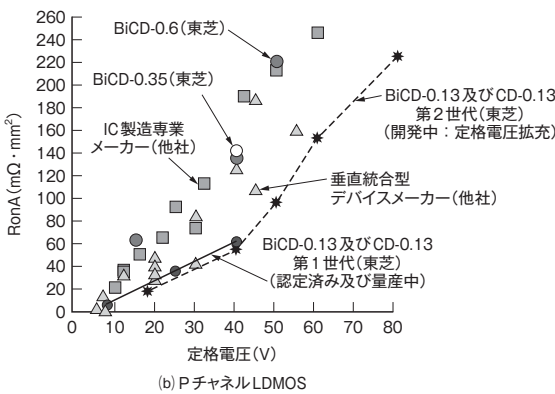
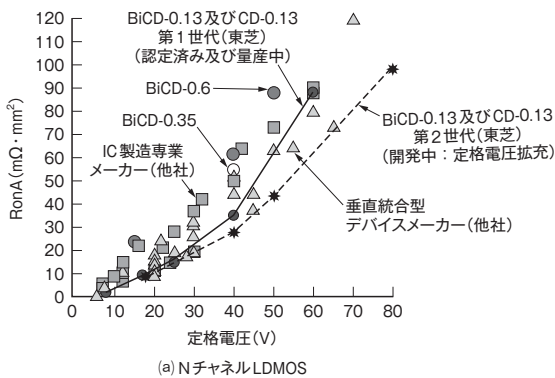


図1. LDMOS オン抵抗のトレンド (Voltage-RonA) — BiCD-0.13 及び CD-0.13 プロセスは世界トップクラスの低オン抵抗特性 (RonA) を実現している。
Trends in voltage vs. RonA of laterally diffused MOS (LDMOS) according to process rule of IC design

民生機器用の高耐圧アナログ製品への幅広い応用が可能であり、2010年3月から製品の量産出荷を開始している。

当社は量産レベルにおける微細化レベルで他社より1世代先行しており、世界トップレベルの低RonAにより同機能の回路を小さなチップ面積で設計できることが強みとなっている。

2.2 プロセスの特徴

アプリケーションによる要求仕様 (特性やコスト) から構造や混載可能素子の異なるBiCD-0.13及びCD-0.13の2種類のプロセスを用意している。各プロセスは標準CMOS (Psub基板 (P型Substrate)/STI (Shallow Trench Isolation)+PN素子分離) をベースにそれぞれ以下の特徴を備える。

- (1) CD-0.13プロセス DMOS (Double-Diffused MOS) 及びアナログ受動素子を混載。配線は銅 (Cu) を使用。
- (2) BiCD-0.13プロセス DMOS、バイポーラ素子及びアナログ受動素子を混載。配線はCuを使用。埋込み層+エピタキシャル基板+DTI (Deep Trench Isolation) を採用。微細化により前世代の0.35 μm プロセスに対し、40 V系 LDMOSの素子面積を32%低減。また寄生素子の動作抑制がなされ、175 $^{\circ}\text{C}$ 動作保証を実現し、車載用途でも採用。

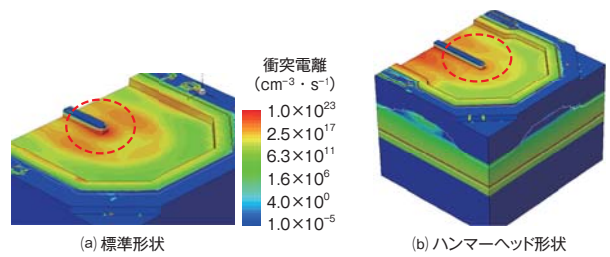


図2. NチャンネルLDMOS 終端部電界強度の3Dシミュレーション結果 — 2Dシミュレーションでは予測困難な終端部の電界強度を3Dシミュレーションにより解析し、終端部形状をハンマーヘッド形状にすることでBVdssを確保した。

Results of simulation of electric field strength of terminal part of n-channel LDMOS

- (3) プロセス共通 以下の共通オプションを用意。
 - (a) MIM (Metal-Insulator-Metal) コンデンサ (5 V, 13 V, 20 V, 30 V)
 - (b) CUP (Circuit Under Pad) 素子上ボンディングによるチップ面積低減
 - (c) Cu-plating 若しくはUTM (Under Top Metal) 配線抵抗低減
 - (d) 多層ラインアップ (24タイプ) 2~4層Cu配線, アルミニウム (Al) 配線, Cu-plating, UTM, 及びCUPの組合せ
 - (e) トリミング (アンチヒューズ型, レーザブロー型)

2.3 開発手法

BiCD-0.13及びCD-0.13のデバイス開発では、シックスシグマ手法^(注1)とTCAD (Technology Computer Aided Design) を用いて素子デザイン及び不純物プロファイルの最適設計を行った。特に主要素子であるLDMOSのRonAとBVdss (ドレイン-ソース間降伏電圧) はトレードオフの関係にあり、二律背反の条件下で最適設計を行い、世界トップレベルのRonAを実現している。その際、想定される工程ばらつきを考慮した最適化を実施しており、ロバストな設計にしている。

耐圧確保においては3D (3次元) シミュレーションを用いることにより、電界集中箇所がデバイス終端部であることを見だし、一部の高耐圧LDMOSでは終端部にハンマーヘッド型の特殊なデザインを採用している (図2)。

3 ファンモータドライバICへの応用設計事例

3.1 正弦波コントロールIC

ファンモータの制御には、モータに矩形波状の電流を流す矩形波駆動と、正弦波状の電流を流す正弦波駆動の二つの

(注1) 各種の統計分析手法や品質管理手法を体系的に用いて、製品の製造工程などの各種プロセスの分析を行い、原因の特定やそれへの対策を行って、不良率や顧客満足度などを改善する施策。

方式がある。正弦波駆動は矩形波駆動と比べて、電流が滑らかになるため静音化のメリットがある。

当社は、2000年に正弦波駆動型のファンモータドライバICを世界に先駆け製品化し、この技術を各分野に展開してきた。

当時の正弦波駆動型のファンモータドライバICは、BiCDプロセスの0.6 μm 世代を主に使用して開発したが、今回、0.13 μm プロセスを用いて、低消費化とチップサイズの小型化を実現した。

小型化のポイントは正弦波生成ブロックで、従来はアナログ回路とロジック回路を混載して設計していた。今回、0.13 μm プロセスを使用することで、ロジック回路の高集積化が可能になり、回路面積を消費するアナログ回路を、ばらつきが少なくかつ省面積なデジタル回路で置換できるようになった。

正弦波PWM (Pulse Width Modulation) 生成部のブロック図を図3に示す。

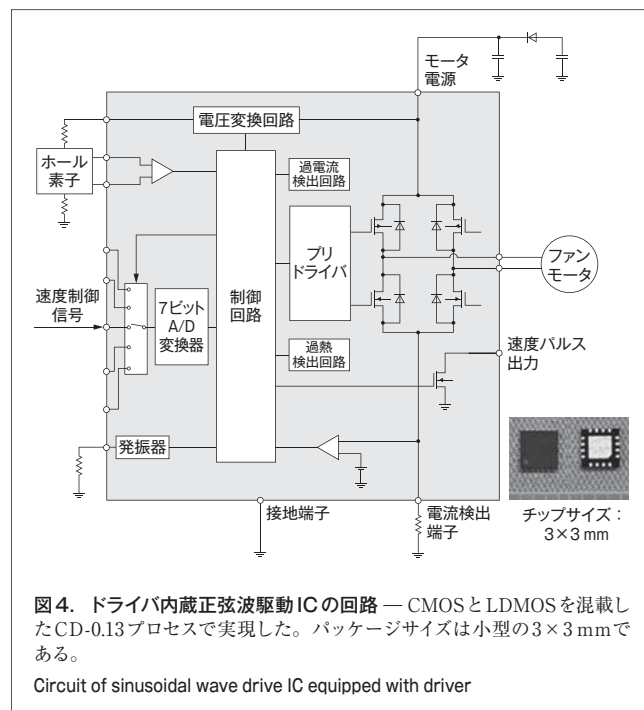
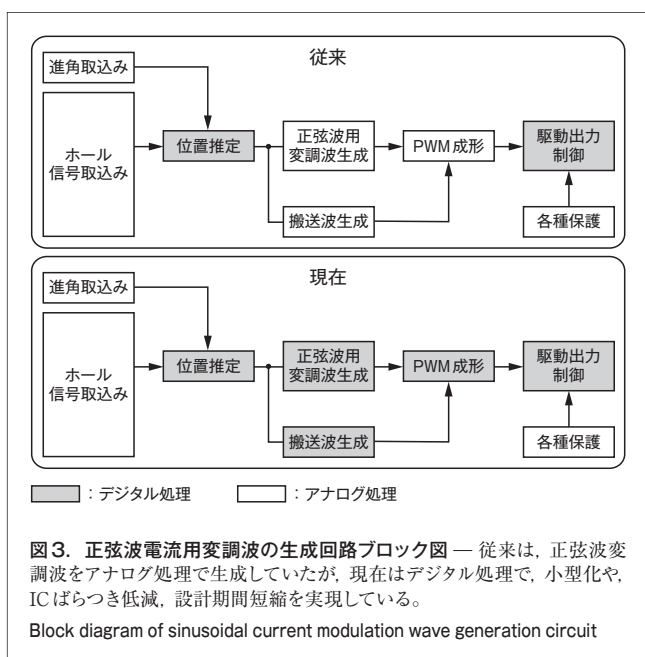
従来、ホール信号を位置推定部でデジタル化し、その後、正弦波用変調波をアナログ処理して駆動出力を生成していたが、今回はアナログ変換せず、正弦波生成ブロックを全てデジタル処理で実現した。

従来品のチップ面積に対して、回路構成の変更で40%、0.13 μm プロセスの採用で20%、トータルで60%のダウンサイジングを実現した。

今後の正弦波制御のベース回路として、OA機器や家電機器用のモータドライバICに展開する予定である。

3.2 ドライバ内蔵正弦波駆動IC

小型のファンモータは、冷蔵庫庫内ファンやPCファンに多く使用されている。最近ではサーバの高容量化に伴い、1ユニットに6～8個のファンを必要とする場合もある。これらの用途



では、小型で低消費電力かつ低騒音のファンモータドライバICが求められている。

このニーズに応えるため、当社はロジック素子と大電流素子の混載が可能なCD-0.13プロセスを使用することで、駆動出力を内蔵した1チップの小型ファンモータドライバICの製品化を進めている。

低騒音を実現する制御回路にはCMOS回路を使用し、駆動出力部には上相にPチャネルLDMOS、下相にNチャネルLDMOSのブリッジ構造として1チップでモータを駆動する構成にしている。また、低騒音・低消費電力化のために、出力波形の位相や振幅などを外部から制御できる構成としたことで、用途ごとに適正化が可能になっている。搭載パッケージは、リードレスのQFN (Quad Flat No Lead Package) 16ピンタイプを採用して小型化を図っており、2012年度中に製品化予定である(図4)。

3.3 ベクトル制御IC

前述の正弦波コントロールICは、ファンの低振動化と静音化に対して大きな効果を上げた。

一方、近年のファンモータドライバICに対する国内市場ニーズは、静音化技術はもちろんのこと、システムの省エネに対する要求が高まってきている。そのような背景のなか、当社はEV (電気自動車) やHEV (ハイブリッド電気自動車) など、高効率化が求められるモータドライブ制御に多く用いられている“ベクトル制御¹⁾”に注目した。

ベクトル制御の特長は、モータの出力トルクを精度よくコントロールできることである(図5)。三相のAC電流を、トルクに寄与する電流成分 (I_q) と、巻線磁界の強さに寄与する電流成分

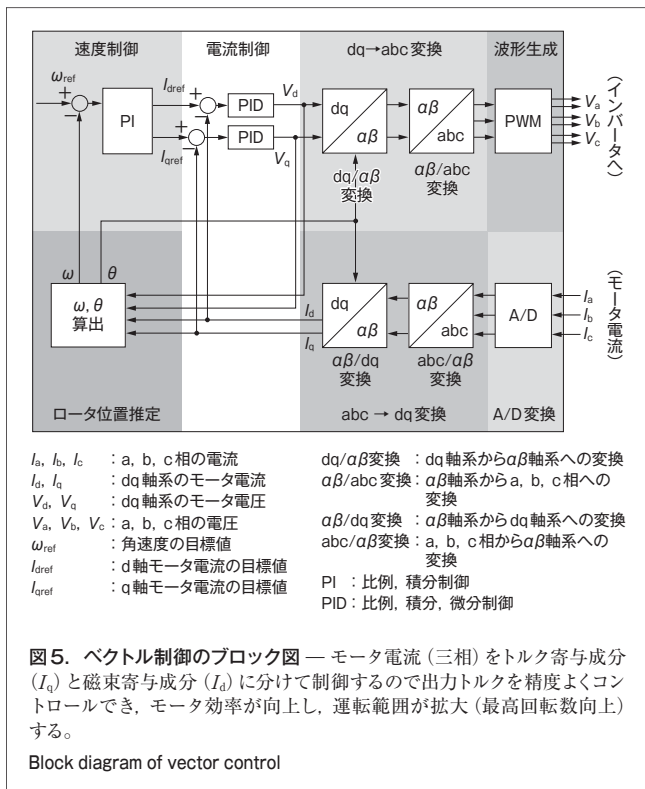
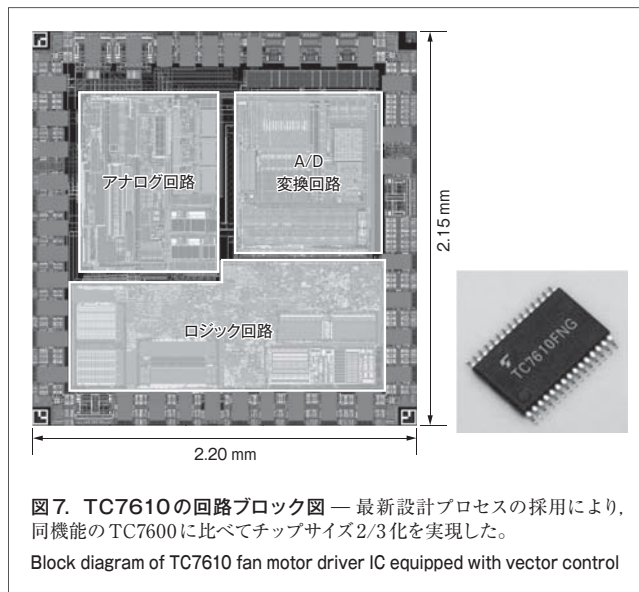
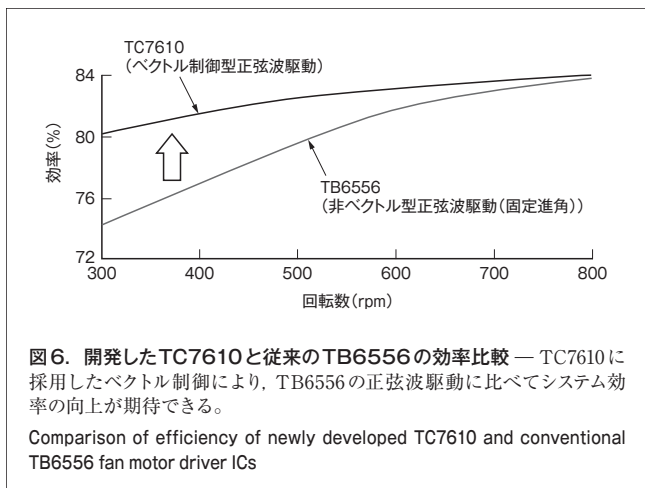


図5. ベクトル制御のブロック図 — モータ電流（三相）をトルク寄与成分 (I_q) と磁束寄与成分 (I_d) に分けて制御するので出力トルクを精度よくコントロールでき、モータ効率が向上し、運転範囲が拡大（最高回転数向上）する。

Block diagram of vector control

分 (I_d) に逐次分解してモータ電流を制御するので、最大効率制御や弱め界磁制御などの制御性が高まる (図6)。

一方、ベクトル制御に必要な一般的なハードウェア仕様を見ると、モータ電流の入力に必要なA/D変換回路や、積和演算器などの高速ロジック回路が必須になり、回路が大規模になる。当社は、A/D変換速度や、内部クロック、ポート数などの仕様を家電用途に最適化すると同時に、モータドライバICメーカーでは最先端のアナログ混載0.13 μm プロセスを採用した。その結果、ベクトル制御を実装したモータドライバの回路設計をチップサイズ2.20 \times 2.15 mmの省面積で実現し、2011年に製品化した (図7)。



4 あとがき

当社が他社に先駆けて開発した、低損失かつ高集積化が可能な0.13 μm 世代のプロセスを応用し、高機能で高性能なファンモータドライバICを開発した。このプロセス技術は、モータ制御ICに限らず、電池監視IC (この特集のp.40 - 43参照) などのパワーマネジメント、あるいは車載用途や産業及び民生機器用の高耐圧製品など幅広い応用が可能で、当社製アナログIC開発の基盤技術になっている。

今後も当社は、市場ニーズに合わせ高付加価値で特長のあるICをユーザーに提供していく。

文献

- (1) 鈴木信行 他. 省エネ化を促進できるモータ駆動用ベクトル制御 マイコンTMPM370. 東芝レビュー. 67, 1, 2012, p.38-41.



池田 貞男 IKEDA Sadao

セミコンダクター&ストレージ社 アナログ・イメージングIC事業部 ミックスシグナルLSI応用技術部参事。モータドライバICの商品企画及び応用技術の開発に従事。
Analog & Imaging IC Div.



大村 直起 OMURA Naoki

セミコンダクター&ストレージ社 アナログ・イメージングIC事業部 ミックスシグナルLSI応用技術部参事。モータドライバICの商品企画及び応用技術の開発に従事。
Analog & Imaging IC Div.



山浦 和章 YAMAURA Kazuaki

セミコンダクター&ストレージ社 アナログ・イメージングIC事業部 アナログLSIプロセス技術開発部主務。アナログ民生・産業向けBiCD及びCDデバイスの開発に従事。
Analog & Imaging IC Div.