

TCAD 形状シミュレーションを活用した半導体のプロセス設計手法

Process Design Method for Semiconductor Devices Utilizing TCAD Topography Simulation Techniques

西谷 和人 石川 諭 鈴木 啓之

■ NISHITANI Kazuhito ■ ISHIKAWA Satoshi ■ SUZUKI Keiji

半導体デバイスの微細化に伴い、加工寸法のばらつきによる電気特性のばらつきが歩留りと品質に大きく影響するようになってきた。そのため、開発段階から加工寸法のばらつきを予測し、適切なプロセス設計を行うことで、高歩留りで高品質製品を製造できる量産ラインを作り込むことが課題となっている。

東芝は、この課題を解決するため、TCAD (Technology CAD) 形状シミュレーション技術を活用することで加工寸法と製造プロセスの関係をモデル化し、製造プロセスによって生じる加工寸法のばらつきを予測する手法を開発した。これによって、加工寸法のばらつきに影響が大きい危険プロセスを明確化し、開発の早い段階から危険プロセスの工程能力を改善することで、量産後のプロセスマージンの不足による歩留りと品質のロスを最小化している。

Due to the shrinkage of design rules for semiconductor devices, the yield and quality of devices are more vulnerable to variations in their electrical characteristics resulting from the fluctuation of processed sizes. The prediction of size fluctuations and optimization of process design in the development phase are therefore important issues for the construction of a mass-production line to realize high-yield and high-quality product manufacturing.

Toshiba has developed a novel method to predict size fluctuations in manufacturing processes using technology computer-aided design (TCAD) topography simulation techniques. This method improves the process capability early in the development phase by modeling the relationship between processes and processed sizes and identifying critical processes causing size fluctuations. Furthermore, this method minimizes losses of yield and quality caused by insufficient process margins in mass production.

1 まえがき

半導体デバイスでは、動作の高速化と素子の高集積化のため微細化が急速に進んでいる。微細化の指標となるデザインルールは、最先端デバイスでは20 nmを切るころまできている。これに伴い、製造プロセスで発生する加工寸法のばらつきとそれによる電気特性のばらつきが、歩留りと品質に大きな影響を与えるようになってきている。

量産後のプロセスマージンの不足による歩留りと品質のロスを低減するためには、開発段階から量産を想定した加工寸法のばらつきを予測する必要がある。最近、この課題を解決するためシミュレーションが積極的に活用されるようになってきた。

半導体デバイスの開発の流れを図1に示す。半導体デバイスでは、電気特性のセンタ値とばらつきに対し、製品仕様を基に規格が決められている。この電気特性の規格を満たすためにデバイス構造の設計が行われ、加工寸法のセンタ値と必要な管理幅が設定される。この規格に基づき、各製造プロセスの開発が行われ、デバイスの試作によって電気特性のセンタ値が規格を満たしているかを確認する。センタ値が規格値を満たしていれば、更に中量規模の試作評価を行って、電気特性のばらつきを確認し、それが規格値を満たせば量産を開始する。

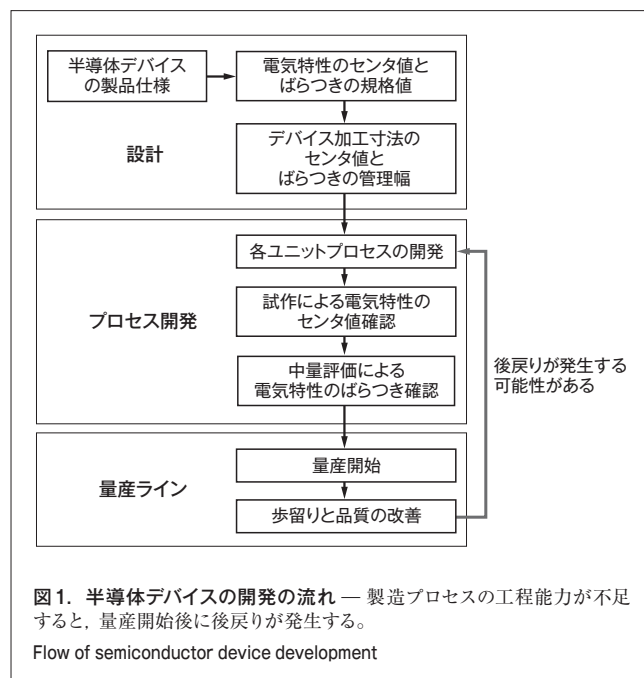


図1. 半導体デバイスの開発の流れ — 製造プロセスの工程能力が不足すると、量産開始後に後戻りが発生する。
Flow of semiconductor device development

しかし量産ラインでは、各製造プロセスで複数の装置を長期的に使用するため、試作では見られなかった装置間差や経時変化によるプロセスのばらつきが発生することがある。実

際に、量産を開始した後に、加工寸法や電気特性のばらつきが規格を満たさないことがわかり、開発段階に戻りすることも少なくない。このため、量産時に予想される加工寸法のばらつきを正確に求め、量産前に適切なプロセス設計を行うことが重要である。

東芝は今回、TCAD (Technology CAD) 形状シミュレーション技術を活用することで加工寸法と製造プロセスの関係をモデル化し、製造プロセスによる加工寸法のばらつきを量産前に予測する手法を開発した。開発の早い段階から危険プロセスの工程能力を改善することで、量産後のプロセスマージン不足による歩留りと品質のロスを最小化している。

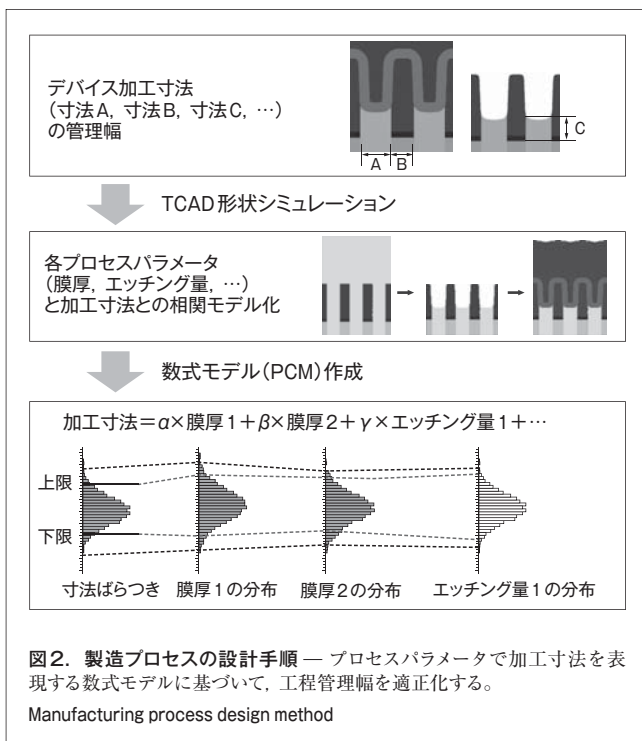
ここでは、その技術と活用方法の概要について述べる。

2 製造プロセス設計の概要

各製造プロセスに対して、量産を想定した設計を行う手順を図2に示す。

デバイス構造の加工寸法（ゲート寸法など）は電気特性と関係しており、従来は、加工寸法の管理幅はデバイス構造の設計段階で決定されている。一方、プロセスパラメータと加工寸法の相関は開発段階ではわかっておらず、プロセスパラメータの管理幅は決められていない。

今回開発した手法では、更に、TCAD形状シミュレーション技術により加工寸法と製造プロセスのパラメータを結び付けることで、プロセスパラメータの適切な管理幅を算出する。複数のプロセスを通じて加工された寸法には、膜厚やエッチング



量など多くのプロセスパラメータが関係しているため、加工寸法に対する感度が大きい主要なプロセスパラメータを最初に導出する。

次に、主要なプロセスパラメータで加工寸法を表現する数式モデルを作成する。この数式モデルを当社ではPCM (Process Compact Model) と呼んでいる。各プロセスパラメータの量産分布を予測できると、このPCMに基づいて加工寸法の工程能力を予測し、プロセスパラメータの適切な管理幅を定量化できる。

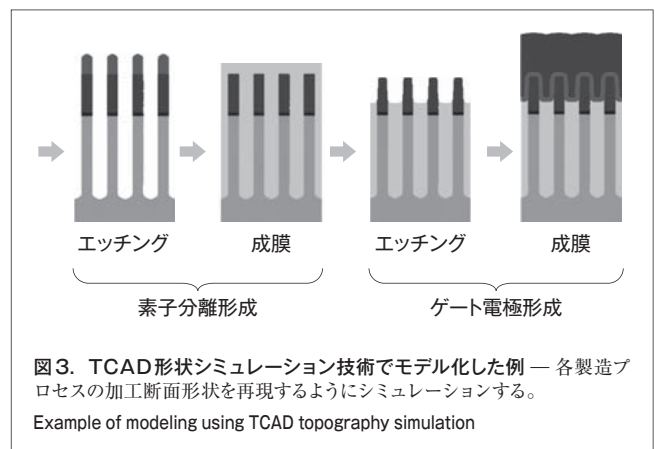
3 TCAD形状シミュレーション技術によるPCMの構築

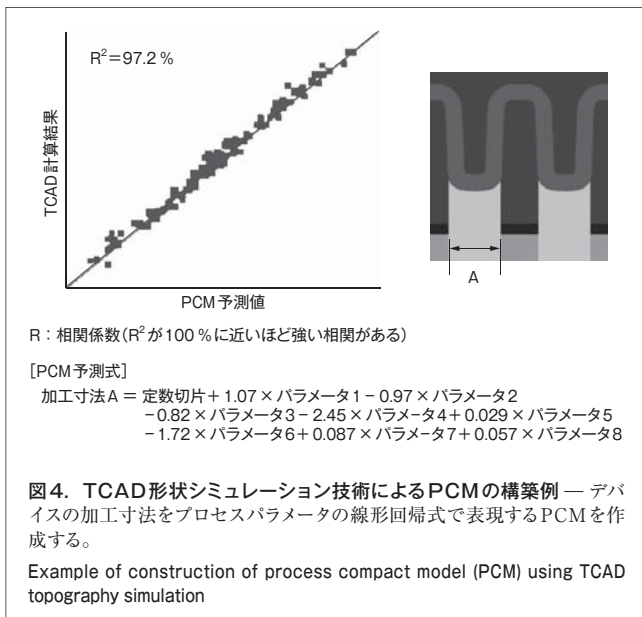
ここでは、TCAD形状シミュレーション技術によるPCM構築の詳細について述べる。

TCAD形状シミュレーション技術では、半導体製造プロセスの加工断面形状を解析するソフトウェアを使用する。半導体製造プロセスは成膜や、リソグラフィ、エッチングなどのユニットプロセスから構成されている。TCAD形状シミュレーション技術にはユニットプロセスの加工断面形状を再現するためのモデルが用意されており、これらのモデルを組み合わせることで連続プロセスの断面形状をシミュレーションできる。

半導体デバイスの製造プロセスをTCAD形状シミュレーション技術でモデル化した例を図3に示す。製造プロセスごとに取得された加工断面形状を再現するように、シミュレーションのモデルを作成している。

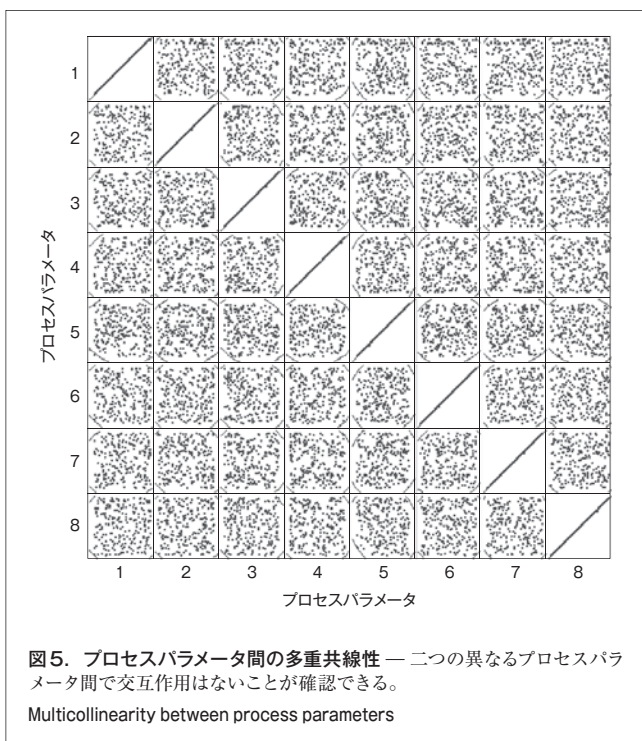
TCAD形状シミュレーション技術を用いたPCM構築の例を図4に示す。前述のように、製造プロセスのセンタ条件に対してシミュレーションモデルを作成した後に、コンピュータ上で途中プロセスのパラメータを一樣乱数で変化させた200ケースの計算を実施した。計算で使用するプロセスパラメータのばらつきは、センタ値に対して±10%に設定した。この200ケースの計算結果を基に、デバイスにおいて重要な加工寸法





に対する感度を解析し、感度の高い八つのプロセスパラメータを用いて、加工寸法を目的変数としたPCMを構築した。

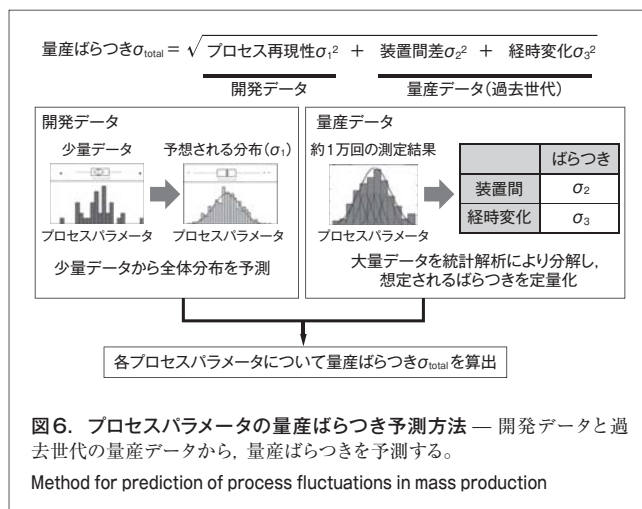
PCMに含まれる八つのプロセスパラメータ (1~8) 間の多重共線性を確認した結果を図5に示す。二つの異なるパラメータ間に交互作用がある場合には、分布に偏りが生じると考えられる。しかし、どの異なるプロセスパラメータ間でも分布は一樣であり、各プロセスパラメータ間に交互作用が認められず、構築したPCMの線形回帰式は妥当であることが確認できた。



4 PCMによる量産時の加工寸法のばらつき予測

PCMにより、加工寸法はプロセスパラメータまで分解されている。各プロセスパラメータの量産ばらつきを代入することで、加工寸法の量産ばらつきを予測できる。

プロセスパラメータの量産ばらつきを算出する方法を図6に示す。図中の σ はプロセスパラメータの標準偏差を表しているが、ばらつきと同義である。量産を想定したプロセスのばらつき σ_{total} は、プロセス再現性、装置間差、及び経時変化の三つに分けることができる。



プロセス再現性に関しては、試作ラインの少量データから統計的に推定して、プロセスパラメータのばらつき σ_1 を求めている。一方、装置間差と経時変化に関しては、試作ラインの開発データからは算出できないため、過去世代のデバイスの量産データから予測した。データとして約1万回の測定結果を使用し、正規分布を仮定してばらつき σ_2, σ_3 を求めた。これらの三つのばらつき $\sigma_1, \sigma_2, \sigma_3$ の2乗和の平方根をとったものを σ_{total} として、PCMに含まれる八つの各プロセスパラメータについてその値を求めた。

5 加工寸法のばらつきに対する危険プロセスの明確化

加工寸法のばらつきに対する各プロセスパラメータの影響度を定量化した結果を図7に示す。

PCMの式の係数は、プロセスパラメータにより単位が異なるため直接比較できない。その係数に前述の σ_{total} を掛け合わせたものを、加工寸法のばらつきへの影響度と定義した。その結果、今回の例では、三つのプロセスパラメータが加工寸法に対して1 nm以上のばらつきを発生させており、これらのパラメータに関する工程が危険工程であることがわかった。

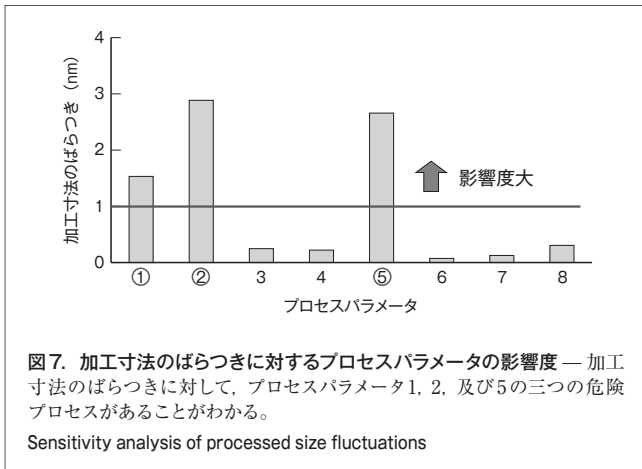


図7. 加工寸法のばらつきに対するプロセスパラメータの影響度 — 加工寸法のばらつきに対して、プロセスパラメータ1, 2, 及び5の三つの危険プロセスがあることがわかる。

Sensitivity analysis of processed size fluctuations

このように、PCMの式と量産を想定したプロセスパラメータのばらつき予測から、加工寸法のばらつきに対して影響の大きい工程を定量的に明らかにできる。

6 PCMによるプロセス管理幅の適正化

PCMを用いて危険工程のプロセスパラメータの管理幅を適正化した例を表1に示す。

各プロセスパラメータのばらつきを現状の実力よりも厳しく管理した場合の、加工寸法のばらつきを計算している。デバイスの電気特性から要求される加工寸法のばらつきの規格値を±3.5 nmとした場合には、工程設計案①と③によって達成できることがわかった。

しかし実際には、製造プロセスで用いる装置の実力から、プロセスのばらつきを必要な管理幅に収めることが困難な場合がある。今回のケースでは、プロセスパラメータ2のばらつき改善が非常に困難であり、工程設計案①よりも③に基づいたプロセス管理が現実的であることがわかった。このように、PCMを用いることで、加工寸法のばらつきを低減するための適切なプロセス管理幅を設定し、量産前の段階から危険プロセスの工程能力を改善することが可能になった。

表1. プロセス管理幅の適正化例

Example of optimization of process parameter specifications using PCM

区分	プロセス管理幅 (センタ値に対する割合: %)			予想される加工寸法のばらつき (nm)
	プロセスパラメータ1	プロセスパラメータ2	プロセスパラメータ5	
規格値	-	-	-	±3.5
現状の実力	±5.4	±0.8	±10.4	±4.3
工程設計案①	±5.4	±0.4	±10.4	±3.4
工程設計案②	±5.4	±0.8	±5.2	±3.6
工程設計案③	±3.0	±0.8	±6.0	±3.4

7 あとがき

TCAD形状シミュレーション技術を活用して加工寸法と製造プロセスの関係をモデル化し、製造プロセスによる加工寸法のばらつきを量産前に予測する手法を開発した。事前に加工寸法のばらつきに影響が大きい危険プロセスの工程能力を改善し、適切にプロセス設計することで、高歩留りと高品質を実現する量産ラインを短時間で開発できた。

次世代半導体デバイスでは、微細化によりプロセスやデバイス構造が複雑化しており、今回開発したプロセス設計手法は、今後ますます重要になってくると考えている。



西谷 和人 NISHITANI Kazuhito

生産技術センター プロセス研究センター研究主務。
電子デバイスの形状シミュレーション技術の開発に従事。
応用物理学学会会員。

Process Research Center



石川 諭 ISHIKAWA Satoshi

生産技術センター プロセス研究センター研究主務。
電子デバイスのプロセス開発に従事。

Process Research Center



鈴木 啓之 SUZUKI Keiji, D.Eng.

生産技術センター プロセス研究センター主任研究員、工博。
電子デバイスのシミュレーション技術及びプロセスの開発に従事。
応用物理学学会会員。

Process Research Center