

住宅向け太陽光発電用パワーコンディショナに適した高効率インバータ回路方式

High-Efficiency Inverter Circuit Technology for Residential Photovoltaic Power Conditioning Systems

餅川 宏 津田 純一 児山 裕史

■ MOCHIKAWA Hiroshi ■ TSUDA Junichi ■ KOYAMA Yushi

住宅向け太陽光発電用パワーコンディショナ(PCS)は、太陽電池の直流起電圧を交流に変換する装置で、小型、低騒音、及び低発熱が要求される。これらを満足するためには、可聴周波数以上の高周波スイッチングでも高い電力変換効率となるインバータ回路が必要である。

このため、東芝は、キャリア周波数25 kHzで99%の変換効率を達成する独自のインバータ回路技術を開発した。また同時に、高周波スイッチングによって生じる漏れ電流や電磁ノイズを効果的に低減する、EMI (Electromagnetic Interference) 抑制技術を開発した。これらにより、高効率で小型のトランスレス方式の住宅向け太陽光発電用PCSを実現できる。

Power conditioning systems (PCSs) for residential photovoltaic (PV) systems convert the DC power generated by PV modules into AC power used by home appliances, and are required to be compact with low noise and low heat output. To meet these requirements, demand is increasing for an inverter circuit with high power conversion efficiency even at switching frequencies exceeding the audible frequency range.

To realize compact, high-efficiency, transformerless PCSs, Toshiba has developed both a proprietary inverter circuit technology that achieves a conversion efficiency of 99% at a carrier frequency of 25 kHz, and an electromagnetic interference (EMI) noise suppression technology that can effectively reduce the leakage current and electromagnetic noise generated by high-frequency switching.

1 まえがき

住宅向け太陽光発電用パワーコンディショナ(PCS)は居住空間内に設置されるため、小型、低騒音、及び低発熱が要求される。PCSに適用する主素子は、従来、IGBT(絶縁ゲート型バイポーラトランジスタ)を用いる場合が多いが、IGBTはスイッチングの高速化とオン電圧低減の両立が難しい。これらの両立には、高速スイッチングと低抵抗性能を併せ持つSJ-MOSFET(スーパージャンクション構造の金属酸化膜半導体型電界効果トランジスタ)が適している。しかし、SJ-MOSFETに内在している寄生ダイオードの逆回復電荷が大きく、寄生ダイオードに電流が流れるPWM(パルス幅変調)インバータでは、スイッチング損失が増大するため適用できなかった。

東芝は、SJ-MOSFETの寄生ダイオードを低電圧で逆回復させることで、寄生ダイオードの逆回復に伴う損失をほとんどなくすることができる回路技術“リカバリアシスト”を開発し⁽¹⁾、これによって、SJ-MOSFETのPWMインバータへの適用を可能にした。2006年に商品化した家庭用ルームエアコンでは、軽負荷域で2~4%の効率改善を実現した⁽²⁾。また、住宅向け太陽光発電用PCSへ適用を図った⁽³⁾。しかしリカバリアシストは、リカバリアシスト回路を通して一時的に主電流を流すため15V程度の電源が必要で、インバータ出力やスイッチング周波数の増大に伴って、この電源容量が大きくなる課題がある。

当社は、この課題を解決するため、新たな回路技術の開発に取り組み、SJ-MOSFETの寄生ダイオードの逆回復に電源が不要な高効率インバータ回路技術を開発した。この回路は、高周波スイッチング性能が必要な住宅向け太陽光発電用PCSに適しており、良好な試験結果を得た。

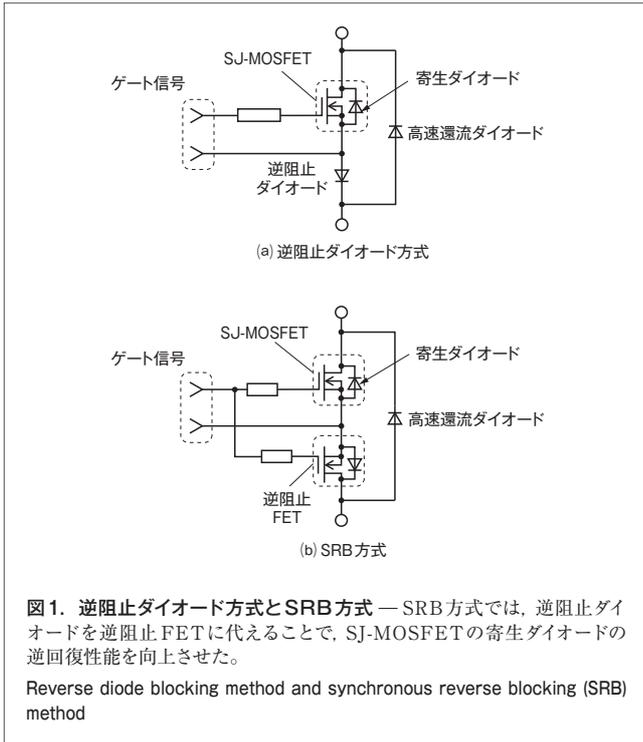
2 SJ-MOSFETによる高効率インバータ回路

SJ-MOSFETの寄生ダイオードは、順方向に電流を流すことによりキャリアが蓄積され導通性能を得る素子で、電流がゼロであれば、キャリアが蓄積されないため過大な逆回復電流も生じない。この原理を利用した回路として、従来から、逆阻止ダイオードを直列に挿入する方式が提案されている(図1(a))。しかし、順方向に電流が流れる場合は、直列に挿入した逆阻止ダイオードの順電圧降下が加算されてSJ-MOSFETの低抵抗性能が生かされず、逆方向に電流が流れる場合は、SJ-MOSFETに電流が流れず、必ず高速還流ダイオードを導通するため、SJ-MOSFETの低オン抵抗性能を有効に発揮する同期整流モードにならない。

そこで、逆阻止ダイオードに代えて、逆阻止用低圧MOSFET(以下、逆阻止FETと略記)を適用する新回路技術SRB(Synchronous Reverse Blocking)を考案した。

2.1 SRB回路

図1(b)に示すように、逆阻止FETのゲート信号は主素子の



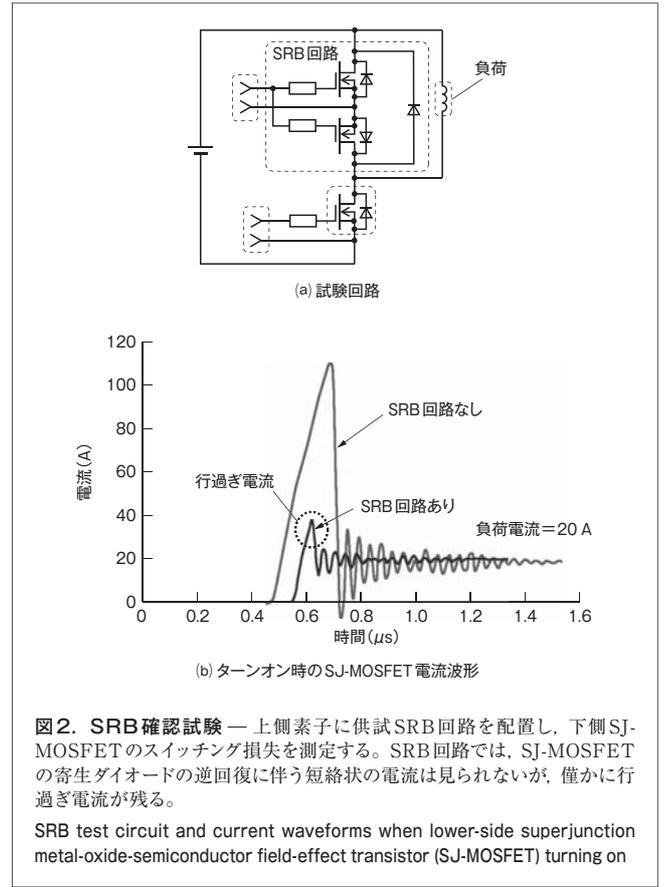
ゲート信号と共通であり、ターンオフのタイミングも主素子と同期してオフする。これにより、SJ-MOSFETがオフしている期間中にだけ逆阻止動作が働き、SJ-MOSFETがオンしている期間は逆阻止されないようになり、電流の方向に関係なく、ゲート信号によって逆阻止するか否かを選択できる。主素子のゲート信号と同一タイミングで動作すればよく、追加のゲート駆動用電源も不要なので、小規模な回路で済み、リカバリアシスト回路で必要だった電源なども不要である。逆阻止FETは、低耐圧（約50V）でよいので、チップ面積が小さく低コストで、かつ低抵抗である。また高速還流ダイオードは、逆回復の早い高速性能が必要であるが、インバータのデッドタイム期間中だけしか通電しないので、小さなチップで済む。

SRB回路の効果を確認する試験回路を図2(a)に、その試験結果を図2(b)に示す。高速還流ダイオードは、高速逆回復性能が必要なためサージ電流性能が高いSiC-SBD（炭化ケイ素ショットキーバリアダイオード）を用いた。SRB回路では、SJ-MOSFETの逆回復性能を大幅に改善できている。

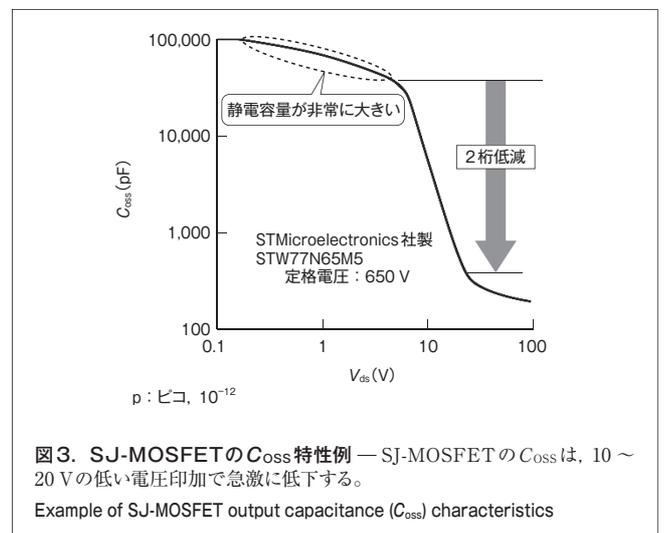
2.2 出力容量とターンオン損失

図2(b)に示すように、ターンオンの瞬間に、逆回復電流のような、ターンオン損失となる行過ぎ電流が観測できる。この現象は、SJ-MOSFETの出力容量に起因することがわかった。

SJ-MOSFETの出力容量 (C_{oss}) 特性例を図3に示す。横軸は出力電圧 (V_{ds}) で、 V_{ds} が低い領域では非常に大きな静電容量を持っているが、10V程度印加すると急激に C_{oss} が低下する特性を示している。SRB回路で、高速還流ダイオードを主電流が流れている場合には、SJ-MOSFETの V_{ds} はゼロに近



い低い電圧となっているため、大きな静電容量値を示す。その結果、下側主素子をオンした瞬間に上側主素子の大きな静電容量を充電する電流が流れるため、急しゅんな短絡状電流が流れる。これは、ダイオードの逆回復電流と同様の現象で、下側主素子のターンオン損失を増大させてしまう（図4）。そこで、SJ-MOSFETの C_{oss} 特性を巧みに利用した改良型SRB回路A-SRB (Advanced SRB) を考案した。



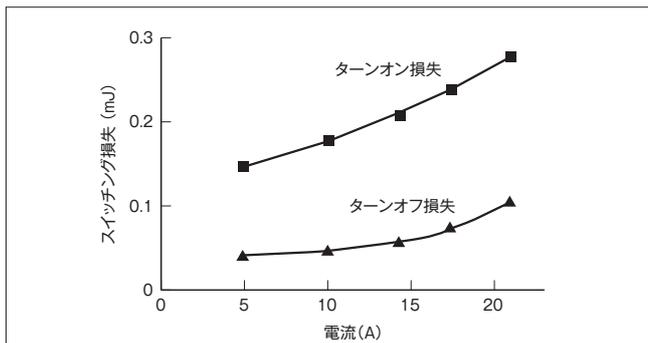


図4. SRB回路のスイッチング損失 — SRB回路ではターンオン損失がまだ十分に下がりがきれていない。
Switching losses of SRB circuit

2.3 A-SRB回路

A-SRB回路は、ゲートオフ中（逆阻止期間中）に数十Vの低電圧を逆阻止FETの耐圧方向に印加する予備電圧印加回路を、SRB回路に付加したものである（図5）。

主電流は下側から上側に流れている場合には高速還流ダイオードを流れており、逆阻止FETに印加した低電圧は、高速還流ダイオードを経由して、主素子であるSJ-MOSFETのドレインとソースの間に印加される。これで、SJ-MOSFETの出力容量を大幅に低減できる。主電圧に比べ十分低い電圧でSJ-MOSFETを充電するため、注入エネルギーは数 μ Jと微弱でありながら、注入エネルギーの20倍以上のターンオン損失が低減する。予備電圧印加回路には主電流がまったく流れ込まないので、オフ中の主素子に微弱な電荷を注入するための電力だけで済み、必要な電源容量は、先に開発したリカバリアシスト回路に比べ大幅に少なくなる。

A-SRB回路の高効率性能を実証するために、三相PWMインバータを試作して効率試験を実施した。図3と同じSJ-MOSFETを2個並列にし、3相分計12素子で構成した。この素子は、前述したように、予備電圧印加回路の電圧が低くても

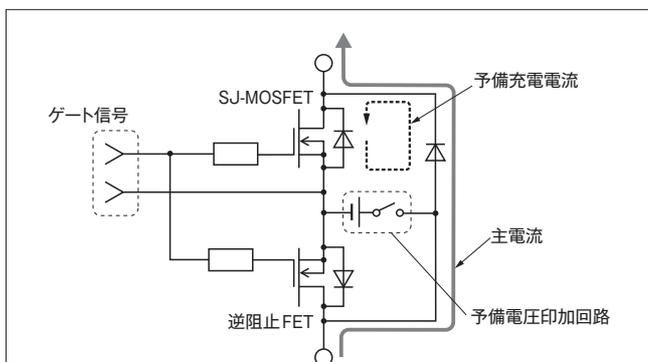


図5. A-SRB回路 — SRB回路に数十Vの低い電圧を印加する予備電圧印加回路を付加した。ゲートオフ中にSJ-MOSFETを充電する。
Advanced SRB (A-SRB) test circuit

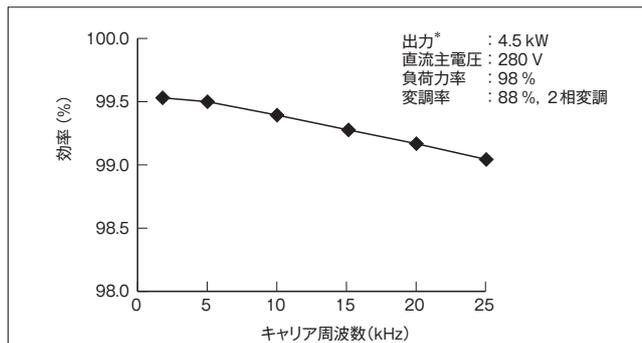


図6. A-SRBを適用した三相インバータの効率 — キャリア周波数が25 kHzでも効率が99%を超えた。
Efficiency of 3-phase inverter applying A-SRB technology
*ゲート駆動電力及び予備充電電力を含む

十分容量低減効果を発揮できる。試作したインバータは、スイッチング損失が低い特性を示し、キャリア周波数が25 kHzでも出力4.5 kW運転時の効率が99%を超える性能を示した（図6）。これは、SiCトランジスタを用いたインバータの変換効率とほぼ同等の高い値である。

3 EMI抑制の新技术

トランスレス方式の太陽光発電用PCSでは、太陽電池の対地静電容量と、インバータのスイッチングに伴う共通モード電圧により、大きな漏れ電流が流れる心配がある。また、スイッチングを高速にするためEMI (Electromagnetic Interference) が増大する傾向にある。

このため従来は、共通モード電圧が出力されない線間2レベルPWM方式を適用していた（図7）。しかし線間2レベルPWM方式では、共通モード電圧がほぼ完全に相殺されて

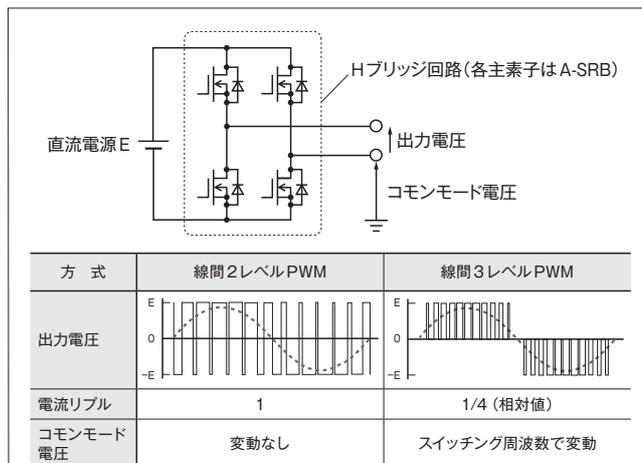


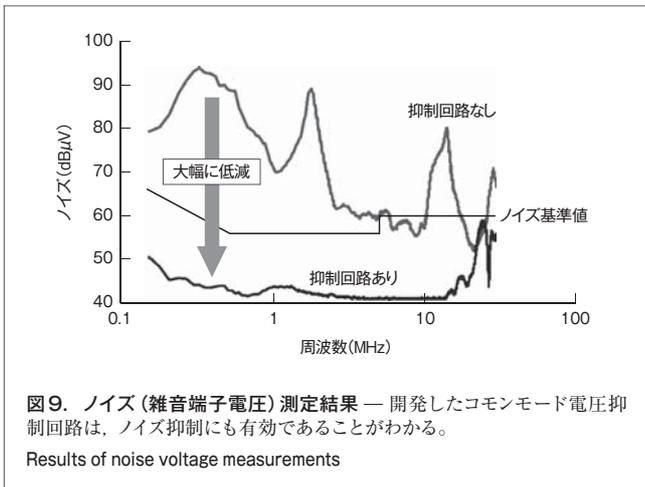
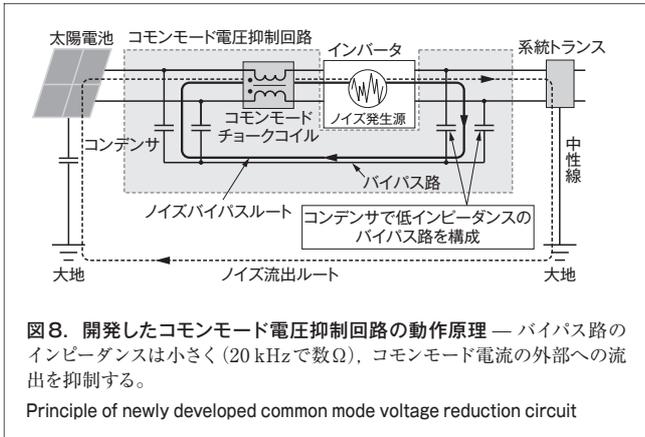
図7. PWM方式の比較 — 線間3レベルPWMでは、共通モード電圧が変動するが、フィルタの電流リップルは1/4になる。
Comparison of two pulse width modulation (PWM) methods

出力されなくなる反面、電流リプルが大きく、出力電圧を正弦波にするフィルタ回路への負担が大きくなる。その結果、フィルタ用リアクトルの大型化と損失増大を招いていた。

一方、図7に示す線間3レベルPWM方式では、共通モード電圧が変動し、漏れ電流が増大してしまうが、フィルタへの負担は線間2レベルPWM方式に対し1/4に低減できるため、リアクトルが小型化し、損失も低減する。比較試験では、線間3レベルPWM方式では、線間2レベルPWM方式に対して約1%の効率改善が得られる。したがって、高効率PCSを実現するには、線間3レベルPWM方式が有効である。

線間3レベルPWM方式での課題である漏れ電流に対しては、共通モード電圧を出力しない回路トポロジーで解決を図っている例も見られる⁽⁴⁾。しかし、これらの回路トポロジーによる解決策は、運転力率が1である必要があり、系統電圧調整に必要な遅れ電流を注入できないという制約がある。

当社は、運転力率の制約のない、単純なHブリッジ回路による線間3レベルPWMで解決する新手法を開発した。図8に、その原理を示す。インバータの入力側と出力側をつなぐ共通モードのインピーダンスが小さいバイパス路を作り、ここに共通モードノイズを流して、外部への流出を抑制する。



この新型共通モード電圧抑制回路により、太陽電池の浮遊容量が想定される最大値となってもスイッチング周波数成分の漏れ電流は、約1 mAに抑制できる。また、図9に示すように、高周波域の共通モードノイズに対しても減衰効果を発揮し、2008年以降に施行された厳しいノイズ基準値も余裕をもってクリアしている。一方、この回路は、図8に示したように内部に共通モードチョークコイルがあり、ここでの損失が発生するが、PCSの定格出力に対して約0.1%の損失で済み、線間3レベルPWM採用による約1%の損失低減効果に対して十分少ない損失と言える。

4 あとがき

住宅向けPCSの高効率化に有効なインバータ回路技術を開発した。SJ-MOSFETの微細化技術は今後も進展し、それに伴いオン抵抗は低減していくと見られる。A-SRB回路技術は、高周波スイッチングのPWMインバータでもSJ-MOSFETをインバータ回路に適用可能にするものとして注目される。また、新型共通モード電圧抑制回路は、損失を約1%低減できる線間3レベルPWM方式をトランスレスPCSに適用可能にし、高効率と低EMIを両立させる技術である。

今後、これらの技術を適用した小型で高効率のトランスレスPCSを実用化し、太陽光発電の普及に寄与していく。

文献

- 餅川 宏 他. 小型・低損失インバータを実現する新回路技術. 東芝レビュー. 61, 11, 2006, p.32-35.
- 遠藤隆久 他. エアコン用インバータ装置の省エネ技術. 東芝レビュー. 61, 12, 2006, p.47-50.
- 篠原裕文 他. 住宅用高効率太陽光発電インバータの開発. 東芝レビュー. 62, 8, 2007, p.49-52.
- Vazquez, G. et al. "Losses and CMV Evaluation in Transformerless Grid-Connected PV Topologies". 2009 IEEE International Symposium on Industrial Electronics (ISIE), Seoul, 2009-07, IEEE. p.544-548.



餅川 宏 MOCHIKAWA Hiroshi

電力システム社 電力・社会システム技術開発センター 電機電池応用・パワーエレクトロニクス開発部主幹。パワーエレクトロニクス機器の研究・開発に従事。電気学会会員。

Power and Industrial Systems Research and Development Center



津田 純一 TSUDA Junich

電力システム社 電力・社会システム技術開発センター 電機電池応用・パワーエレクトロニクス開発部主務。高調波・EMI抑制技術の研究・開発に従事。電気学会会員。

Power and Industrial Systems Research and Development Center



児山 裕史 KOYAMA Yushi

電力システム社 電力・社会システム技術開発センター 電機電池応用・パワーエレクトロニクス開発部。パワーエレクトロニクス機器の研究・開発に従事。電気学会会員。

Power and Industrial Systems Research and Development Center