

ミリ波近距離高速無線通信用 アナログ回路技術

Analog Circuit Technology for Realization of Millimeter-Wave Near-Field High-Speed Wireless Communication

細谷 昌宏

渡辺 理

■ HOSOYA Masahiro

■ WATANABE Osamu

ハードディスクドライブやNANDフラッシュメモリの低コスト化とともに、複数のデジタル機器間で動画や写真などの大容量データをやり取りすることが日常的になってきており、そのためのインターフェースとして、60 GHz帯のミリ波を使った近距離高速無線通信に期待が集まっている。高速で低消費電力の無線インターフェースを低コストで実現するためには、CMOS（相補型金属酸化膜半導体）プロセスによるエネルギー効率の高い高周波（RF）回路やアナログ回路が不可欠である。

東芝は、65 nm CMOS技術を用いて、ミリ波近距離高速無線通信を行うために必要な、広帯域アナログベースバンド（ABB）部を実現するアナログ回路技術を開発した。

With the ongoing reductions in the cost of storage devices such as hard disk drives and NAND flash memories in recent years, large volumes of data including high-definition videos and pictures are being handled by consumer electronics (CE) products. Expectations are also rising for the easy exchange of large volumes of data between CE products using millimeter-wave (MMW) near-field high-speed wireless communication. The integration of energy-efficient radio frequency and analog circuits on a single chip by means of complementary metal-oxide semiconductor (CMOS) technology is essential to realize a low-cost integrated circuit (IC) offering a high-speed interface with low power consumption.

Toshiba has developed a wide-bandwidth analog baseband (ABB) block with digitally controlled architecture for the realization of MMW near-field high-speed wireless communication.

1 まえがき

パソコン（PC）やデジタルカメラなどのデジタル機器で、動画や写真といった大容量データを扱うことが日常的になってきている。今後、機器ごとに保存されたデータを簡単にやり取りできることが、機器の使い勝手を上げるうえで重要になる。そのためのインターフェースとして、60 GHz帯のミリ波を使った近距離高速無線通信によるデータ転送が注目を集めている⁽¹⁾（図1）。

60 GHz帯は、近距離での高速通信に適しており、次のような特長を持っている。

- (1) 普及している無線LANに比べ100倍にあたる2 GHz以上のチャンネル帯域を使うことができ、同じ変調方式では100倍の伝送速度が得られる。
- (2) 直進性が強く伝搬損失が大きいことから、第三者に傍受されにくく近距離で安全な通信ができる。

従来ミリ波無線器には、高周波特性は優れているが高コストの化合物半導体が多く用いられていた。しかし近年、CMOSプロセスの微細化によりCMOSデバイスの高周波特性が向上し、ミリ波の高周波（RF）回路をCMOSプロセスで実現できる可能性がでてきた⁽²⁾。

ここでは、東芝が開発した低コストのミリ波高速無線ICを実現するために欠かせないアナログ回路ブロックの回路技術について述べる。

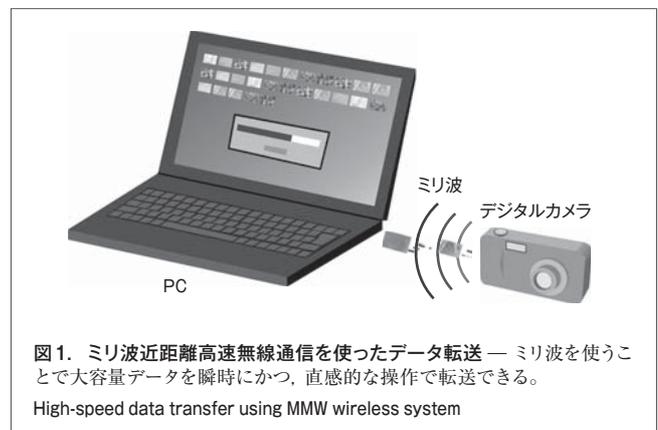


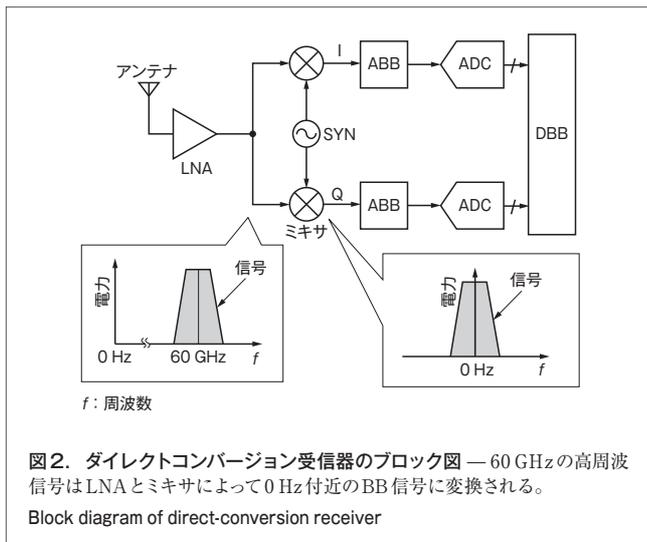
図1. ミリ波近距離高速無線通信を使ったデータ転送 — ミリ波を使うことで大容量データを瞬時にかつ、直感的な操作で転送できる。
High-speed data transfer using MMW wireless system

2 60 GHz帯無線受信器の構成

2.1 一般的な無線受信器の構成

ここでは、無線LANの受信器などに幅広く採用されているダイレクトコンバージョン受信器（図2）について述べる。

まず、アンテナで受信されたRF信号は、低雑音増幅器（LNA）によって増幅され、ミキサに入力される。LNAからの信号と周波数シンセサイザ（SYN）の出力する60 GHz付近の正弦波をミキサで掛け合わせ、RF信号を0 Hz付近のベースバンド（BB）信号に変換する。BB信号は、RF信号帯域の1/2の帯域のI（同相）チャンネル及びQ（直交位相）チャンネルの信号か



ら成り、 $I + jQ$ (j : 虚数単位) という複素数で表され、RF信号の1/2の帯域で同じ量の情報を扱っている。

BB信号のI及びQチャネルは、それぞれアナログBB (ABB) 部で更に増幅され、後段のアナログデジタル変換器 (ADC) によってデジタル信号に変換される。その後、デジタルBB (DBB) 部で原信号の復調といった信号処理が行われる。

2.2 60 GHz帯無線受信器

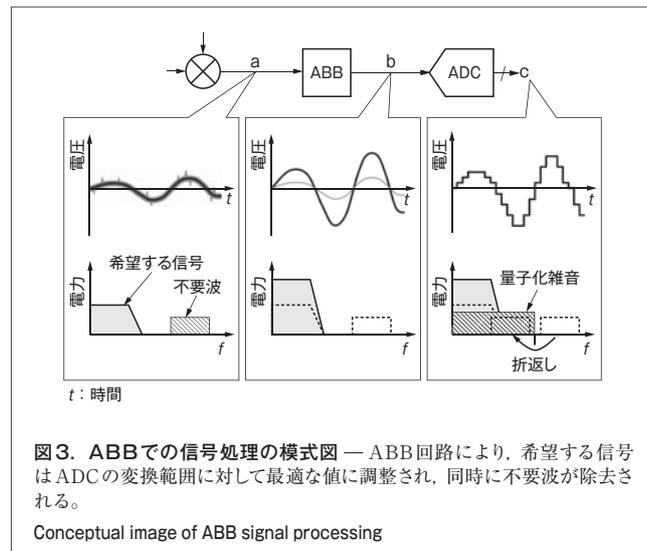
周波数帯が無線LANなどで広く使われている数GHz帯からミリ波の60 GHz帯になっても、信号の増幅と周波数を変換することでBB信号を生成し、デジタル信号に変換する点は同様である。しかし、各回路に要求される動作スピードは大幅に増加するため、各回路ブロックを実現するには以下の課題がある。

- (1) RF信号の中心周波数が10 ~ 25倍高くなっている。
 - (2) BB信号の帯域幅が100倍高くなっている。
- (1)ではLNA, ミキサ, 及びSYNの高周波化が、(2)ではミキサ, ABB部, 及びADCの広帯域・高速化が重要になる。

3 ABB部の役割

無線受信器では、アンテナで受信される信号の強度は送信アンテナとの距離によって大きく変化し、また、他の無線器から送信された不要波も同時に受信されるので、信号品質が劣化してしまう。このような問題はABB部で取り除くことができる。

ミキサ以降の信号処理の内容を模式的に表したものを図3に示す。アンテナで信号が受信されると、ミキサは受信信号強度に比例したBB信号 (希望する信号の他に不要波も含まれる) を出力する (図3のa)。BB信号はADCによって、振幅と時間軸に対して離散化されたデジタル信号に変換される (図3のc)。このとき、離散化の影響で、量子化雑音の発生と不要波の折返しが起こり、希望する信号の信号対雑音 (S/N)



比が劣化してしまう。S/N比の劣化はADCの振幅軸の精度 (分解能) と時間軸の精度 (サンプリング周波数) を高めることで改善できる。しかし、ADCの消費電力は分解能とサンプリング周波数の両方に比例するため、特に高速なADCを必要とする無線器ではADCの分解能やサンプリング周波数を必要最低限に保つことが望ましい。

ADCの要求性能を現実的な値にするため、ABB部に求められる機能は次の二つである (図3のb)。

- (1) 可変利得 ミキサの出力信号を増幅し、信号振幅をADCの変換範囲に対して最適な値に設定する。
- (2) フィルタ ミキサの出力信号に含まれる不要波を減衰させ、ADCで発生する折返しを抑制する。

ミリ波無線器では無線LANに比べBB信号帯域幅が2桁増加するため、従来とは異なる回路技術が必要になる。

4 ABB部の実現

4.1 従来の変利得増幅器 (VGA)

信号帯域幅が数十MHzの無線受信器に使用される典型的なVGAには、オペアンプ型とトランスコンダクタンス増幅器 (TCA) 型の2種類がある (図4)。

オペアンプ型は、増幅度が100倍程度のオペアンプと抵抗を組み合わせて可変利得特性を実現している (図4(a))。BB信号ではI及びQチャネルの信号経路の利得が高い精度で一致する必要がある。二つの抵抗の比で利得が決まるため、利得精度が高い反面、信号帯域よりも数十倍の利得帯域幅を持つオペアンプを設計する必要があり、広帯域な用途には適用が困難である。

TCA型は入力電圧を電流に変換するTCAと呼ばれる回路を使用し、電圧電流変換比 (G_m) を変えることで利得を変化させる (図4(b))。TCA型は高速動作ができるが、抵抗比で

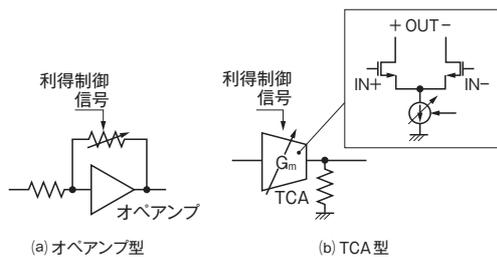


図4. 典型的なVGAの構成 — 広帯域向けではオペアンプ型の実現が困難なため、TCA型が適している。
Circuit diagrams of conventional variable-gain amplifiers (VGAs)

利得が決まるオペアンプ型に比べ利得精度を高めることが難しいという欠点がある。特に広帯域のVGAでは、寄生容量の小さなMOSFET（金属酸化膜半導体型電界効果トランジスタ）を使うことが必要である。一方、小さなMOSFETではプロセス加工精度に起因したばらつきの影響を受けやすく、利得精度を高めるための工夫が不可欠となる。

4.2 可変TCAの実現

図4(b)の吹出し内にアナログ制御方式の可変TCAの回路を示す。アナログ制御ではMOSFETの G_m が電流値の平方根に比例することを利用して、電流値を変化させることで利得を制御する。アナログ方式は細かな制御ができるが、素子特性のばらつきの影響でIチャネルとQチャネル間に利得誤差が発生してしまう。そのため、小さな素子を使用する必要があるミリ波高速無線通信に適用することは難しい。

アナログ回路は高速性では優れているが、利得精度に関しては0と1の論理だけで結果が決まるデジタル回路が優れている。デジタル回路の考え方を取り入れたVGAを図5(a)に示す。この方式では複数のTCAをスイッチで切り替えることで G_m を可変にしている。デジタル信号を使って制御することで、正確に G_m を切り替えることができる。

しかし、デジタル制御方式でもアナログ回路特有の問題を

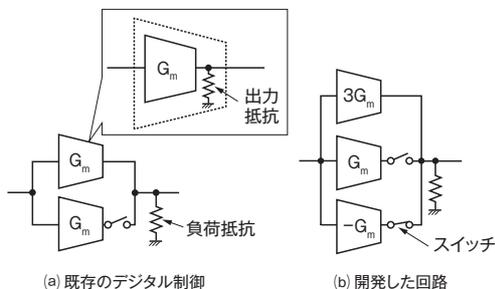


図5. 既存のVGAと開発した回路 — (a)の回路では出力抵抗の影響で精度の高い利得制御が困難だった。(b)の回路では常に出力抵抗が一定に保てるため、精度の高い利得制御が可能になる。
Conventional digitally controlled VGA and newly developed VGA

持っている。電圧出力のVGAとして使う場合には、TCAの出力電流を負荷抵抗によって電圧に変換する必要がある。図5(a)に示すように、TCA自身も有限の出力抵抗値を持っており、TCAをスイッチで切り替えた場合、出力端子につながる抵抗の値が変動してしまう。そのため、 G_m を2倍にしても増幅器の電圧利得の増加は正確には2倍にならない。

この問題を解決する方法として、図5(b)に示す構成の回路を開発した⁽³⁾。この構成では、二つの極性の異なるTCAの片方だけがスイッチでつながり動作するので、どちらのスイッチがオンになるかにより、 G_m の総和は $2 \times G_m$ 又は $4 \times G_m$ と2倍変化する。既存の回路との違いは、 G_m をどちらに設定した場合でも、出力端子につながるTCAの出力抵抗値が同じに保たれる点で、開発した回路を使うことにより、正確に利得を調整できる。

前述の例では、3:1のTCAを使うことで2倍、つまり6 dBだけ利得を変化させる場合を示した。ADCの分解能を有効に活用するためには、1 dB ($10^{1/20} = 1.122$ 倍) ステップといった整数倍以外の利得可変も必要である。ここではIC上で精度の高い可変特性を得るために、表1に示す整数比で G_m を変化させることにより、最大でも0.105 dBというわずかな誤差で1 dBステップの利得設定が可能になった。

4.3 ABB部の実現

開発したデジタル制御のVGAを用いたABB部のブロック図を図6に示す。VGAを3段使用することで、1 dBステップ

表1. 利得設定値と近似誤差の関係

Relationship between gain settings and gain errors of newly developed VGA

利得設定 (dB)	整数での近似 (倍)	近似値 (dB)	誤差 (dB)
0	30/30	0.000	0.000
1	34/30	1.087	0.087
2	38/30	2.053	0.053
3	42/30	2.923	-0.077
4	48/30	4.082	0.082
5	54/30	5.105	0.105
6	60/30	6.021	0.021

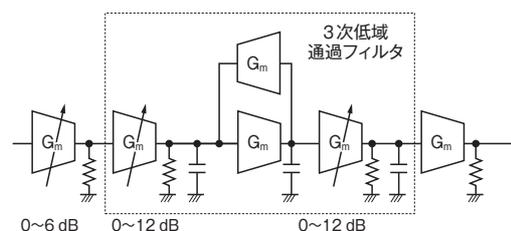


図6. 試作したABB部 — 3段の可変トランスコンダクタによってVGAとして30 dBの利得可変範囲を実現した。
Circuit diagram of prototype ABB block

で30 dBの利得可変を実現している。また、帯域外の不要波を除去するために3次低域通過フィルタも併せて実装している。試作回路ではフィルタを構成するために必要な増幅器とVGAを共用することで低消費電力化を図っている。

5 試作ICの評価結果

試作ICのチップ写真を図7に示す。I及びQチャンネルを0.24 mm²の面積に集積した。試作ICについて、利得の周波数特性と利得制御特性の評価結果を図8に示す。

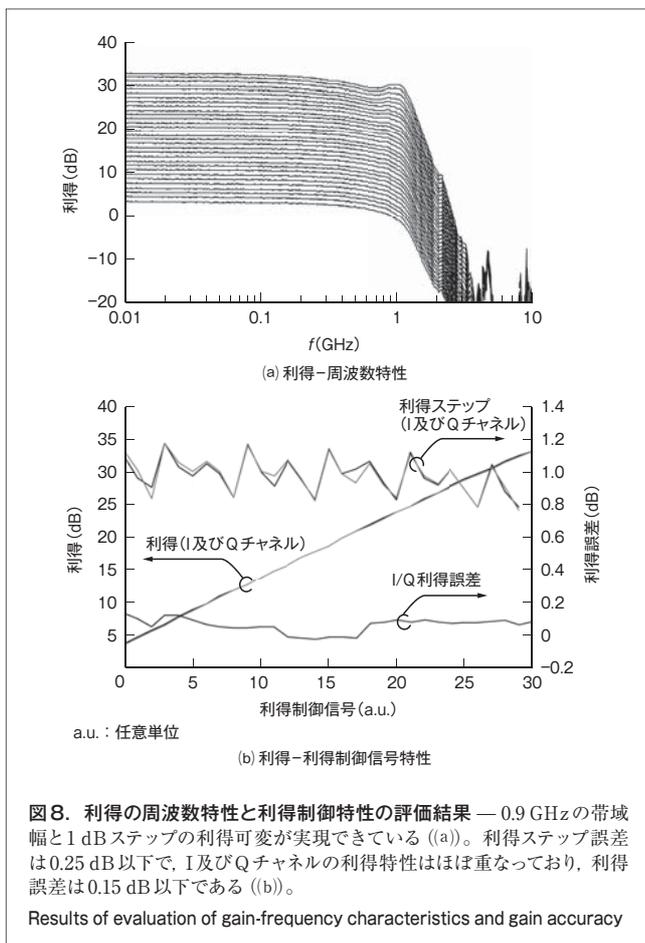
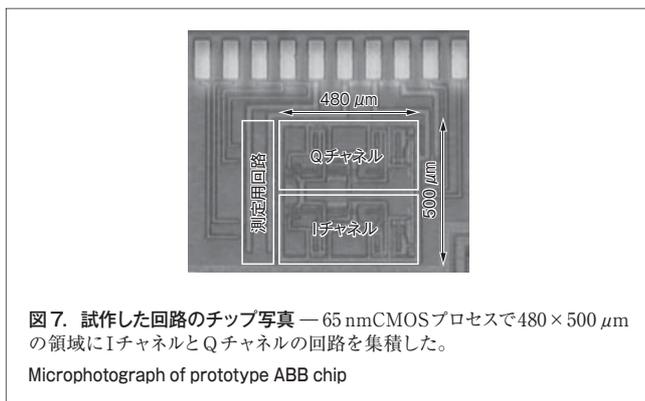


表2. 試作ICの評価結果

Results of measurement of prototype ABB IC

項目	評価結果
デバイスプロセス	65 nm CMOS
電源電圧	1.2 V
消費電流	24.8 mA (I/Q)
帯域幅	0.9 GHz
最大利得	33 dB
利得可変範囲	29.4 dB
I/Q利得誤差	< 0.15 dB

図8(a)は、利得を1 dBステップで変化させた場合、各利得制御信号ごとの利得特性が等間隔になっており、1 dBステップの可変利得特性と0.9 GHzの帯域幅を実現できていることを示している。図8(b)は、I及びQチャンネルそれぞれの利得と利得制御信号の関係を示し、両チャンネルの利得特性はほぼ重なっており、利得誤差を0.15 dB以下に抑えることができた。また、利得ステップも平均1 dBステップ、最大誤差0.25 dB以下であり、高い利得精度を実現できた。

試作ICの評価結果を表2に示す。

6 あとがき

当社は、65 nm CMOS技術を用いてミリ波近距離高速無線通信に必要な広帯域ABB部を実現する技術を開発した。今後は、RF回路、ミックスシグナル回路、及びDBB部を含めた、低消費電力の送受信ICの実現に向けて研究開発を進めていく。

文献

- 瀬戸一郎 他. ファイルのモビリティを高めるミリ波無線通信技術. 東芝レビュー. **66**, 4, 2011, p.7-10.
- 三友敏也 他. CMOS技術で実現したミリ波レーダ用ワンチップ送受信IC. 東芝レビュー. **65**, 8, 2010, p.44-47.
- Hosoya, M. et al. "A 900-MHz Bandwidth Analog Baseband Circuit with 1-dB Step and 30-dB Gain Dynamic Range". Proceedings of the 36th European Solid-State Circuits Conference (ESSCIRC), Sevilla, Spain, 2010-10, IEEE, 2010, p.466-469.



細谷 昌宏 HOSOYA Masahiro

研究開発センター ワイヤレスシステムラボラトリー。
CMOSアナログ・RF集積回路の研究・開発に従事。IEEE
会員。
Wireless System Lab.



渡辺 理 WATANABE Osamu, D.Eng.

研究開発センター ワイヤレスシステムラボラトリー主任研究員,
工博。CMOSアナログ・RF集積回路の研究・開発に従事。
IEEE, 電子情報通信学会会員。
Wireless System Lab.