

# トータルコストダウンを実現した次世代のデジタル形保護リレー装置 D4-Sリレー

## D4-S Series Protection Relay Realizing High Cost Performance

半沢 弘司      杉浦 秀昌      福嶋 和人  
 ■ HANZAWA Koji      ■ SUGIURA Hideaki      ■ FUKUSHIMA Kazuto

保護リレー装置は、送電線や変電機器といった電力流通設備に発生した落雷などの事故を数十msという短時間で検出し、遮断器に事故区間を切り離す指令を出して電力系統の安定運用を維持する装置である。

東芝は、1980年5月に、世界で初めてデジタル形の保護リレー装置D1リレーを実用化し、2007年には4世代目となるD4リレーを開発した。更に今回、主として低位系保護装置に適用するため、今まで培った技術をベースに、D4リレーの設計思想を踏襲しながら拡張性を限定してシンプルな構成を追求したD4-Sリレーを開発した。この装置は、信頼度とコストパフォーマンスに優れるとともに、長期供給性と稼働率を向上させた。

Protection relays are key devices that maintain the stable operation of an electric power system by detecting faults such as lightning faults that occur in the system, including transmission lines and substation facilities, within several tens of milliseconds and issuing a trip command to a circuit breaker in order to isolate the faulty part.

Toshiba has been continuously developing protection relays since launching the D1 series as the world's first microprocessor-based digital protection relay in 1980, and recently released the D4 series fourth-generation protection relay in 2007. Based on the design concept and technologies acquired through the development of the D4 series, we have now developed the D4-S series protection relay for high-voltage (HV) and low-voltage (LV) power networks. The D4-S series offers long-term supply and operation as well as high reliability and high cost performance due to its simple configuration with limited expandability.

## 1 まえがき

保護リレー装置は、電力流通設備に落雷などの系統事故が発生したとき、迅速にその設備を電力系統から切り離す指令を出し、電力の安定供給を支える重要な装置であり、高速かつ確実な動作と、正確な事故除去が求められる。

東芝は、1980年に、マイクロプロセッサを用いたD1リレーを開発し、世界で初めてPCM (Pulse Code Modulation) 電流差動方式の送電線保護リレー装置を実用化した。その後、1985年にマルチCPUによるD2リレーを開発し、電力系統に適用される保護リレー装置のいっそうのデジタル化を進めた。

また、1994年には、(社)電気協同研究会(以下、電協研と言う)の報告書「第二世代デジタルリレー」<sup>(1)</sup>に準拠したD3リレーを開発し、この設計思想を反映して、1998年に、主に低位系送電線保護リレー装置に適用するデジタルリレーユニットとして、D3-Sリレーを開発した。

更に、その後継機種として、2007年にD4リレー<sup>(2)</sup>を、2009年にD4-Sリレーを開発した。特にD4-Sリレーは、2007年11月に改定された(社)日本電気協会の電力用規格B-402(2007年度版)「デジタル形保護継電器および保護継電装置」、及び2009年10月発行の電協研の報告書「保護リレーの新しい機能・性能」<sup>(3)</sup>に準拠し、高信頼度と高コストパフォーマンスを特



長とした新しい保護リレー装置である。実際の電力系統への適用としては、2010年8月に1号機を納入した。D4-Sリレーユニットを適用した送電線保護リレー装置の外観を図1に示す。

ここでは、D4-Sリレーの特長と設計上の施策について述べる。

## 2 D4-Sリレーの特長

### 2.1 構成

D4-Sリレーは、350 mm幅のラック2段構成を基本とし、信頼度と長期の供給性及び保守性の向上を目的に演算処理部と入出力部の独立性を高めてそれぞれ上段と下段に配置し、各機能ブロックをシリアル伝送で結合する構成にした。

演算処理部には、入力変換器、CPU基板（メインリレーと事故検出リレー各1枚）、電源、及びヒューマンインタフェース（HI）パネルを実装し、CPU基板はアナログ入力部、CPUチップと周辺回路部、及びメモリを子基板化したモジュール構成としている。D4-Sリレーユニットのシステム構成を図2に、従来機種との主な仕様の比較を表1に示す。

### 2.2 特長

D4-Sリレーは、小規模装置への適用に最適化した構成であり、次の点に特長がある。

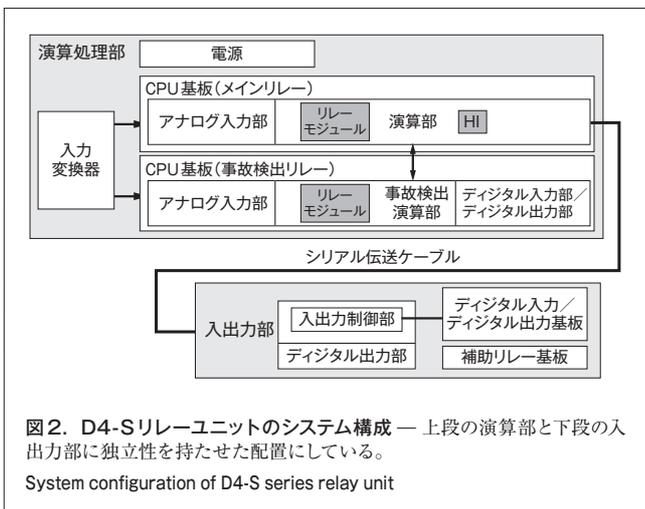


図2. D4-Sリレーユニットのシステム構成 — 上段の演算部と下段の入出力部に独立性を持たせた配置にしている。  
System configuration of D4-S series relay unit

表1. D4-SリレーとD3-Sリレーの主な仕様の比較

Comparison of main specifications of D4-S series and D3-S series relays

項目	仕様		
	D4-S	D3-S	
サイズ (U)	12	6	12
アナログ入力 (ch)	20	11	20
アナログ/デジタル変換精度 (ビット)	16	12又は16	16
サンプリング周波数(Hz)	4,800/5,760 / 2,400/2,880		
CPUの種類	64ビット RISCプロセッサ / 32ビット RISCプロセッサ		
CPUの性能 (MHz)	リレー + シーケンス : 333 (RTM) / 高速伝送ユニット : 333 (RTM)	リレー : 50/66 / シーケンス : 50/66 / 伝送ユニット : 50	リレー : 200 / シーケンス : 200 / 伝送ユニット : 50
デジタル入力/デジタル出力基板枚数 (枚)	最大8	最大2	最大5
演算部-入出力部の接続	シリアル伝送	パラレル伝送	

1U : 44.45 mm RISC : Reduced Instruction Set Computer  
ch : チャンネル RTM : Real Time Module

- (1) 機能間の疎結合化 アナログ入力部や演算部と入出力部をシリアル伝送で結合し、各部の独立性を高めている。
- (2) 演算部のモジュール化 高クロックで動作するMPU (Micro Processing Unit) とメモリ類をモジュール化した。
- (3) 拡張性を最小限にしてハードウェア構成を簡素化 適用装置の仕様を満足する範囲でメインリレーのCPU基板を1枚化するため、アナログ入力部とデジタル入出力部の拡張を抑え簡素化した。
- (4) 製造しやすい構造 配線を集約し、ユニット間を標準ケーブルで接続する構造とした (リレーユニットだけの供給も可能)。

## 3 D4-Sリレーの適用範囲と設計思想

### 3.1 適用範囲

D4リレーは、高い演算能力と入出力の拡張性を備え、超高压系の送電線保護装置、母線保護装置、及び系統安定化装置まで幅広く適用できる。一方D4-Sリレーは、機能的に集約され簡素化された低位系への対応機種として開発し、従来D3-Sリレーユニットを適用して製作していた装置に加え、2回線一括形ループPCMなど、一部D3リレーユニットを適用していた装置を対象にしている。

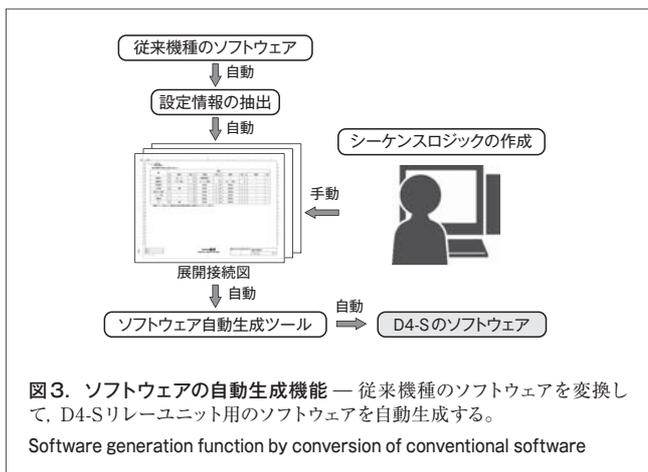
### 3.2 設計思想

D4-Sリレーは、電協研の「保護リレーの新しい機能・性能」に準拠し、以下に示すD4リレーの設計思想を踏襲した。

- (1) 信頼度と品質の向上
    - (a) 部品点数の削減
    - (b) 低消費電力への対応
    - (c) ハードウェアロジックをソフトウェアロジックとすることによるハードウェア規模の削減
  - (2) 復旧の迅速化と稼働率の向上
    - (a) 自動監視機能の向上
    - (b) 故障部位推定機能の向上
  - (3) 効率的な更新 将来のリレーユニット交換を容易化
  - (4) 製造リードタイム (LT) の短縮 リレーユニットの製造と併行して保護リレー装置の配線作業が可能
  - (5) 長期保守への対応 近年加速化している電子部品の改廃にも対応できる長期供給性の確保
- これらの設計思想の実現施策について以下に述べる。

## 4 信頼度の向上

保護リレー装置の信頼度向上には、部品故障率の低減に加え、システム構成の単純化、耐ノイズ性能の強化、及びソフトウェア品質の向上が重要である。このため、次の施策により信頼度の向上を図っている。



#### 4.1 ハードウェアの品質向上

- (1) 部品と基板の品質向上 良品解析、ダイナミックバーニンイン、及びダイナミックエージングを採用し、ロット不良と初期不良品を事前に排除した。
- (2) 部品点数の削減
  - (a) 64ビット、高速・低消費電力のMPU採用により演算部を集約化した。
  - (b) FPGA (Field Programmable Gate Array) の適用範囲を拡大した。
- (3) 耐ノイズ性と信号品質の向上 機能間の疎結合化により、演算処理部に影響を与える外来ノイズを低減した。また、演算部のモジュール化により、CPU周辺部の高速信号とそれ以外の低速信号の相互干渉を排除した。

#### 4.2 ソフトウェアの品質向上

- (1) 従来資産の活用 リレーモジュールは従来機種で開発したソフトウェアを実装可能な構成とすることで、D4-Sリレーユニット用に新規作成することなく、実績のあるソフトウェアを活用した。
- (2) 設計と製作の自動化による不良低減 D4リレーで“図面=ソフトウェア”を実現したツールを改良するとともに、HI用のソフトウェアなども従来機種の資産を流用し、図面及びソフトウェアへの反映を自動的に行うことで、人間系の作業を極力排除した。ソフトウェア自動生成機能の概略を図3に示す。

### 5 復旧の迅速化と稼働率の向上

#### 5.1 自動監視機能の向上

D3リレーで採用した頻度監視手法を改善し、不良部位として推定したCPUだけでなく、関連する周辺回路を同時にリスタートさせる“マルチリスタート”を採用した。この方式は、不良を検出した部位が、本来の故障部位の2次的要因として検出された場合などに有効な手段であるとともに、従来機種で発生

していた再発のない一過性不良の過剰検出を防止できる。

#### 5.2 故障部位推定機能の向上

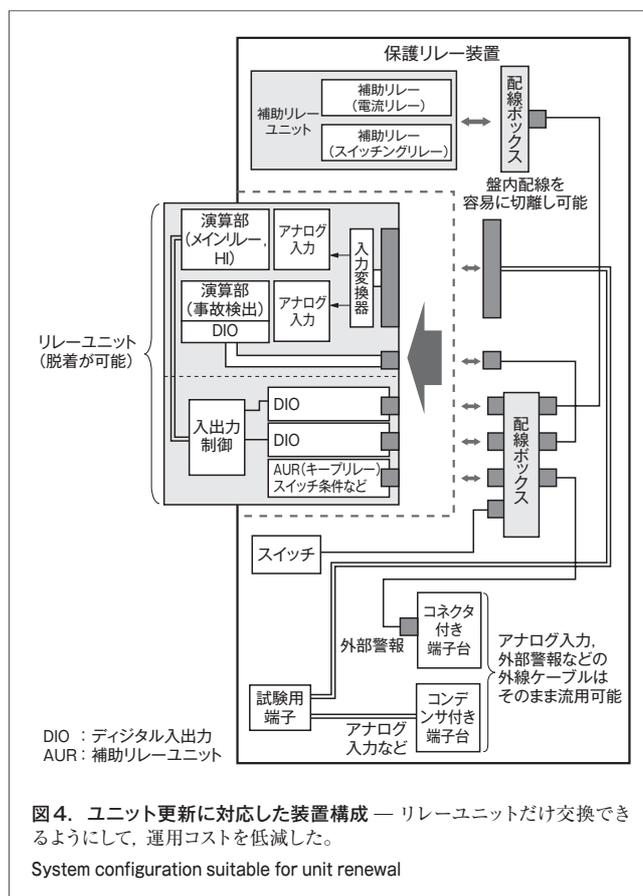
HI画面に表示する不良詳細情報を図面と対比させ不良部位を特定できる機能、及び不良詳細情報のダウンロード機能を実装した。このダウンロードした情報には不良確定前の情報なども蓄積されており、不良確定に至ったメカニズムの早期究明に役だつものと考えている。

### 6 効率的な更新

デジタル形保護リレー装置は、部品改廃のサイクルが早く、計画的な更新が必要である。現状では、装置一式をまとめて更新しているため、ユーザーの運用コストが増加する。

D4-Sリレーでは、運用コストを低減させることを目的として、CPUなどの演算処理部を中心としたリレーユニットだけを更新できる仕組みを採用した。従来機種では、保護リレー装置の裏面の配線を直配線としていたため、リレーユニットなどと配線を容易に切り離すことができなかった。今回、ユニット裏面の配線を標準ケーブルでコネクタ接続できるように配線ボックスを設け、ユニットと配線を容易に切り離せる構造にすることで、ユニット単位で更新できるようになった。

図4は装置を横から見た構成である。保護リレー装置の裏

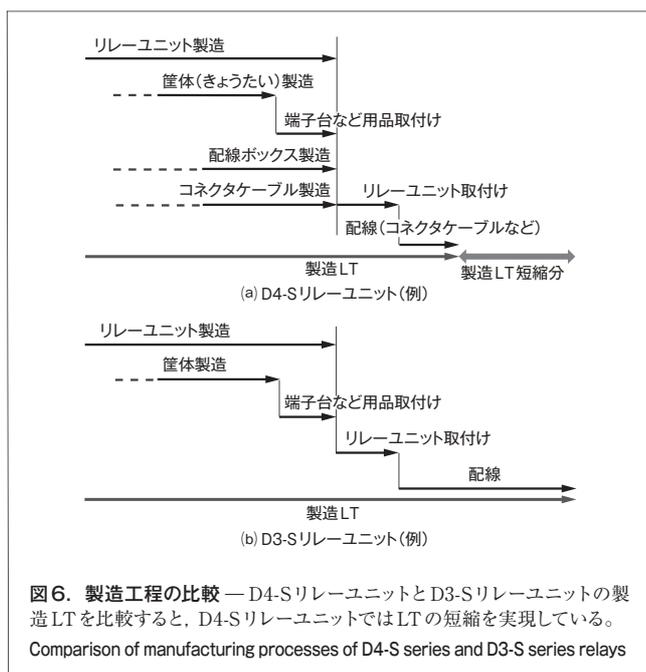
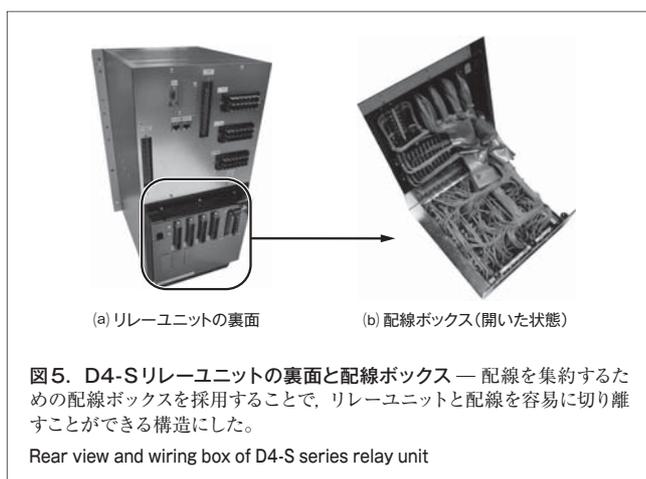


面のコネクタを外すことで、リレーユニットだけを容易に引き出すことができる。将来、D4-Sリレーユニットが廃形となった場合でも、新しいリレーユニットと配線間のインタフェースを合わせることで、既設の配線をそのまま流用し、リレーユニットだけを効率よく更新することが可能である。これにより、運用コストの低減を可能にした。

## 7 製造方法の改善と製造LTの短縮

前述のとおり、D4-Sリレーでは、リレーユニットと配線を容易に切り離すことができる構造とするために、リレーユニットの裏面に配線ボックスを採用している。リレーユニットの裏面と配線ボックスのようすを図5に示す。

この構造を採用することで、リレーユニットの製造と配線作業を同時に進行させることが可能になる。リレーユニット製作



後は保護リレー装置にリレーユニットを組み付けて、標準ケーブルでリレーユニットとの間を接続するだけで保護リレー装置を組み上げることができるため、従来の、リレーユニットを供給後に配線作業を行う方法に比べると、大幅に製造LTが短縮できる。従来の製造工程との比較を図6に示す。

## 8 長期保守への対応

機能間の疎結合化や演算部のモジュール化により、部分的な設計変更や部品交換に容易に対応できる構成とした。これにより、電子部品の改廃による影響範囲を最小限にすることができ、D4リレーと同様に長期供給性を実現できる。

## 9 あとがき

今回開発したD4-Sリレーでは、演算処理能力の向上と回路の集約を図るとともに、機能単位の独立性を高めることにより、信頼度の向上と部品改廃に対応できる長期供給性を確保した。構造面でも、将来のユニット更新を考慮した部分更新が可能な構造を採用することで、トータルコストダウンを実現できるようにした。

D4-Sリレーの1号機は、東京電力(株)の送電線保護リレー装置として2010年8月に納入し、その後、関西電力(株)と九州電力(株)にも納入した。今後は、全国の電力会社を対象に、D4-Sリレーを適用した保護リレー装置のラインアップを拡大していく。

## 文献

- 電気協同研究会. 第二世代デジタルリレー. 電気協同研究. 50, 1, 1994, p.150 - 161.
- 石原祐二 他. 運用者の負担を軽減する次世代デジタルリレー D4. 東芝レビュー. 63, 2, 2008, p.50 - 53.
- 電気協同研究会. 保護リレーの新しい機能・性能. 電気協同研究. 65, 2, 2009, p.81 - 102.



半沢 弘司 HANZAWA Koji

社会インフラシステム社 府中事業所 電力システム制御部参事。保護継電装置の開発・設計に従事。電気学会会員。Fuchu Complex



杉浦 秀昌 SUGIURA Hideaki

社会インフラシステム社 府中事業所 電力システム制御部主査。保護継電器の開発・設計に従事。電気学会会員。Fuchu Complex



福嶋 和人 FUKUSHIMA Kazuto

社会インフラシステム社 電力流通システム事業部 電力系統技術部主務。電力系統保護制御システムのエンジニアリング業務に従事。電気学会会員。Transmission & Distribution Systems Div.