

無線通信用マルチモードLSI技術

Multimode Wireless Communication LSI Technology

藤澤 俊雄

堀崎 耕司

畝川 康夫

■FUJISAWA Toshio

■HORISAKI Koji

■UNEKAWA Yasuo

携帯機器に搭載される無線通信機能は増加傾向にあり、次々と登場する新機能に迅速に対応するとともに、コストや消費電力に対する厳しい要求にも応えていくことが求められている。

東芝は、これら複数の無線通信機能をLSIに効率良く実装できる設計プラットフォームを開発し、IEEE（電気電子技術者協会）規格の802.11n（無線LAN）と802.16e（Mobile WiMAX^(注1)）、及び3GPP（3rd Generation Partnership Project）のLTE（Long Term Evolution）に対しベースバンド変復調処理をリアルタイムで行えることや、製品レベルの信頼性が得られることを確認した。今後は、更なる通信速度の向上や低消費電力化を進めるとともに、通信方式切替え時間の短縮などユーザビリティの向上に向けた技術開発も進めていく。

Accompanying the increase in wireless communication functions of mobile terminals, both rapid responses to new functions appearing in rapid succession and reductions in cost and power consumption are required. A number of wireless communication large-scale integrations (LSIs) equipped with smaller footprints for these products have been released in recent years.

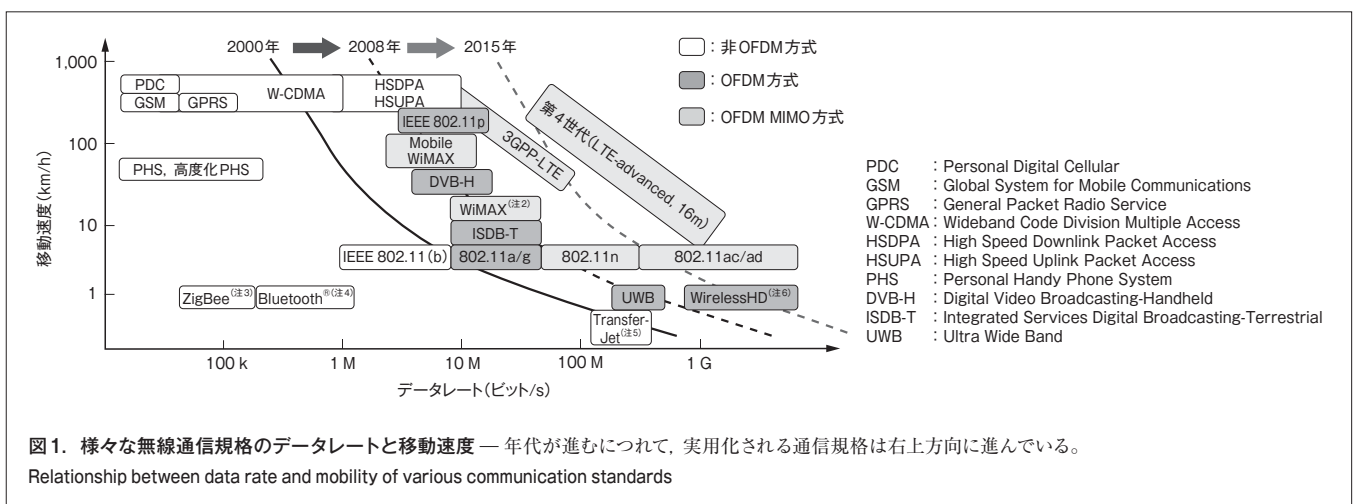
With this as a background, Toshiba has developed a design platform for wireless baseband LSIs that can efficiently implement multiple wireless communication functions, including wireless LAN standardized under the IEEE 802.11n standard, Mobile WiMAX (Worldwide Interoperability for Microwave Access) standardized under IEEE 802.16e, and 3GPP-LTE (Third-Generation Partnership Project-Long Term Evolution). We have confirmed that this technology has the capability of processing up to 130 Mbps throughput and product-level reliability using our 90 nm complementary metal-oxide semiconductor (CMOS) process technology. We are continuing our efforts to further improve usability in such areas as performance, power consumption, and switching latencies between wireless standards.

1 まえがき

情報のデジタル化と通信量の増大に伴って新しい無線通信規格が次々と登場しており、これらの規格をデータレートと移

動速度を軸にプロットすると図1のようになる。

右上に位置する規格は、移動中に高いデータレートで通信を行うため、より高度な信号処理を行う必要があるが、従来は、LSIの微細化とそれに伴う性能向上により実用化が進めら



(注1)、(注2) Mobile WiMAX, WiMAXは、WiMAX Forumの登録商標。
 (注3) ZigBeeは、ZigBee Alliance, Inc.の登録商標。
 (注4) Bluetooth®ワードマーク及びロゴは、Bluetooth SIG, Inc.が所有する登録商標であり、東芝は、許可を受けて使用。

(注5) TransferJetは、ソニー(株)の登録商標。
 (注6) WirelessHDは、SIBeam, Inc.の商標又は登録商標。

れてきた。しかし、このような最先端の無線通信規格に一つのLSIで対応するためには、高周波回路は広い周波数帯域の無線信号を低ひずみで処理すること、また、ベースバンド回路はOFDM (Orthogonal Frequency Division Multiplexing) やMIMO (Multiple Input and Multiple Output) などの複雑な信号処理を伝搬路の環境に合わせて柔軟に行うことが要求される。

東芝は、無線通信規格ごとのベースバンド処理の違いを動的再構成可能な回路で吸収することにより、様々な無線通信に対応できるLSIの設計プラットフォームを構築した。

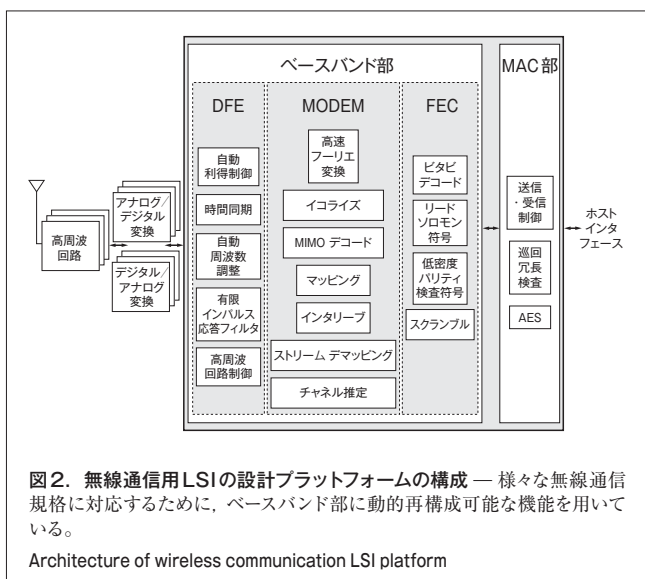
ここでは、無線通信用LSIの設計プラットフォームの構成、そのキーデバイスである動的再構成可能なプロセッサの設計、及び無線LANなどへの実装結果について述べる。

2 無線通信用LSI設計プラットフォームの構成

無線通信用LSIの設計プラットフォームは、送受信制御などを行うMAC (Media Access Control) 部と、変復調処理などを行うベースバンド部で構成される(図2)。

MAC部は、汎用プロセッサと複数のハードウェアエンジンを備えており、汎用プロセッサ上で動作するソフトウェアにより、通信データの送受信が管理される。また、ハードウェアエンジンは、セキュリティ保護のためのAES (Advanced Encryption Standard)^(注7)機能などを含んでいる。

ベースバンド部は、同期処理などを行うDFE (Digital Front End)、変復調処理などを行うMODEM (Modulation and Demodulation)、及び誤り訂正などを行うFEC (Forward Error Correction) の3ブロックで構成される。このうちDFEとFECは、核となる演算の種類が限られているため、大部分



(注7) 米国の標準暗号規格である共通鍵暗号方式。

をハードワイヤードロジックで構成し、パラメータを変更することで複数規格へ対応できるようにしている。

一方、MODEMは、一つの無線通信規格内に数十の処理方式があり、復調アルゴリズムによって受信性能が数倍も変わる特徴があるため、ソフトウェアの変更によって機能を再構成できる回路を用いて実現した。これによって、多数のハードワイヤードロジックを横に並べる場合に比べて、LSIの実装面積を小さくすることもできる。

3 動的再構成可能なMODEMの設計

3.1 プロセッサの選択

動的再構成可能なMODEMを実現するための候補として、DRP (Dynamic Reconfigurable Processor) やDSP (Digital Signal Processor) などが挙げられる。無線LAN規格の一つであるIEEE 802.11aを実装した場合のそれぞれの面積と消費電力を図3に示す。

携帯機器への搭載を考慮すると消費電力は数百mW以下、LSIのコストを考慮すると面積はできるだけ小さいほうが望ましいことから、3者の中では粗粒度DRPがもっとも適していることがわかる。

代表的なDRP (一部はDSP) の特徴を表1に示す。小面積で低消費電力かつリアルタイムに変復調できる性能を備え、更に、効率良く様々な無線通信規格に対応していくための開発環境を重視すると、ADRES (Architecture for Dynamic Reconfigurable Embedded System) がもっとも優れていることがわかる。

当社は、2008年にベルギーの独立研究機関IMEC (Inter-university Microelectronics Center) からADRESの研究開発用ライセンスを取得し、以降、実用性の向上と更なる性能の拡張を進めている。

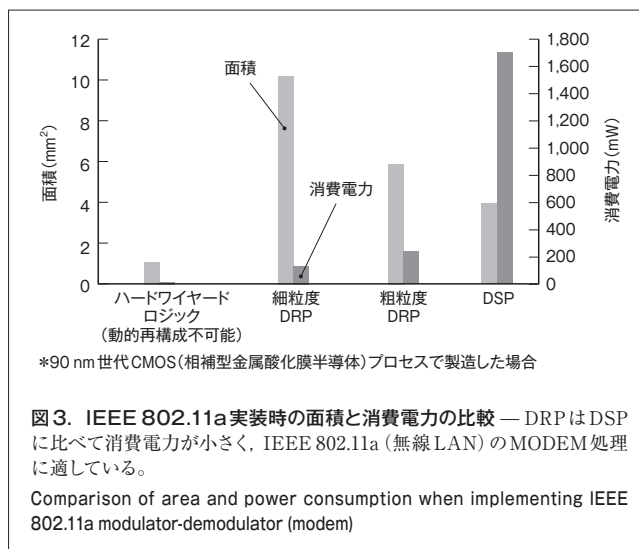


表 1. 代表的なDRPの特徴

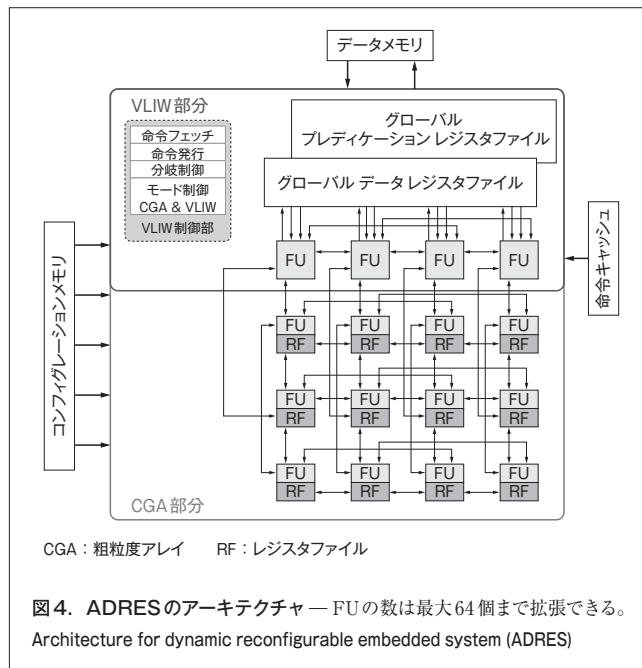
Benchmarks of various dynamic reconfigurable processors (DRPs)

名称	開発環境	処理性能	リアルタイム性	性能スケールビリティ	電力・面積効率
Diamond 545CK	△	× カスタマイズ可能なDSP。 100 Mビット/sクラスの無線処理には性能不足	○	×	△
D-Fabrix	△	×	× コンテキスト切替えに時間がかかる	△	× PEが細粒度で面積効率が低い
DAPD-NA-2	× PEがヘテロジニアスであり、マッピング最適化に人手を要する	○	△	△	○
DRP-1	○	○	△ PEアレイとコントローラが疎結合であり、VLIWモード⇄アレイモードの切替えに時間がかかる	△	△
ADRES	◎ 単一のANSI CソースからVLIWモード/アレイモード両方の実行バイナリが生成可能	○	◎ VLIWユニットとFUアレイが密結合しており、動作モードの切替えが高速	○	△

◎: 優秀 ○: 良好 △: 普通 ×: 不十分
PE: 要素プロセッサ ANSI: 米国国家規格協会

3.2 ADRESのアーキテクチャ

ADRESのアーキテクチャを図4に示す。VLIW（超長命令語）プロセッサの下に多数のFU（演算器）が密結合された構造をしている。ADRES上で動くプログラムは、制御処理がVLIW部で、ループ処理がFU部で実行される。制御処理に必要な命令は命令メモリから、ループ処理に必要な命令はコンフィグレーションメモリから各FUに供給される。各FUはク

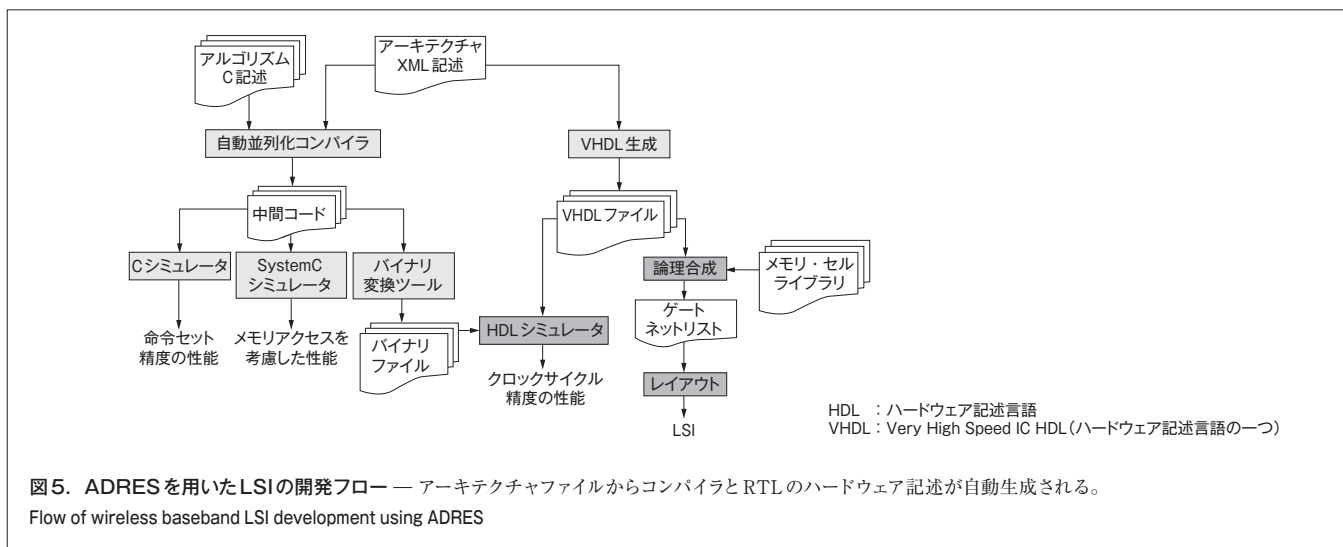


ロックサイクルごとに異なる命令を実行でき、これがDRPと呼ばれる理由になっている。

図4では、FUが16個の場合の構成が描かれているが、FU数を最大64個まで拡張し、演算性能を向上させることができる。各FUは、加減算やシフト演算などの通常の論理演算に加えて、データを四つ入力して同時に演算するSIMD (Single Instruction Multiple Data) 命令を実行でき、16個のFUで構成したときのピーク性能は4 SIMD×16 FU×400 MHz = 25.6 GOPS (10⁹ 命令/s) に達する。

3.3 ADRESの開発環境

ADRESを用いたLSIの開発フローを図5に示す。C言語で記述されたソースコードをコンパイルし、実行可能なコードに変換する手順は通常のプロセッサと同様であるが、ここ



で特徴的なのは、アーキテクチャファイルからコンパイラとRTL (Register Transfer Level) のハードウェア記述が自動生成される点である。

前述したように、ADRESは動作中に実行する命令を切り替えるが、それに加えて、LSI設計時にも専用命令などを追加したり、FU間の配線のトポロジーやビット幅を変更することなどができる。例えば、追加したい命令をADRESのアーキテクチャファイル (XML (Extensible Markup Language) 形式) に記述すると、コンパイラとRTLのハードウェア記述がともに自動で修正され、追加した命令が実行されるようになる。

シミュレータは、C、SystemC、及びRTLの3種類を利用できる。例えば、設計の初期には、高速なCシミュレータを用いてアーキテクチャへのフィードバックをすばやく行い、設計の後期には、RTLシミュレータを用いてクロックサイクル精度で正確な性能評価を行うことができる。

4 無線通信用LSIプラットフォームへの実装結果

前述した無線通信用LSIのプラットフォームに、代表的な無線通信方式である無線LAN、Mobile WiMAX、及び3GPP-LTEを実装したときの機能ブロック図を図6に、実装した無

線通信規格の詳細を表2に示す

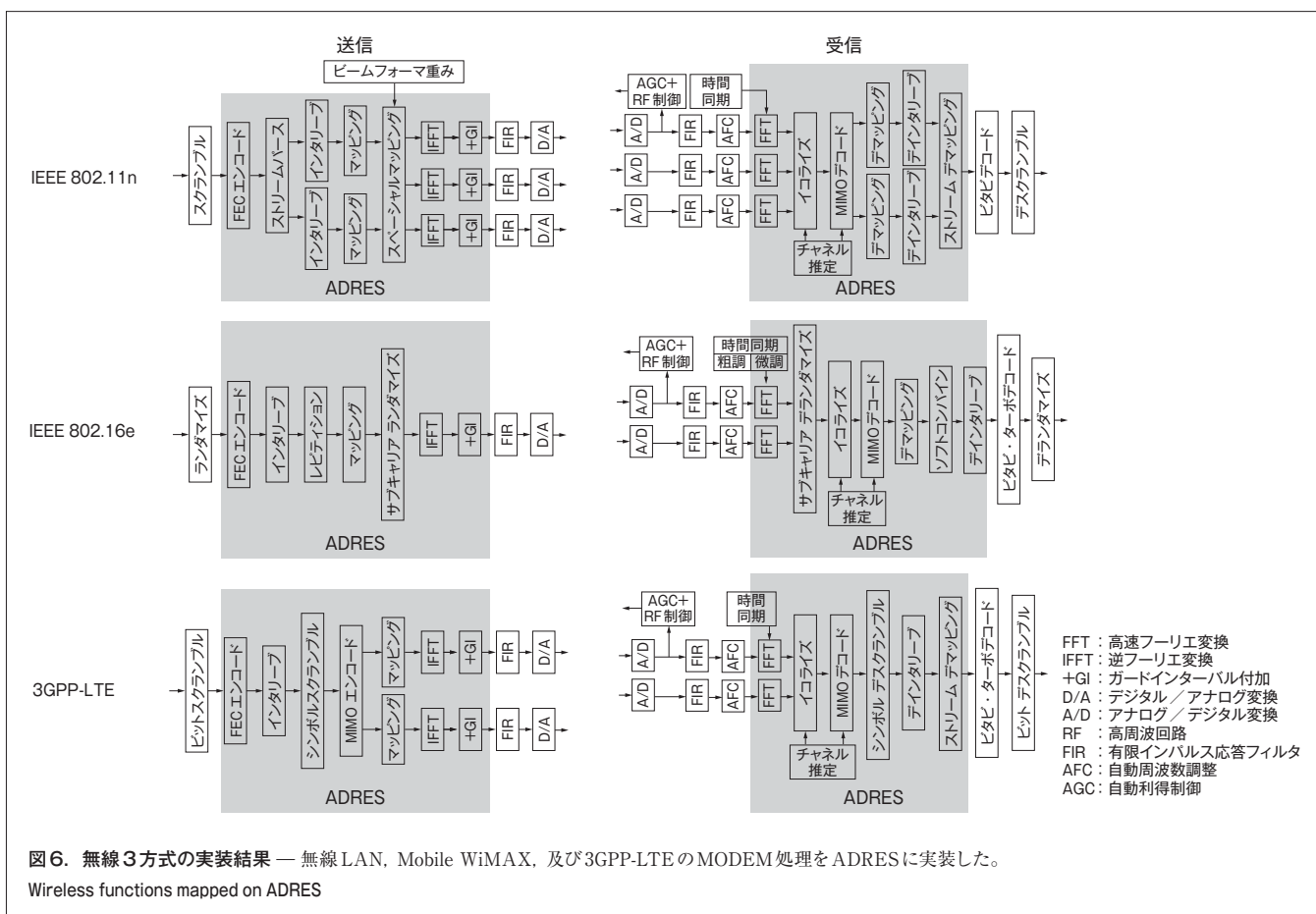
図6は、各無線通信方式のベースバンド処理を表しており、左側が送信処理、右側が受信処理である。ADRESに実装した処理を網掛けで示している。ベースバンド物理層処理の大部分が再構成可能になっていることがわかる。

他の無線通信用LSIとの相互接続性については、そのLSIのプラットフォームと量産中の802.11a/b/g (無線LAN) 対応ベースバンドLSIをRTLで接続し、基本的な通信ができることを確認している。

表2. 実装した無線通信規格の詳細
Specifications of wireless functions implemented on ADRES

項目	IEEE 802.11n (無線LAN)	IEEE 802.16e (Mobile WiMAX)	3GPP-LTE
データレート (Mビット/s)	130	35	150 (カテゴリー4)*
帯域幅 (MHz)	20	10	20
MIMO方式	2×2 (MMSE)	1×1	2×2 (MMSE)
FFT (ポイント)	64	1,024	2,048
サブキャリア数	56	768	1,200
変調方式	64QAM	64QAM	64QAM
ADRES構成	4×4	4×4	4×4×3

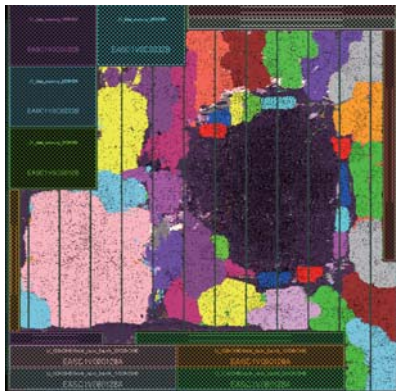
MMSE: 最小二乗誤差法 QAM: 直交振幅変調
*LTE端末をデータレートとMIMO方式の構成で分類した区分の一つ



無線通信方式の切替えについては、無線LANとWiMAXを動作中に切り替えられることをRTLで確認した。コンフィグレーションメモリの容量を最小限に抑えるために、コンフィグレーション情報を外部プロセッサから書き換える方法では、切替えに2.2 msを要する。ただし、コンフィグレーションメモリの容量を増やし、無線LANとWiMAXの両方のコンフィグレーション情報を載せる場合には、わずか4クロックサイクルで切り替えることができる。

次に、最大動作周波数、面積、及び消費電力についても詳細評価を行うため、ADRESのレイアウト設計を行った結果を図7に示す。データメモリが左上部に、命令キャッシュが下部に、16個のFUとRF（レジスタファイル）が円周状に配置されている。

当社の90 nm世代6層CMOS（相補型金属酸化膜半導体）プロセスでLSIを作製した場合に、製造プロセス、電源電圧、及び温度が最悪の条件でも400 MHzまで動作できることが示され、想定した性能とともに、製品レベルの信頼性が得られることを確認した。



- ・構成 : 4×4(16)FU
- ・テクノロジー : 90 nm 世代6層CMOSプロセス
- ・動作周波数 : 400 MHz
- ・ゲート規模 : ランダム 1.09 Mゲート、メモリ 856 kビット
- ・チップサイズ : 2.5 mm×2.5 mm
- ・消費電力 : 156 mW(IEEE 802.11a送信時)
- ・動作確認済み無線通信規格 : 無線LAN(IEEE 802.11a/n), Mobile WiMAX(同802.16e)

図7. ADRESのレイアウト — 東芝の90 nm世代6層CMOSプロセスで製造したときに、400 MHzまで動作可能である。

Layout of ADRES

無線通信用LSIの設計プラットフォームを構成するハードウェアは、ADRESを含めて全てRTLで記述されているか、もしくはRTLに自動変換できる高位言語で記述されているため、製造プロセスを65 nmや40 nmへ容易に移行することができ、更なる動作周波数の向上と、面積及び消費電力の削減を図ることができる。

5 あとがき

無線通信用LSIの設計プラットフォームを構築し、その上に代表的な無線通信方式である無線LAN, Mobile WiMAX, 及び3GPP-LTEのベースバンド物理層処理を実装した。更にLSIのレイアウト設計を行い、リアルタイム処理に必要な動作周波数や製品レベルの信頼性が得られることを確認した。

今後は更に、コンパイラの改善による性能向上や、フルハードワイヤード設計に迫るレベルまでの低消費電力化を進め、顧客にとって魅力あるマルチモード無線通信用LSIが実現できるよう開発を進めていく。



藤澤 俊雄 FUJISAWA Toshio

セミコンダクター社 半導体研究開発センター メモリシステム開発部主査。無線通信用LSIの設計・開発に従事。
Center for Semiconductor Research & Development



堀崎 耕司 HORISAKI Koji

セミコンダクター社 半導体研究開発センター 先端ワイヤレス・アナログ技術開発部主務。無線通信用LSIの設計・開発に従事。電子情報通信学会会員。
Center for Semiconductor Research & Development



畝川 康夫 UNEKAWA Yasuo, Ph.D.

セミコンダクター社 半導体研究開発センター 先端ワイヤレス・アナログ技術開発部長、工博。無線通信用LSIの設計・開発に従事。
Center for Semiconductor Research & Development