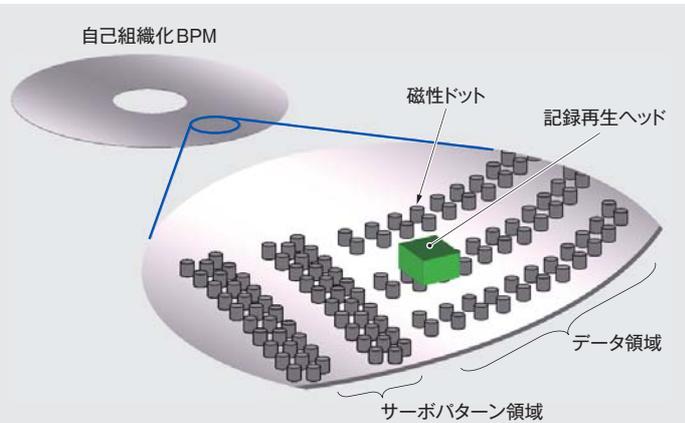


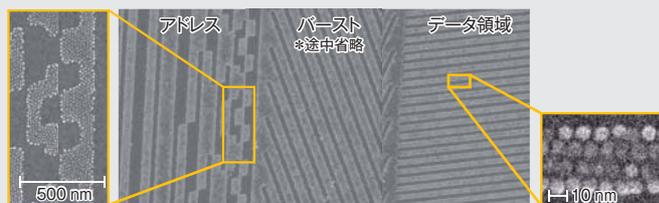
HIGHLIGHTS 2010

電子デバイス

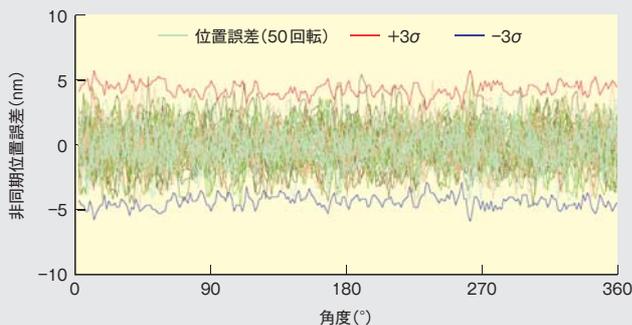
電子デバイス分野では、最先端プロセス、設計・応用技術力を核として、新たなキーデバイスの開発に注力しています。24 nm プロセス技術を用いた世界最小の64ギガビット(4値) NAND型フラッシュメモリ、グリーンITプロジェクトの成果である自己組織化技術によるビットパターンメディア、最先端の低温ポリシリコン技術を用いたスマートフォン用超高精細液晶ディスプレイなど、新規開発に取り組んでいます。



▲ ビットパターンメディアの概念
Schematic image of bit-patterned media (BPM)



▲ ビットパターンメディアの走査型電子顕微鏡 (SEM) 像
Scanning electron microscope (SEM) image of BPM



σ: 標準偏差

▲ 特定トラック位置で得られた非同期位置誤差
Nonrepeatable runout of BPM

■ 大容量HDDを実現するビットパターンメディア

ビットパターンメディア (BPM) は、1ビットの大きさに切り取った磁性ドットを配列させた記録媒体で、高密度記録した際の記録安定性に優れておりHDD (磁気ディスク装置) の記録密度を向上させる技術として注目されている。

2.5 T (テラ: 10^{12}) ビット/ in^2 クラスの記録密度では1ビットの大きさは10 nm以下という微小なものとなり、最先端の半導体プロセスを用いても作製は極めて困難である。このような超微細パターンを作製する技術として自然現象を利用した自己組織化技術があるが、HDDの記録再生ヘッドの位置決めに必要なサーボパターンのように複雑な形状の作製に課題があった。

今回、磁性体上にガイド溝を構築して自己組織化ドットの配列制御を行うことで、データ領域に加えてサーボパターンも備えた17 nmピッチ (記録密度2.5 Tビット/ in^2 相当) のBPMを作製した。

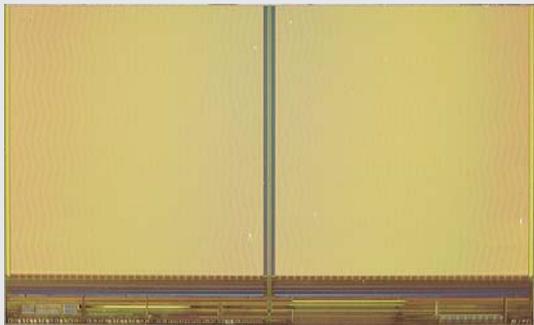
試作した媒体を用いて記録再生ヘッドの位置制御を行い、世界で初めて^(注)、媒体上のある特定の半径位置にヘッドを留まらせるという動作検証に成功した。この技術を更に発展させることで、各ビットへの情報の記録や再生などHDDとしての基本動作が可能となる。

この研究は独立行政法人 新エネルギー・産業技術総合開発機構 (NEDO) の「グリーンITプロジェクト」の支援を受けて実施した技術開発の成果である。

(注) 2010年8月にthe 21st Magnetic Recording Conference 2010 (TMRC 2010) で発表、当社調べ。

関係論文: 東芝レビュー. 65, 10, 2010, p.50-51.

(研究開発センター)



▲ 大容量NAND型フラッシュメモリチップ
World's smallest 64 Gbit multi-level cell (MLC:4-level) NAND flash memory chip

■ 24 nmプロセスを用いた大容量64 Gビット MLC (4値) NAND型フラッシュメモリ

NAND型フラッシュメモリは、大容量と低ビットコストであるという特性を生かして、携帯電話や、音楽プレーヤ、スマートフォン、SSD (ソリッドステートドライブ)、メモリカードなど、様々なアプリケーションで使用されており、日常生活に欠かせないデバイスになっている。

更なる大容量化とビットコスト削減への強い市場ニーズに応えるため、24 nmプロセス技術を用いた世界最小^(注)の64 Gビット MLC (Multi-Level Cell: 4値) NAND型フラッシュメモリを、米国サンディスクコーポレーションと共同で開発した。

メモリ読み出しアーキテクチャの変更と回路の工夫により、メモリセルアレイ以外のエリア (周辺回路面積) を大幅に削減し、前世代の32 nmプロセスの同容量製品に比べチップ面積を60%に縮小した。

SSDやデータサーバで求められる高速データ転送の要求に対応するため、Toggle DDR (Double Data Rate) インタフェースを搭載し、従来のインタフェースに比べ3倍のデータ転送速度を実現した。

また、新規回路技術によって、微細化による素子特性の劣化を克服し、前世代と同等の高速書込み性能を実現した。

(注) 2010年8月現在、当社調べ。

(セミコンダクター社)



▲ SDHC UHS-Iカード
32, 16, and 8 Gbyte SDHC UHS-I cards



▲ microSDHC UHS-Iカード
16, 8, and 4 Gbyte microSDHC UHS-I cards

■ 世界最速の転送速度を実現したSDHCメモリカード

世界最速^(注1)の転送速度を実現した32, 16, 及び8 GバイトのSDHC (SD High Capacity) UHS (Ultra High Speed)-Iカードと、世界初^(注2)の16, 8, 及び4 GバイトのmicroSDHC UHS-Iカードを商品化した。

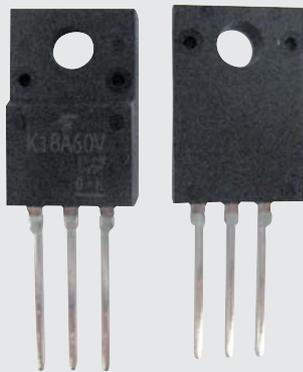
- SDHC UHS-Iカード SDメモリカード規格 Ver.3.0 (SD 3.0) においてもっとも高速なインタフェース規格であるUHS104 (バス転送速度: 104 Mバイト/s) に対応し、Toggle DDR インタフェースを搭載したNAND型フラッシュメモリを採用することで、最大読み出し速度95 Mバイト/s、最大書込み速度80 Mバイト/sという世界最速の転送速度を実現した。

- microSDHC UHS-Iカード 世界で初めてSD 3.0の高速インタフェース規格であるUHS50に対応し、最大読み出し速度40 Mバイト/s、最大書込み速度20 Mバイト/sを実現した。

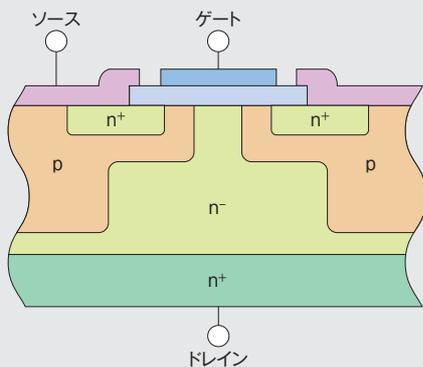
(注1) 2010年12月現在、当社調べ。

(注2) 2010年12月時点、当社調べ。

(セミコンダクター社)



◀ 第3世代 スーパージャンクション構造 MOSFET DTMOS III (TK18A60V)
DTMOS III series third-generation metal-oxide-semiconductor field-effect transistors (MOSFETs) with super junction (TK18A60V)



◀ スーパージャンクション構造
Structure of super junction

▼ DTMOS IIIの特長と開発コンセプト
Development concept and feature of DTMOS III

| シリーズ | DTMOS II | DTMOS III | DTMOS III 開発コンセプト |
|--|--------------------------------------|---------------|---|
| 品名 | TK20A60U | TK18A60V | - |
| 定格 | ドレイン ソース間 電圧 (V) | 600 | 600 |
| | ドレイン 電流 (A) | 20 | 18 |
| | ドレイン ソース間 オン抵抗 (Ω) | 0.19 (最大) | 0.19 (最大) |
| 単位面積当たりの オン抵抗 ($m\Omega \cdot cm^2$) | 22.5 | 20 | DTMOS IIに比べ 12%改善 |
| ゲート入力 電荷量 (nC) | 27 | 39 | ノイズ低減 (制御性向上)のため、ゲート容量を適正化 |
| 性能指数 ($\Omega \cdot nC$) | 4.5 | 6.4 | |
| ターンオフ波形 (同一ゲート 抵抗) | 発振 | ゲート発振せず良好 | ゲート容量の適正化 によってゲート発振を 抑制し、ノイズ特性を 改善。発振の原因と なるターンオフ時の dv/dtを約30%抑制 |

■ 第3世代のスーパージャンクション構造 MOSFET DTMOSシリーズ

電子機器のスイッチング電源や、太陽光発電システムのインバータ、ハイブリッド車のDC/DCコンバータ(直流電源変換器)などに使用される高耐圧パワーMOSFET(金属酸化膜半導体型電界効果トランジスタ)において、スーパージャンクション構造を採用したDTMOSシリーズの第3世代DTMOS IIIを開発した。

スイッチング電源やインバータでは高効率・小型化への市場ニーズがあり、高耐圧パワーMOSFETにはオン抵抗の低減による低損失・小型化が求められる。当社では、低オン抵抗品の商品化のためMOSFETの微細化やシリコン(Si)限界を上回る低オン抵抗を実現するスーパージャンクション構造を採用している。スーパージャンクション構造とはドリフト層(n⁻層)内にチップに対して垂直方向にp層, n層(p:p型半導体, n:n型半導体)を周期的に配置した構造である。

当社のスーパージャンクション構造MOSFETの第2世代DTMOS IIでは、低容量化による高速スイッチング特性は実現できたが、一方でノイズ特性に課題が残った。そこで第3世代DTMOS IIIでは、オン抵抗の低減を実現するとともに、ゲート構造を適正化し、ノイズ特性の改善を図った。これによりDTMOS IIに比べオン抵抗を約12%低減(同一チップサイズ比)し、かつ、ノイズ発生の原因となるターンオフ時の電圧変化率(dv/dt)を約30%抑制(同一ゲート抵抗条件)した。

今後、この設計をベースとして耐圧展開品や内蔵ダイオードの高速品といったラインアップの拡充を図っていく。

(セミコンダクター社)



▲ 21型高精細裸眼方式3D LCD
21-inch high-resolution autostereoscopic three-dimensional (3D) liquid crystal display (LCD)

■ 21型高精細裸眼方式3D LCD

次世代のテレビ (TV) やモニター用として眼鏡を使わずに臨場感のある立体映像が楽しめる裸眼式21型高精細立体表示 (3D) 液晶ディスプレイ (LCD) を商品化した。

従来の眼鏡方式 (2眼) は、専用眼鏡で右眼用と左眼用にそれぞれ視点をずらした画像を表示し、それを脳の中で視点調整することで立体映像として認識させている。一方、今回開発した3Dディスプレイはインテグラルイメージング方式 (光線再生方式) を採用し、複数の視点から見た画像を、パネル前面に配置したレンチキュラレンズと呼ばれる板状のレンズを介して空間上に光線で結合 (再生) させ、あたかもパネルの前に実際の立体物があるかのような自然で滑らかな立体映像を表現している。

この方式は、水平方向の視域が広く、左右に視点が少しずれても立体が二重像になることがなく、きれいな立体映像を楽しめる。したがって、長時間使用しても眼鏡方式のように目が疲れることがほとんどない。

また、きれいな立体映像を表示させるため視差数を9視点としたことで、ディスプレイの表示解像度が1/9に低下するという難点を、当社の低温ポリシリコン技術を用いた超高精細画面と組み合わせることで解決しており、高精細、かつ高輝度の3Dディスプレイを実現した。

関係論文：東芝レビュー. 65, 10, 2010, p.32-35.

(東芝モバイルディスプレイ (株))



▲ 4型フルWVGA (854×480画素) LCDモジュール (左)、及び静電容量方式タッチパネルモジュール (右)
4-inch full wide video graphics array (FWVGA: 854x480 pixels) LCD module (left) and projected capacitive touch panel module (right)

■ スマートフォン用 静電容量方式タッチパネル搭載LCD

スマートフォン用の、大型高精細LCDと静電容量方式タッチパネルを開発した。

静電容量方式タッチパネルは、原理として指で触れた際に表示面から電荷が移動することを検出するもので、構造としては0.5mm厚のガラスでできた薄型静電容量タッチセンサと強化処理されたカバーガラスをUV (紫外線) 硬化樹脂によって接着したものである。液晶視認性とタッチパネル特性のマッチングを図り、総合的な設計を行った。タッチパネル機能の搭載が必須となりつつあるスマートフォンやモバイル機器用のディスプレイとして、2010年春より国内外の市場に投入している。

スマートフォン市場は伸張著しく、大型高精細LCDと静電容量方式タッチパネルの需要は増加しており、今回開発した技術を用いて市場ニーズに応えていく。

(東芝モバイルディスプレイ (株))