

FPGAの小面積化と高速化を実現するスピンMOSFET

電子のスピンが回路を変える

FPGA(Field Programmable Gate Array)は、ユーザーが論理回路情報を半導体メモリに書き込み、同一のハードウェアで、様々な製品に応用できます。しかし現行のFPGAは、半導体メモリ部分の面積が大きいため、低集積で低速です。

東芝は、強磁性体のメモリ機能を内蔵した“スピンMOSFET(金属酸化膜半導体型電界効果トランジスタ)”を開発しています。素子1個で不揮発メモリとスイッチの両機能を実現でき、FPGAの論理部に使用すると、現行のFPGAに比べて素子数を約1/3に低減できます。スピンMOSFETの回路シミュレーション技術を開発し、回路の動作検証とFPGAの性能向上を実証しました。スピンMOSFETで、無限回書換えできる不揮発メモリと高集積で高速の革新的なFPGAを実現していきます。

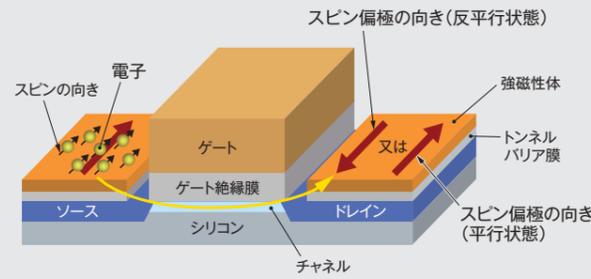


図1. スピンMOSFETの構造 — 電子はスピン偏極を保持したまま、チャネルを介して強磁性体間を流れます。ソースとドレイン間の抵抗は、スピン偏極の向きに依存します。

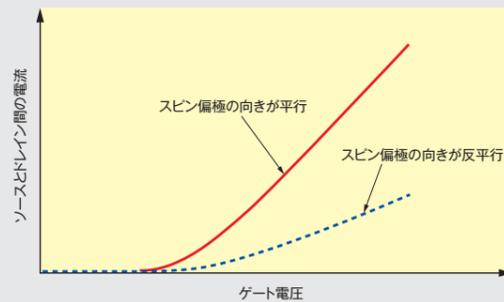


図2. スピンMOSFETの理想的な電気特性 — 強磁性体のスピン偏極の向きにより、スピンMOSFETの電気的特性が変わります。この特性の変化を不揮発メモリとして利用できます。

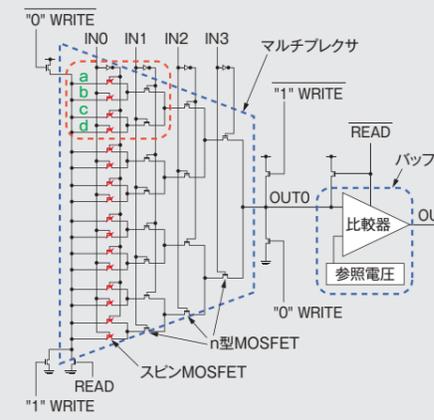


図3. LUT回路図 — スwitchとメモリの両機能を持つスピンMOSFETがマルチプレクサの内部にあるため、LUT回路の素子数を従来の回路に比べて約1/3に低減できます。

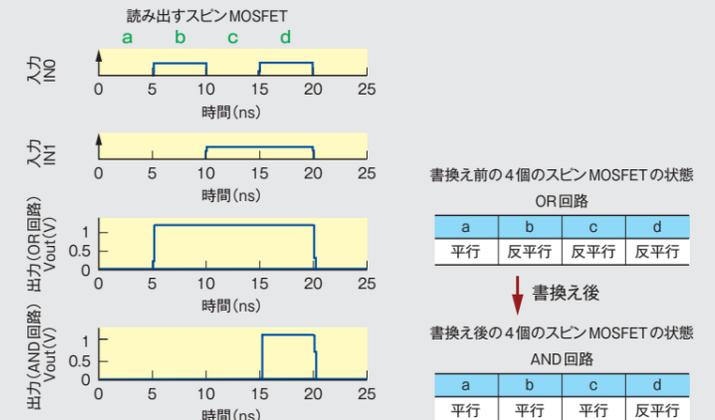


図4. 回路シミュレーションによるLUT回路の動作検証 — 4個のスピンMOSFETのスピン偏極の状態が、OR回路に設定された場合と、AND回路に書き換えられた場合の出力結果を示します。スピン偏極の状態に対応した正しい出力が得られます。



図5. スピンFPGAの性能 — FPGAの論理部のLUT回路にスピンMOSFETを用い、21種類の論理回路をシミュレーションした結果、大半の回路で性能が向上しました。65 nm プロセスを用いた現行技術に対して、縦軸が正であれば小面積化×高速化の性能が向上することを示し、負であれば性能が落ちることを示しています。

FPGAの仕組みと課題

論理回路をプログラミングできるLSIのFPGAでは、通常、電源を立ち上げた直後に、論理回路の情報を半導体メモリSRAM(Static Random Access Memory)に収納します。ユーザーがプログラムでメモリ内容を変更できるので、論理回路の不具合をすぐに修正できます。そのため、ハードウェアの動作を検証したり、製品に組み込んで開発工程を短縮するなど、様々な用途に適用されています。

FPGAは、どんな論理回路でも実現できるように大量の半導体メモリを使用します。したがって、ASIC(用途特定IC)に比べて半導体メモリの面積が大きいため集積度が低く、また動作も

低速です。

更に、SRAMは電源を切るとメモリ内容が消えてしまう揮発性のため、立ち上がりが遅いことも課題です。

スピンMOSFETの原理

強磁性体では、電子のスピンが偏極する、つまり一方に偏るため、磁化が発生します。磁化の源のスピン偏極を利用した素子が、次世代技術として期待されています。この素子は、スピンMOSFETと呼ばれ、強磁性体が半導体素子内のソースとドレイン上に付加されています(図1)。半導体はスピン偏極を保持する距離が長いので、電子は強磁性体のスピン偏極を保持したまま、半導体のチャネルを伝導します。

ソースとドレイン上の強磁性体のスピン偏極の向きが同じ向きの平行状態と反対向きの反平行状態で、素子の電気特性が図2のように変わります。この特性の変化は不揮発メモリとして利用できます。スピンMOSFETは、素子1個でメモリとスイッチの両機能を持つため、回路を小面積化することができ、FPGAの課題を解決できます。

スピンMOSFETを用いたLUT回路

FPGAの論理部分には、ルックアップテーブル(LUT)と呼ばれる回路方式が用いられます。LUT回路ではすべての論理をメモリに収納します。そのため論理積(AND)回路や論理和(OR)回路といった基本回路だけでなく、任

意の論理回路を構成できます。

当社は、LUT回路内の大量のメモリをスピンMOSFETで構成した回路を提案しました(図3)。この回路はスピンMOSFETのスイッチとメモリの両機能を利用しています。そのため、LUT回路の素子数を現行の回路に比べて約1/3にまで低減できます。

図3の回路は、出力を選択するマルチプレクサ回路と出力信号を整えるバッファ回路から成ります。マルチプレクサ回路に16個のスピンMOSFETを使用しています。

ここではLUT回路の例について述べましたが、スイッチングボックス回路などほかの回路の場合でも、スピンMOSFETの使用によりFPGAの回路全体を小面積化できます。

スピンMOSFETを用いた回路シミュレーション技術

当社はスピンMOSFETを用いた回路の動作検証のために、回路シミュレーション技術を開発しました。スピンMOSFETのMR比(磁気抵抗比)に依存して、MOSFETの移動度が可変となるモデルを導入します。このモデルにより、図2のような理想的なスピンMOSFETの特性が得られます。

LUT回路ではスピンMOSFETのスピン偏極の状態に対応し、正しく動作することを確認しました。図3の赤色点線内の回路が正常動作することを、図4に示します。LUT回路にスピンMOSFETを用い、21通りの回路をシミュレーションしました(図5)。スピ

ンMOSFETを用いたFPGA(スピンFPGA)の性能が向上することがわかります。

今後の展望

当社は、スピンMOSFETを提案し、その回路評価技術を開発しました。この技術を活用し、スピンFPGAのよりいっそうの高い性能を実証していきます。更に、回路の安定動作のために必要なMR比や特性ばらつきなどの素子特性を導出し、素子開発に反映させていきます。

杉山 英行

研究開発センター
LSI基盤技術ラボラトリー研究主務