

低消費電力と高受信感度を実現したワンセグ受信用ワンチップLSI TC90541

TC90541 One-Chip LSI RF Tuner with OFDM Demodulation for One-Segment Broadcasting

関根 強 藤本 竜一 平川 拓也

■ SEKINE Tsuyoshi ■ FUJIMOTO Ryuichi ■ HIRAKAWA Takuya

わが国では“ワンセグ”と呼ばれる携帯受信機向けの地上デジタルテレビ(TV)放送サービスが始まっている。受信機に使用されるワンセグ受信用LSIは、RF(Radio Frequency)チューナ部用とOFDM(Orthogonal Frequency Division Multiplexing)復調部用の2チップで構成されており、実装面積や部品点数の削減、及び低消費電力化が課題となっていた。

東芝は、90 nm-CMOS(相補型金属酸化膜半導体)技術を用いて、これらをワンチップ化した世界最小チップサイズ^(注1)のLSI TC90541を開発した。全受信チャンネルにわたり平均で-98.6 dBmという良好な最小受信感度と、標準受信状態で業界トップクラスの65 mWという低消費電力を実現した。

One-segment broadcasting, which is known as "One-Seg" in Japan, is a digital terrestrial TV broadcasting service for cellular phones, moving vehicles, and so on that has recently become popular. The receiver large-scale integration (LSI) for this system consists of two chips: one for the radio frequency (RF) tuner part, and the other for the orthogonal frequency division multiplexing (OFDM) demodulator part. Demand has been increasing for reduction of the mounting area, packing of the circuits onto a single chip, and lowering of power consumption.

Toshiba has developed the TC90541 one-chip LSI RF tuner with OFDM demodulation featuring a die size of 3.26 mm x 3.26 mm, using 90 nm complementary metal-oxide semiconductor (CMOS) technology. A minimum sensitivity of -98.6 dBm has been achieved by a technology for suppressing spurious signals, and the power consumption is only 65 mW in medium-signal receiving mode.

1 まえがき

近年、携帯機器向け地上デジタルTV放送にはISDB-T(Integrated Services Digital Broadcasting - Terrestrial)、T-DMB(Terrestrial - Digital Multimedia Broadcasting)、DVB-H(Digital Video Broadcasting - Handheld)などの放送規格が導入され、世界各地でサービスが開始されている。わが国では、ISDB-Tが地上デジタルTV放送規格として採用され、“ワンセグ”と呼ばれる携帯受信機向け放送サービスが2006年4月から始まっている。

送信された地上デジタルTV放送のRF信号は、受信機のアンテナで受信され、RFチューナ部、OFDM復調部、及びH.264/MPEG-4 AVC(Moving Picture Experts Group-Phase 4 Advanced Video Coding)^(注2)デコーダ部(以下、MPEGデコーダ部と略記)を介して音声と映像の信号が出力される。従来のワンセグ受信用LSIは、RFチューナ部用とOFDM復調部用の2チップで構成されており、携帯電話の小型化、低コスト化、及び低消費電力化が課題となっていた。

東芝は、これらの課題を解決するために90 nm-CMOS技術を用いて、ワンセグ受信用ワンチップLSI TC90541を開発し

た。ここでは、TC90541の概要と評価結果について述べる。

2 わが国の地上デジタルTV放送

2.1 地上デジタルTV放送の概要

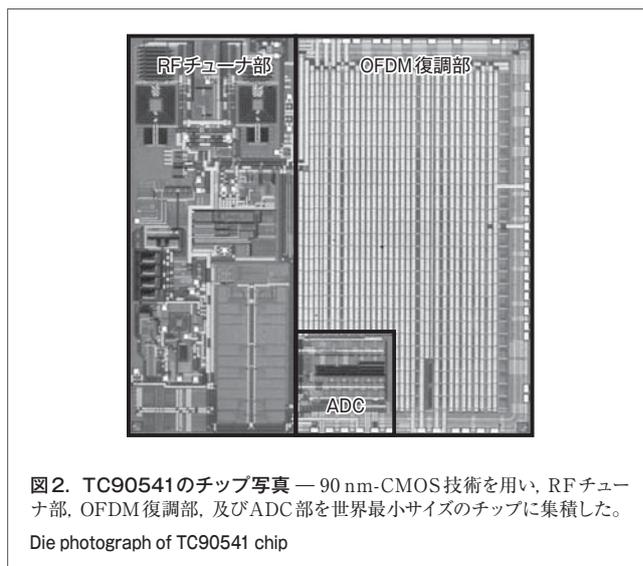
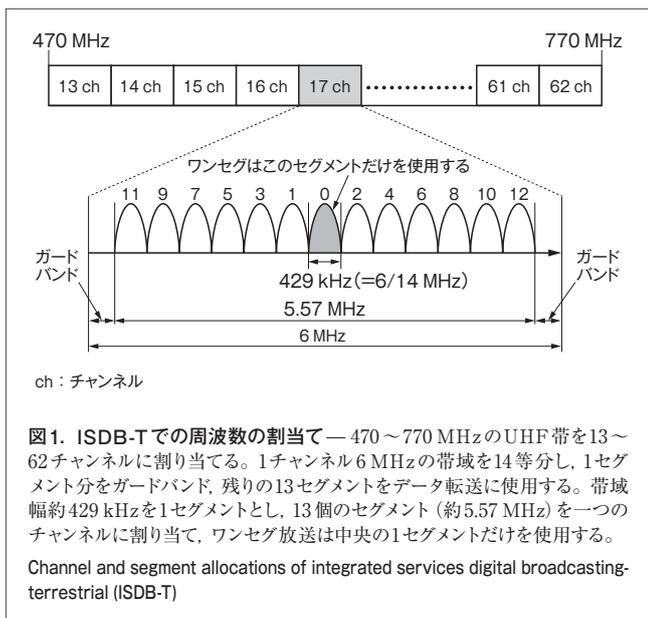
わが国の地上デジタルTV放送で採用しているISDB-Tでは、**図1**に示すようにRF信号としてUHF(Ultra High Frequency)帯の470~770 MHzを使用し、1チャンネル当たり6 MHzの帯域幅を13~62チャンネルに割り当て、計300 MHzの帯域にわたり放送波を送信している。

一つのチャンネルを更に13個のセグメントに分割するセグメント構造を採用しているため、一つのチャンネル内で固定受信と携帯受信が共存できる。ワンセグ放送は13セグメントのうち中央の1セグメントだけを使用する。残りの12セグメントは主に固定受信機向けの放送サービスに用い、12個すべてを利用する高精細画質のTV放送や、4セグメントを利用する標準画質のTV放送などの放送サービスがある。なお、各チャンネルの伝送方式には、マルチパスに強く周波数の利用効率が高いOFDMが用いられている。

ワンセグ放送は、ワンセグ放送対応の受信機さえあれば無料で視聴でき、また電波が受信できる場所であれば従来のアナログTV放送と比べて安定した画像で視聴できるため、急速に普及している。

(注1) 2008年9月現在、ワンセグ受信用LSIとして、当社調べ。

(注2) 動画圧縮符号化方式の一つ。

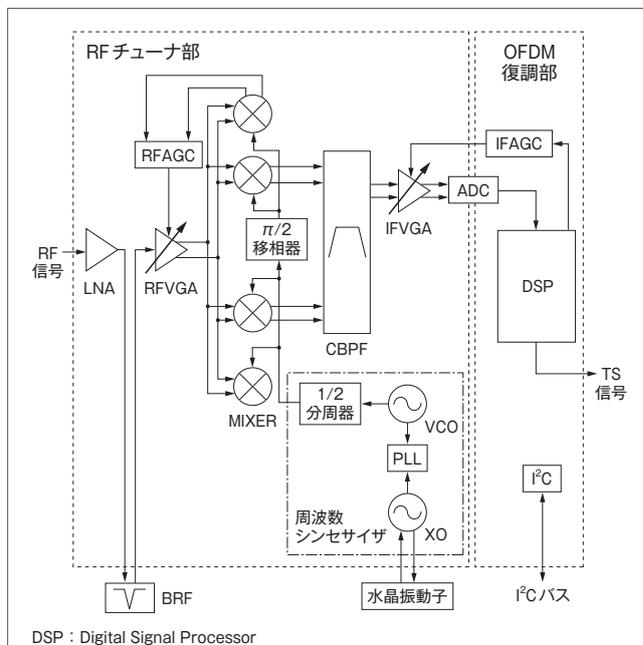


2.2 地上デジタルTV受信機の構成

地上デジタルTV受信機は、RFチューナ部、OFDM復調部、及びMPEGデコーダ部で構成される。放送局から送信された地上デジタルTV放送のRF信号は、受信機のアンテナで受信されて、RFチューナ部、OFDM復調部、及びMPEGデコーダ部を介して、最終的に音声と映像の信号として出力される。

これまでのワンセグ放送受信用LSIは、RFチューナ部用とOFDM復調部用の2チップで構成されていた。RFチューナ部とOFDM復調部をワンチップ化することは実装面積と部品点数の削減やLSIの消費電力低減につながり、携帯電話の小型化、低コスト化、及び低消費電力化に貢献する。しかし、ワンチップ化した場合、ピンの数とチップの面積が減少することによって、スプリアス(非常に小さな妨害信号)の影響が特に問題となる。

RFチューナ部の受信帯域内にスプリアスが存在すると、受信感度特性が劣化する。しかし、今回開発したTC90541は、ワンチップ化の利点を用いることでワンチップ化の欠点であるスプリアス抑制を行い、消費電力の低減と受信感度の向上を実現した⁽¹⁾。



3 TC90541の概要

3.1 内部ブロック構成

TC90541のチップ写真を図2に示す。RFチューナ部はチップの左の部分、OFDM復調部は右の部分に位置し、その間にアナログデジタル変換器(ADC)を配置している。90 nm-CMOS技術を用い、世界最小のチップサイズである3.26×3.26 mmを実現した。パッケージにはWCSP (Wafer-level Chip Size Package)を採用し、小型チューナモジュールに搭載できる厚さ

0.3 mmの低背タイプと、オンボード実装に有利な厚さ0.61 mmの標準タイプの2種類を開発した。

TC90541のブロック図を図3に示す。RFチューナ部に入力したRF信号は、低雑音増幅器(LNA)とRF利得可変増幅器(RFVGA)で増幅された後、I/Qミキサ^(注3)(MIXER)

(注3) 正弦波の同相成分(I)と直交位相成分(Q)とを別々に処理する周波数変換器。

で中間周波数 (IF) 信号に周波数変換される。IF 信号は複素バンドパスフィルタ (CBPF) で不要な信号が除去され、IF 利得可変増幅器 (IFVGA) で再び増幅された後、ADC でサンプリングされてデジタル信号化される。デジタル信号は OFDM 復調部で復調と誤り訂正が行われ、最終的に TS (Transport Stream) 信号として出力される。

RF 利得制御回路 (RFAGC) は受信信号のレベルに応じて RFVGA の利得を制御して、MIXER への入力レベルを最適に調整することで IF 信号がひずまないようにする。IF 利得制御回路 (IFAGC) は IF 信号のレベルが ADC の最大入力レベル以下となるように IFVGA の利得を制御する。

この LSI は低 IF 方式のアーキテクチャを採用しているが、この方式でワンセグ受信を行うと、求める信号とイメージ信号^(注4) は同じ受信チャンネルの成分になる。同じ受信チャンネルの場合、求める信号とイメージ信号はほとんど同じレベルとなる。このため、イメージ信号を除去する機能を高性能にする必要はなくなり回路設計が容易になる。

局部発振器 (LO) 信号を作る周波数シンセサイザは RF チューナ部に含まれる。周波数シンセサイザは、電圧制御発振器 (VCO)、位相同期ループ回路 (PLL)、1/2 分周器と水晶発振器 (XO) で構成される。外付けの帯域除去フィルタ (BRF) は、携帯電話による妨害信号を除去するために使用され、外付け素子のため目的に応じて設計や調整がしやすい。各回路の制御パラメータは、I²C (Inter-Integrated Circuit) バスによってモニタされ、また制御できる。

3.2 回路設計

TC90541 の最大の特長は、最小受信感度を改善するためにスプリアス抑制技術を用いたことである。その概要と特長について以下に述べる。

3.2.1 雑音指数⁽²⁾ 最小受信感度の目標仕様は、代表値を -98 dBm に設定した。これをワンセグの 1 セグメント帯域分に換算すると -109.1 dBm となる。OFDM 復調に必要な C/N (Carrier/Noise) を満たすためには、RF チューナ部の雑音指数 (NF) を 2.6 dB 以下とする必要がある。RF チューナ全体の NF は初段回路の NF が支配的であり、初段回路以降の NF の影響は初段の利得分だけ緩和される。そのため、初段回路の LNA の目標仕様は、NF と利得の代表値をそれぞれ 1.6 dB と 19 dB にした。

3.2.2 スプリアスの概要 ワンセグ分の最小受信感度は、前述のように -109.1 dBm と微小であり、-110 dBm 程度のスプリアスによって簡単に劣化してしまうため、受信帯域内のスプリアスは十分低く抑制する必要がある。主たるスプリアスの発生源はデジタル動作をする RF チューナ部の周波数シンセサイザと OFDM 復調部である。

3.2.3 スプリアスの抑制⁽¹⁾ 周波数シンセサイザのブロック図を図 4 に示す。

プリスケータの分周数が N 又は N+1 で切り替わるものをデュアル モジュラス プリスケータ、N で固定されるものをシングル モジュラス プリスケータという。各々のプリスケータ出力波形を図 5 に示す。デュアル モジュラス プリスケータの出力波形 (図 5(a)) では、分周数を切り替えているために、非常に多くのスプリアスが発生している。一方、シングル モジュラス プリスケータの出力波形 (図 5(b)) は f_{vco}/N (f_{vco} は VCO の出力周波数) の周波数だけに現れる。

デュアル モジュラス プリスケータでは、スプリアスが、シリコン基板、電源などを介して RF チューナの入力に侵入する可能性がある。この中に受信帯域内の成分があると最小受信感度の劣化を招く。しかし、ワンセグのすべてのチャンネルに対応するためには、従来はデュアル モジュラス プリスケータが必要であった。これは次の理由による。すなわち、デュアル モジュラス プリスケータは、 f_{vco} を $f_{vco} = f_{ref} \times (N \times M + S)$ で制御できるため、メインカウンタの設定値 M とスワローカウンタの設定値 S を適切な値に設定することで f_{vco} を基準周波数 (f_{ref}) の整数倍のあらゆる周波数に設定できる。したがって、LO 信号も任意の周波数で作ることができ、IF 信号を全チャンネルで一定の IF 周波数に固定できた。

今回、LSI をワンチップ化してピンの数とチップの面積を削減したためスプリアスの影響が懸念されるようになった。このため、シングル モジュラス プリスケータを採用した。シングル モジュラス プリスケータでは、 f_{vco}/N の出力周波数とその高調波周波数だけにスプリアスが現れるため、スプリアスを受信帯域内から回避することが容易であり、フラクショナル PLL^(注5) のよ

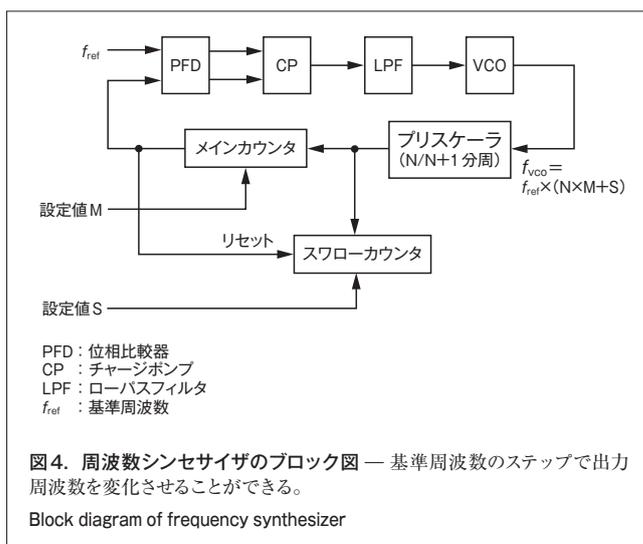
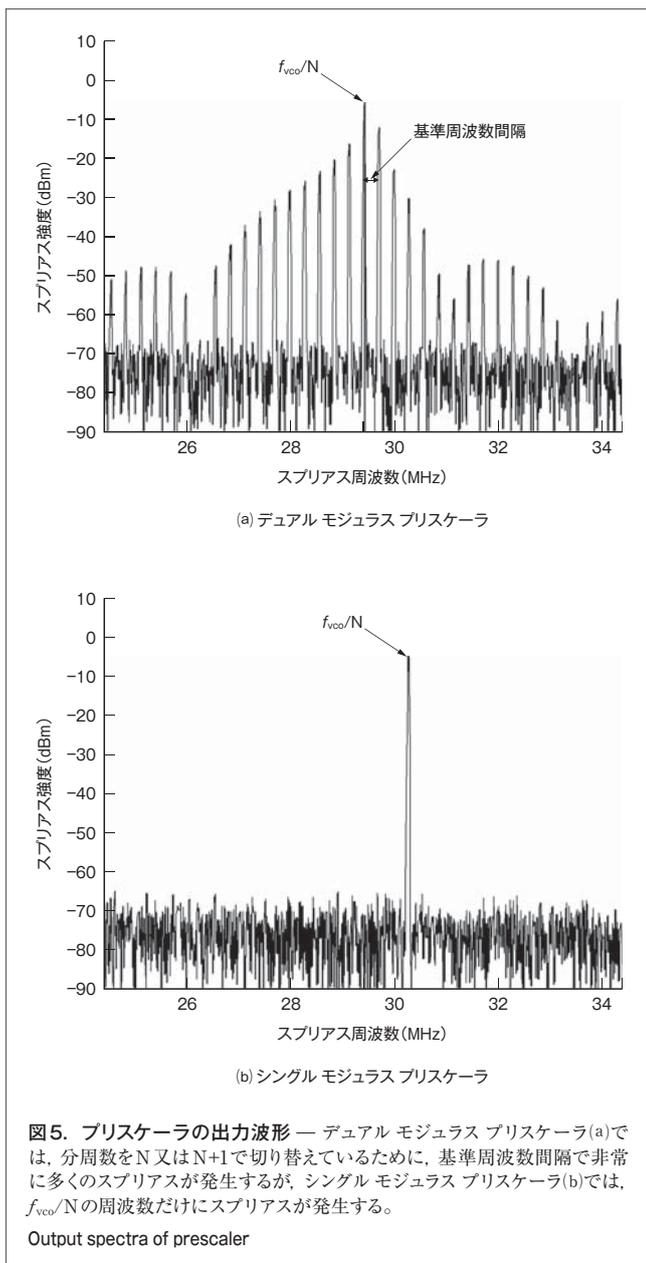


図 4. 周波数シンセサイザのブロック図 — 基準周波数のステップで出力周波数を変化させることができる。

(注5) 分周数 (整数値) を時分割で切り替えることにより、平均的に分数での分周を実現する。

(注4) 周波数変換後の IF 信号に混入する雑音の一種。



うな回路技術も必要とせず、単純な回路で構成できてチップ面積も削減できる。

一方、シングル モジュラス プリスケータを採用することで、IF周波数を一定にできず、チャンネルによってIF周波数が変化してしまう問題が起こる。しかし、ワンチップ化したことで、RFチューナ部とOFDM復調部を同調して制御できるようになるという利点が生ずる。これを利用してCBPFの中心周波数とOFDM復調器の引込み周波数を個々のチャンネルで個別に設定するようにしてこの問題を解決した。

更に、OFDM復調部のデジタル回路は様々なクロック周波数で動作している。このクロックの高調波成分も受信帯域内に入らないように、クロック周波数を選択することで受信帯域内のスプリアスの発生を抑制して受信感度を向上した。

4 TC90541の評価結果

TC90541のRFチューナ部のNF特性を図6に示す。LNAを内蔵することにより、全受信チャンネルで2.3 dB以下の低雑音指数特性が得られ、2.6 dB以下という目標仕様を満たすことができた。

また、最小受信感度特性を図7に示す。実線が今回採用したスプリアス抑制ありの感度特性、点線はスプリアス抑制なしの感度特性を示す。今回採用したスプリアス抑制技術によって、感度特性が大幅に改善されることがわかる。最小受信感度は、平均で-98.6 dBm、全受信チャンネルで-98 dBm以下となり、目標仕様を満たす結果が得られた。

TC90541の主な特性を表1に示す。ワンセグ受信用LSIは携帯電話に搭載されることが多く、携帯電話の電波に対する耐性も重要な特性である。携帯電話からの妨害信号が-23.5 dBm以下であれば、求める電波の受信レベルが-97 dBmとたいへん小さい場合でも受信できるという良好な結果が得られた。電源電圧1.2 Vで動作し、受信状態に適応して最適な電流値

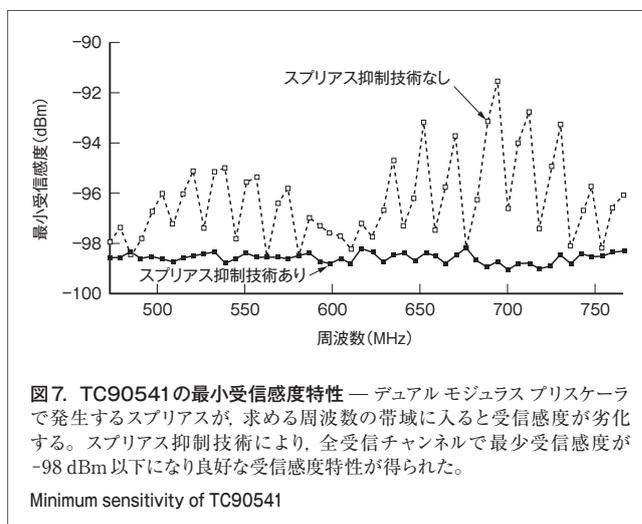
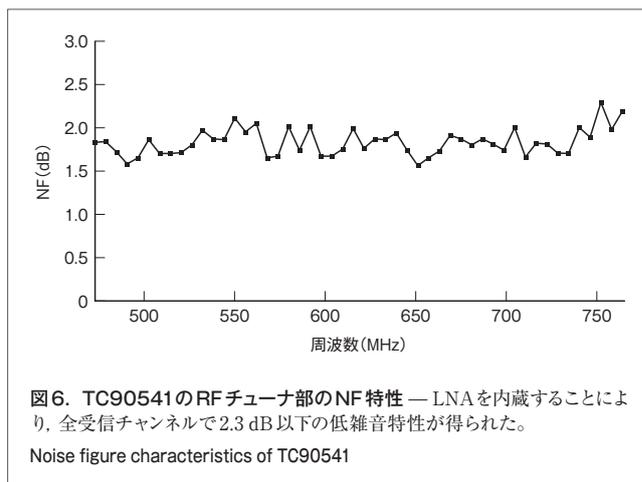


表1. TC90541の主な特性

Main characteristics of TC90541

項目	特性	条件	
		D信号	UD信号
動作周波数	470~770 MHz	—	—
最小受信感度	-98.2~-99.1 dBm	—	—
隣接チャンネル除去比	49.0~53.0 dB	-65 dBm	アナログTV (NTSC)
	51.0~53.0 dB	-95 dBm	アナログTV (NTSC)
	47.0~49.0 dB	-65 dBm	デジタルTV (ISDB-T)
	48.0~51.0 dB	-95 dBm	デジタルTV (ISDB-T)
最大入力レベル	+6~+12 dBm	—	—
携帯妨害許容レベル	-23.5 dBm	-97 dBm (62 ch)	携帯電話 (W-CDMA824 MHz)
消費電力	64.4~69.5 mW	-50 dBm	—
チップサイズ	10.6 mm ²	—	—

D信号 : 求める信号
 UD信号 : 妨害信号
 NTSC : National Television System Committee
 W-CDMA : Wideband Code Division Multiple Access

が自動的に設定されるため、消費電力は標準状態でわずか65 mWであり、そのほかの項目についても実用的な特性が得られた。

5 あとがき

当社は、90 nm-CMOS技術を用い、世界最小のチップサイズのワンセグ受信用ワンチップLSI TC90541を開発した。ワンチップ化の特長を生かしたスプリアス抑制技術を採用することで-98.6 dBmという最小受信感度を達成し、受信状態に適応して最適な電流値が自動的に設定されるため、業界トップクラスの65 mWという低消費電力を実現した。

ワンチップ化したTC90541を携帯機器に搭載することによって、実装面積と部品点数を減らすことが可能となり、携帯機器の小型化と薄型化に非常に効果的である。携帯機器市場は2チップLSIからワンチップLSIへ移行する時期であり、小型化、低消費電力、及び受信感度の向上を実現したこのTC90541の搭載が進んでいくと思われる。当社は、TC90541の特長を生かして、より魅力のある製品を開発していく。

文献

- (1) Sekine, T., et al. "A Single-Chip RF Tuner/OFDM Demodulator for Mobile Digital TV Application". ESSCIRC 2009 Proceedings of the 35th European Solid-State Circuits Conference. Athens, Greece, 2009-09, IEEE, 2009, p.188 - 191.
- (2) Takamatsu, T., et al. "A Tunable Low-noise Amplifier for Digital TV Applications". Asian Solid-State Circuits Conference. Taipei, Taiwan, 2009-11, IEEE, 2009, p.273 - 276.



関根 強 SEKINE Tsuyoshi

セミコンダクター社 システムLSI事業部 アナログデバイス設計技術部主務。RF-LSIの開発に従事。
System LSI Div.



藤本 竜一 FUJIMOTO Ryuichi, D.Eng.

セミコンダクター社 システムLSI事業部 アナログデバイス設計技術部長附、工博。RF-LSI及び半導体デバイスモデルの開発に従事。IEEE, 電子情報通信学会, 電気学会会員。
System LSI Div.



平川 拓也 HIRAKAWA Takuya

セミコンダクター社 システムLSI事業部 アナログデバイス設計技術部主務。RF-LSIの開発に従事。
System LSI Div.