

SiCハイブリッドペアによる低損失インバータ

Low-Power-Loss Inverter with SiC Hybrid Pairs

高尾 和人 四戸 孝

■ TAKAO Kazuto

■ SHINOHE Takashi

炭化ケイ素 (SiC) パワーデバイスとは現行のシリコン (Si) パワーデバイスと比較して、低損失、高速、及び高温動作という特長を備え、次世代のパワーデバイスとして期待されている。

東芝は、独自に開発したSiC接合障壁型ショットキーバリアダイオード (SiC-JBS: SiC-Junction Barrier Controlled Schottky Diode) と、Si製の絶縁ゲートバイポーラトランジスタ (Si-IGBT: Si-Insulated Gate Bipolar Transistor) を組み合わせたハイブリッドペア構成により、インバータの電力損失を30%以上低減できることを実証した。SiCハイブリッドペアにより、各種電源装置や電力変換装置の省エネルギー化と小型化が実現できる。

Silicon carbide (SiC) power devices are a focus of high expectations as next-generation power devices offering low power loss, high-speed switching, and high-temperature operation compared with conventional silicon (Si) power devices.

Toshiba has demonstrated a reduction of more than 30% in inverter system power loss by the use of SiC hybrid pairs, which comprise originally developed 1,200 V-class SiC junction barrier controlled Schottky (SiC-JBS) diodes and Si insulated gate bipolar transistors (Si-IGBTs). SiC hybrid pairs make it possible to reduce both the power loss and volume of power converter systems.

1 まえがき

ハイブリッド自動車のモータドライブシステムや、太陽光発電システムのパワーコンディショナなどに使用される各種電力変換装置は、高効率化とパワー密度 (装置出力/装置体積) の向上が要求されている⁽¹⁾。

SiCパワーデバイスは、現行のSiパワーデバイスと比較して、低損失、高速、高温動作という特長があり、次世代の電力変換装置の実現に不可欠なパワーデバイスとして期待されている⁽²⁾。

今回東芝は、独自に開発したSiC接合障壁型ショットキーバリアダイオード (SiC-JBS: SiC-Junction Barrier Controlled Schottky Diode) と、Si製の絶縁ゲートバイポーラトランジスタ (Si-IGBT: Si-Insulated Gate Bipolar Transistor) を組み合わせたSiCハイブリッドペアインバータを製作し、電力損失の低減を実証した⁽³⁾。

ここでは、開発したSiCハイブリッドペアインバータの概要と特長などについて述べる。

2 SiCハイブリッドペアによる電力損失の低減

三相インバータの等価回路を図1に示す。インバータでは、スイッチングデバイスと還流ダイオードの逆並列接続ペアが使用され、現在では、スイッチングデバイスとしてSi-IGBT、還流ダイオードとしてSi製のPINダイオード^(注1) (Si-PIN) が使用さ

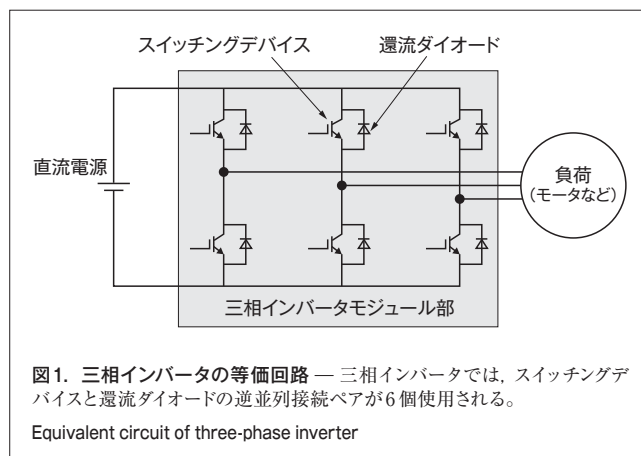


図1. 三相インバータの等価回路 — 三相インバータでは、スイッチングデバイスと還流ダイオードの逆並列接続ペアが6個使用される。

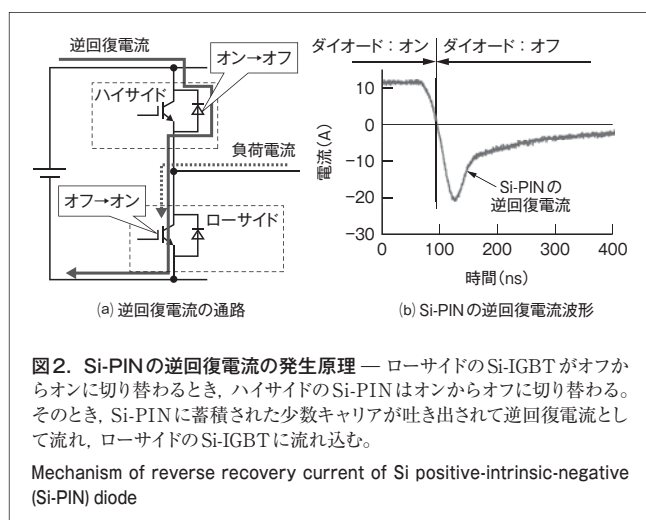
Equivalent circuit of three-phase inverter

れている。これに対し、Si製のスイッチングデバイスとSiC製のダイオードの組合せは、ハイブリッドペアと呼ばれている。

Si-PINはバイポーラデバイスであるため、導通時にドリフト層に蓄積されていた電荷がターンオフ時に逆回復電流として流れる (図2)。その結果、ダイオードに大きなスイッチング損失が発生するという問題があった。また、逆回復電流はSi-IGBTのコレクタ電流に重畳されるため、Si-IGBTのターンオン損失が増加するという問題があった。

一方、SiC-JBSはユニポーラデバイスであるので、ターンオフ時には空乏層を充電するための変位電流だけしか流れな

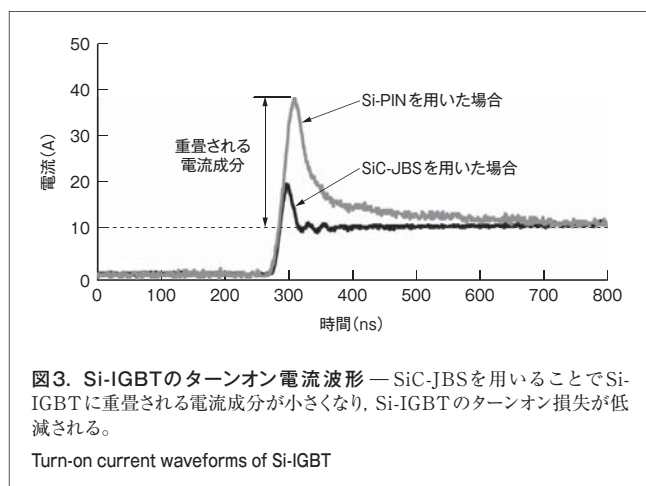
(注1) P型半導体とN型半導体の間にドーピング濃度の低い半導体層を持つダイオード。



い。これは等価的にコンデンサの充電とみなせるので、SiC-JBSではスイッチング損失が発生しない⁽⁴⁾。変位電流はSi-IGBTのコレクタ電流に重畳されるが、Si-PINの逆回復電流と比較して小さいため、Si-IGBTのターンオン損失を低減できる。これらの理由から、SiCハイブリッドベアを適用することにより、パワーデバイスのスイッチング損失を低減できる。

Si-IGBTのターンオン時のコレクタ電流波形の一例を図3に示す。実験では、市販品の1200 V - 15 A級のSi-IGBT及びSi-PINと、当社で開発した1200 V - 10 A級のSiC-JBSを使用した。直流電圧は600 V、負荷電流は10 Aとした。

Si-PINを用いた場合、Si-IGBTのピーク電流は負荷電流の3倍以上の38 Aとなっている。これに対し、SiC-JBSを用いた場合のSi-IGBTのピーク電流は19 Aであり、Si-PINの1/2に抑えられている。また、Si-PINの逆回復電流が流れている時間は420 nsであるのに対し、SiC-JBSの変位電流が流れている期間は30 nsと1/10以下に抑えられている。このときのSi-IGBTのターンオン損失（電圧×電流の時間積分値）は、Si-PINを用いた場合1,065 μJ 、SiC-JBSを用いた場合455 μJ であり、SiC-



JBSを用いることでSi-IGBTのターンオン損失が約60 %低減されている。

3 Si-IGBTのハードドライブ化

スイッチングデバイスを超高速にドライブ（ハードドライブ）することにより、スイッチング損失を極限まで低減できる⁽⁵⁾。しかし、Si-PINを用いた場合、逆回復電流を起因とした次の三つの問題が存在し、ハードドライブの実用化は困難であった。

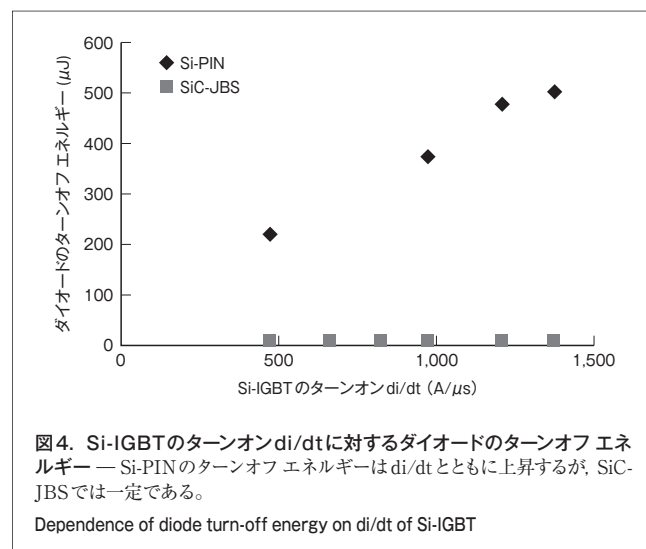
- (1) Si-PINのターンオフ エネルギーが増加し、発熱量が許容値を超える。
- (2) 回路の寄生インダクタンスによってSi-PINに発生するサージ電圧が大きくなり、電磁ノイズが増大する。
- (3) Si-PINのターンオフ電力（電圧×電流）が安全動作領域を超え、破壊する場合がある。

これに対し、SiC-JBSは逆回復電流が流れないため、ハードドライブ化が期待できる。そこで、Si-IGBTのハードドライブにおけるSi-PINとSiC-JBSのターンオフ特性を評価し、ハードドライブ化の可能性について検討した。

Si-IGBTのターンオン di/dt （電流変化率）に対する、Si-PIN及びSiC-JBSのターンオフ エネルギー（ E_{dsw} ）を図4に示す。実験では、直流電圧を600 V、負荷電流を10 Aとした。

di/dt は、Si-IGBTの外付けゲート抵抗値を変化させることにより調整した。実験で使用したSi-IGBTの標準的な外付けゲート抵抗の値は50 Ω であり、このときの di/dt は471 A/ μs である。また、外付けゲート抵抗をゼロとしたハードドライブ条件での di/dt は1,375 A/ μs である。

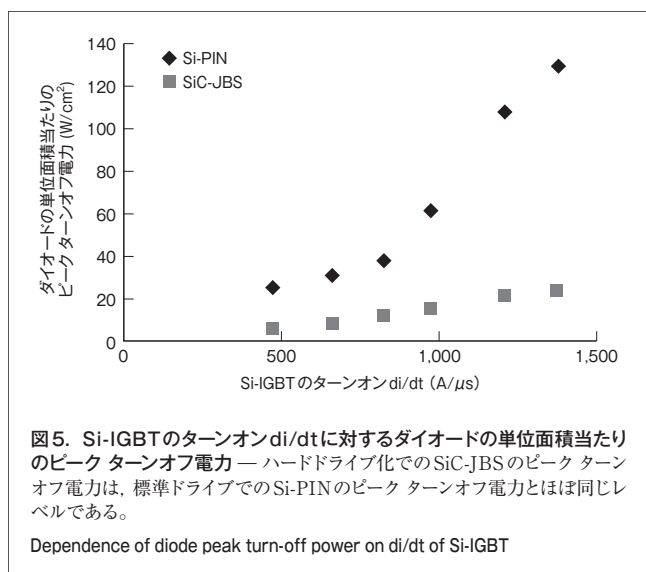
図4から、Si-PINの E_{dsw} は標準ドライブでは220 μJ 、ハードドライブでは501 μJ であり、ハードドライブ化により E_{dsw} は約2.2倍となる。これは、逆回復電荷量（逆回復電流の時間積分値）が di/dt とともに増加するためである。一方、SiC-JBSの



E_{dsw} は空乏層に充電されるエネルギーであるので、 di/dt を増加させても変化しない。

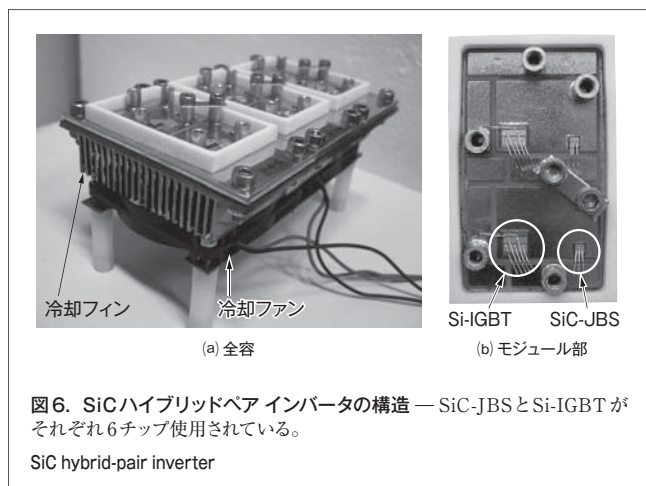
Si-IGBT のターンオン di/dt に対する、Si-PIN 及び SiC-JBS の単位面積当たりのターンオフ電力のピーク値 (P_{dpeak}) を図5に示す。両ダイオードにおいて、 di/dt の増加とともに P_{dpeak} は増加する。ここで、ハードドライブでの SiC-JBS の P_{dpeak} は、標準ドライブでの Si-PIN の P_{dpeak} とほぼ同じレベルを維持している。したがって、SiC-JBS はハードドライブで破壊する可能性は低いと考えられる。

これらの結果から、SiC-JBS を用いることにより、Si-IGBT のハードドライブ化が実現可能である。



4 SiCハイブリッドペア インバータの概要

今回開発した4 kW級のSiCハイブリッドペア インバータの外観を図6に示す。SiC-JBSのカソード電極及びSi-IGBTの



コレクタ電極は、窒化アルミニウムを絶縁材とした回路基板にはんだ接合されている。SiC-JBSのアノード電極とSi-IGBTのエミッタ及びゲート電極は、アルミニウム ワイヤボンディングによって回路基板に接続されている。回路基板の裏面はベースプレートにはんだ接合され、ベースプレートと放熱フィンがシリコングリースを介して接触している。

今回、デバイスの冷却効率を向上させるため、銅製の放熱フィンを製作した。放熱フィンは、厚さ、幅、及び高さがそれぞれ1 mm、120 mm、15 mmであり、2 mmの間隔で21枚配置されている。放熱フィンは冷却ファンにより強制冷却される。

5 SiCハイブリッドペアによる電力損失低減の検証

開発したインバータを連続動作させ、パワーデバイスの電力損失の低減効果を検証した。インバータの動作パラメータを表1に示す。インバータの負荷はインダクタと抵抗の直列接続で構成し、モータを模擬した。

表1. 三相インバータの動作パラメータ

Operating parameters of three-phase inverter

項 目	諸 元
入力直流電圧	600 V
変調方式	PWM
負荷力率	0.76
出力電圧	420 V
出力電流	7.1 A
出力電力	4 kW

PWM : バルス幅変調

SiCハイブリッドペア インバータの電力損失の低減を検証するため、Si-PINを用いたインバータ（以下、All Siインバータと記す）を図6と同じ構成で製作し、電力損失を比較した。

All Siインバータでは、Si-IGBTの外付けゲート抵抗50 Ω の標準ドライブ条件で動作させた。SiCハイブリッドペア インバータでは、標準ドライブと外付けゲート抵抗なしのハードドライブの2条件について検証した。パワーデバイスの電力損失は、インバータモジュールのベースプレート表面の温度上昇から算出する方法で測定した⁽³⁾。

現在、モータドライブ用インバータでのキャリア周波数は一般に5～10 kHzが採用されているが、コンデンサやインダクタなどの受動部品の小型化や、スイッチング動作に伴うノイズ音低減の要求から、キャリア周波数の高周波化が検討されている。特に、可聴周波数域を十分に超えるためには、キャリア周波数を20 kHzにまで高くすることが要求される。そこで、今回の実験ではキャリア周波数を5～20 kHzまで変化させ、All SiとSiCハイブリッドペアの電力損失を比較した。

キャリア周波数20 kHzでのインバータの線間電圧と相電流

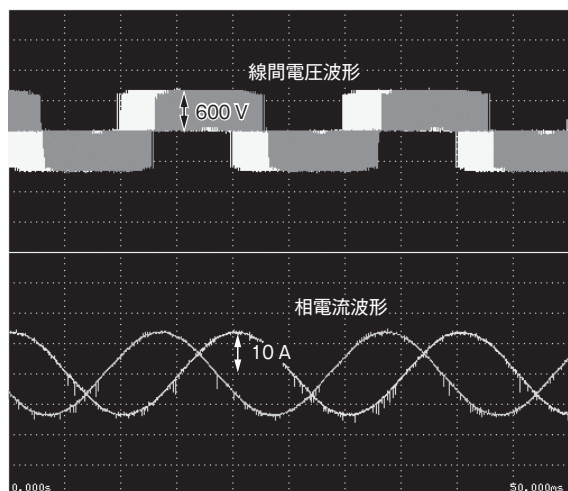


図7. SiCハイブリッドペア インバータの電圧及び電流波形 — PWM制御によるパルス状の線間電圧と正弦波の相電流（二相分）が確認できる。
Output voltage and current waveforms of SiC hybrid-pair inverter

（二相分）を図7に示す。

インバータのキャリア周波数に対するパワーデバイスの電力損失（ダイオード6個とSi-IGBT 6個の合計損失）を図8に示す。すべてのキャリア周波数領域で、SiCハイブリッドペアによる電力損失の低減が確認できる。また、キャリア周波数の上昇とともにAll SiとSiCハイブリッドペアの電力損失の差が大きくなるのがわかる。キャリア周波数20 kHzにおいて、標準ドライブ条件ではAll Siインバータに対し33.5 %の電力損失低減を、また、Si-IGBTのハードドライブ化により45 %の電力損失低減を達成した。

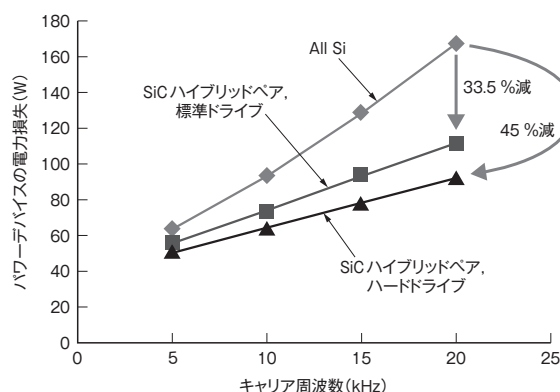


図8. インバータのキャリア周波数に対するパワーデバイスの電力損失 — SiC-JBSを用いることにより33.5 %の電力損失低減を、また、ハードドライブ化により45 %の電力損失低減を実証した。
Dependence of power device loss on carrier frequency

6 あとがき

当社で開発したSiC-JBSを用いてSiCハイブリッドペア インバータを製作し、パワーデバイスの電力損失低減効果を検証した。インバータの還流ダイオードを従来のSi-PINからSiC-JBSに交換するだけで、33.5 %の電力損失低減が可能である。また、SiC-JBSの適用により、Si-IGBTのハードドライブ化が可能になり、45 %の電力損失低減が実証された。

今後、モジュール構造及び冷却構造の最適化を図ることにより、インバータの高パワー密度化の実現を目指して開発を進めていく。

謝 辞

この研究の一部は、独立行政法人 新エネルギー・産業技術開発機構（NEDO）から委託された「パワーエレクトロニクスインバータ基盤技術開発」の成果である。この研究を進めるにあたりご協力いただいた、独立行政法人 産業技術総合研究所 エネルギー半導体エレクトロニクス研究ラボの関係者各位に感謝の意を表します。

文 献

- (1) 大橋弘通. 最新のパワーデバイスの動向. 電気学会誌. 122, 3, 2002, p.168 - 171.
- (2) 四戸 孝. SiCパワーデバイス. 東芝レビュー. 59, 2, 2004, p.49 - 53.
- (3) Takao, K., et al. "Design Consideration of High Power Density Inverter with Low-on-voltage SiC-JBS and High-speed Gate Driving of Si-IGBT". Proc. of 24th IEEE Applied Power Electronics Conference (APEC2009). Washington, DC, 2009-02, IEEE. 2009, p.397 - 400. (CD-ROM).
- (4) 高尾和人, ほか. SiCショットキーキャリアダイオードの高di/dtスイッチング特性. 電気学会論文誌D. 124, 9, 2004, p.917 - 923.
- (5) Tsukuda, M., et al. "Demonstration of High Output Power Density (30 W/cc) Converter using 600V SiC-SBD and Low Impedance Gate Driver". Proc. of IPEC-Niigata 2005. Niigata, 2005-04, IEEJ. 2005, p.1184 - 1189.



高尾 和人 TAKAO Kazuto, D.Eng.

研究開発センター 電子デバイスラボラトリー研究主務, 工博。SiCパワー半導体素子応用技術の研究・開発に従事。電気学会会員。
Electron Device Lab.



四戸 孝 SHINOHE Takashi

研究開発センター 電子デバイスラボラトリー研究主幹。Si縦型パワー半導体素子及びSiCパワー半導体素子の研究・開発に従事。電気学会, 応用物理学会会員。
Electron Device Lab.