

先端LSIへの応用を目指した接触抵抗低減技術

Low-Contact-Resistance Electrode Technology Aiming at Application to Advanced LSIs

西 義史 木下 敦寛

■ NISHI Yoshifumi

■ KINOSHITA Atsuhiko

LSIの高性能化のため、基本素子であるシリコン (Si) トランジスタの微細化が進められているが、トランジスタが小さくなるにつれ、電極金属とSiの界面における接触抵抗が素子全体の性能を阻害することが問題となってきた。

今回、東芝は、電極金属であるニッケルシリサイド (NiSi) とSiの界面に異種金属を偏析させる技術を開発した。この異種金属偏析技術により、次世代以降の極微細トランジスタに求められる、従来の1/2以下の接触抵抗を実現することができ、2012年以降、高性能LSIへの応用が期待される。

The downscaling of silicon (Si) transistors has progressed in order to improve the performance of large-scale integrations (LSIs). It has been argued, however, that contact resistance at the interface between the electrode metal and Si will be a serious hindrance to performance improvement in further downscaled transistors.

Toshiba has developed a new technology to segregate a second metal at the interface between a nickel silicide (NiSi) metal electrode and Si. This metal-segregation technique makes it possible to reduce the contact resistance to less than half, which will be indispensable for deeply scaled transistors of the next generation and beyond, and is expected to be a promising technology for high-performance LSIs in 2012 or later.

1 まえがき

LSIの高性能化のため、基本素子であるシリコン (Si) トランジスタの微細化が進められている。微細化によってトランジスタ内部の抵抗や容量を減らし、高速化することができる。

しかし、トランジスタが小さくなるにつれ、トランジスタへ電流を供給するソース・ドレイン電極の金属とSiの接触面積も小さくなるため、界面における接触抵抗はむしろ増大する傾向にある。したがって、微細化によりトランジスタそのものの抵抗が下がっても電極部分の接触抵抗が大きくなってしまい、近い将来、接触抵抗がトランジスタの高性能化を阻害することが指摘されている⁽¹⁾。このため、電極金属とSi界面における接触抵抗を低減する技術開発が進められている。

電極金属とSiの接触界面には、ショットキー障壁と呼ばれるエネルギー障壁が生じる。Si中の電流の担い手 (キャリア) である電子あるいは正孔の一部は接触界面を通過する際にこのショットキー障壁によってはね返されてしまい、キャリアの流れが阻害される。これが接触抵抗の起源である。接触抵抗は、ショットキー障壁の高さ (SBH: Schottky Barrier Height) 及びSi中の不純物濃度によって決まり、SBHが低ければ低いほど、不純物濃度が高ければ高いほど低くなる。

従来、接触抵抗はSi中の不純物濃度を高くすることで低減されてきた。しかし、Si中の不純物濃度は物理的限界に近づいており、これ以上高くすることは困難である。したがって、今後、効果的に接触抵抗を低減するためには、SBHを低減す

る必要がある。

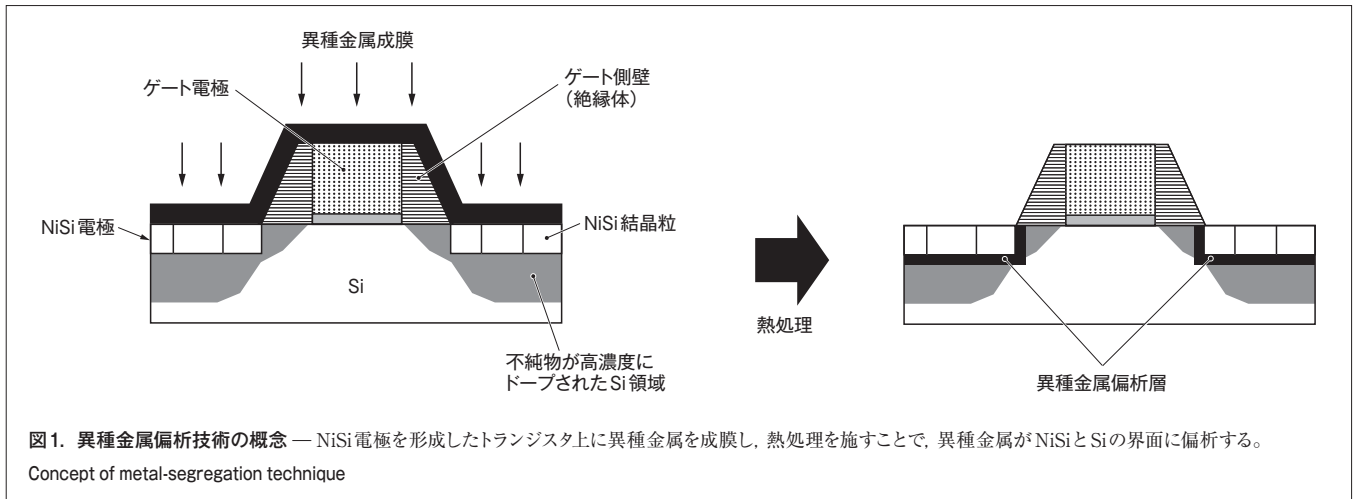
一般に、SBHはSiに接触する金属の種類によって決まっており、SBHを低減するためには電極の金属材料を変更する必要がある。現在は、電極金属としてニッケル (Ni) とSiの化合物であるニッケルシリサイド (NiSi) が用いられている。NiSiの場合、電子に対するSBHは約0.7 eVである。これに対して希土類金属とSiの化合物、例えばイットリウムシリサイド (YSi₂) を用いた場合、電子に対するSBHは0.3 eV程度と小さくなる。

このように、新規の金属材料を用いればSBHを変化させることは可能である。しかし実際には、界面平坦性の劣化など新規の材料に固有の問題も多く^{(2), (3)}、これらを克服したうえで新たなプロセスを開発し製品化するには、膨大な時間とコストがかかる。

今回東芝は、従来のNiSiを用いたまま、NiSiとSiの界面に異種金属を偏析させる技術を開発し、接触界面におけるSBHを低減することに成功した。

2 異種金属偏析技術

今回新たに開発した異種金属偏析技術の概念を図1に示す。従来のNiSi電極を形成したトランジスタの上に、イットリウム (Y) や白金 (Pt) など異種金属の薄膜を成膜し、熱処理を行う。電極のNiSi薄膜は、数nm～数百nm程度の大きさの結晶粒が敷き詰められた構造で、異種金属は熱処理によって結晶粒の間隙 (粒界) を拡散し、NiSiとSiの界面に偏析す



るとNiSiとSiは界面に偏析した異種金属層を介して接続することになるため、界面のSBHはNiSiではなく、偏析した異種金属によって決定されるようになる。

トランジスタのNiSi電極以外の部分は、主に絶縁膜に覆われており、異種金属とは反応しない。熱処理後に絶縁膜上に残っている異種金属は酸性の薬液で除去されるため、電極間が短絡することはない。

3 異種金属偏析とSBH変調

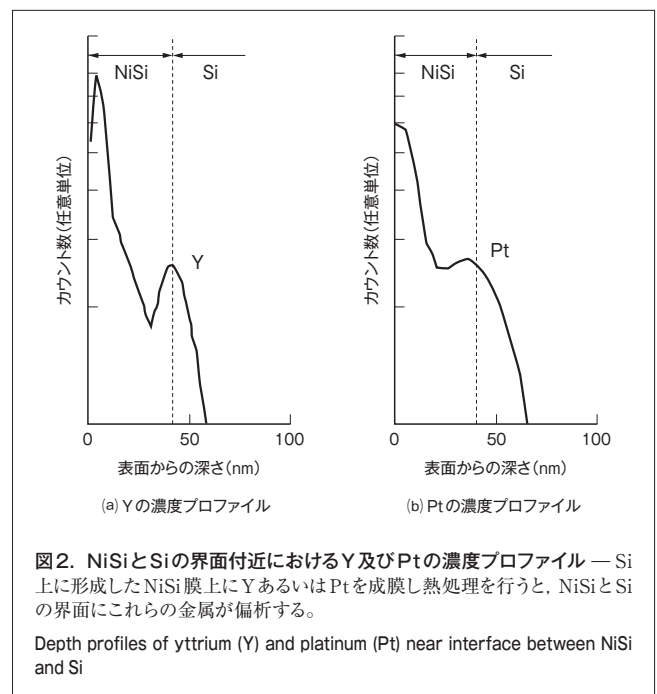
LSIでは、キャリアとして電子を用いるn型トランジスタと正孔を用いるp型トランジスタを組み合わせ回路を形成する。今回の検討では、n型用すなわち電子に対するSBHを低減する異種金属としてYを用い、p型用すなわち正孔に対するSBHを低減する異種金属としてPtを用いた。

Si上に形成した厚さ20～40 nmのNiSi薄膜の上にYあるいはPtを成膜し、約400℃程度の熱処理を行った。これらの試料に対し、二次イオン質量分析法を用いて、Y及びPtに関する深さ方向の濃度プロファイル調べた結果を図2に示す。NiSiとSiの界面においてY及びPtのピークが存在しており、YやPtが界面に偏析していることがわかる。

次に、NiSiに電圧を印加したときの、NiSiとSiの界面を横切って流れる電流を、印加電圧に対してプロットしたものを図3に示す。図3(a)はn型Si基板を用いて、Yを偏析させた場合とさせない場合について比較している。

NiSiに負の電圧を印加した場合、電子は負の電荷を持っているため、Si中の界面付近の電子は反発力を感じて界面から遠ざかり、界面付近の電子密度が低くなる。その結果、ショットキー障壁を乗り越えられる電子の割合が減り、電流はSBHの影響を強く受けるようになる。これを逆電流と呼ぶ。

Yを偏析させた場合は、偏析させない場合に比べて逆電流が著しく増加しているが、これは前述のように、両者のSBHの



違いを反映した結果である。すなわち、Yを偏析させた場合に逆電流が増加しているのは、SBHが低くなって障壁を乗り越えられる電子数が増加していることを意味している。

一方、図3(b)はp型Si基板上で、Ptを偏析させた場合とさせない場合について比較している。正孔は正の電荷を持つため、正電圧側に逆電流が現れる。Ptを偏析させた場合に逆電流が増加しているのは、正孔に対するSBHが低くなったためである。

このように、異種金属をNiSiとSiの界面に偏析させると、SBHを低減できることが明らかになった。

異種金属の成膜条件や熱処理条件を変化させると、SBHの低減幅も変化する。Yの偏析について様々な条件で試料を作成し、電圧-電流特性を測定してSBHを評価した。SBHの

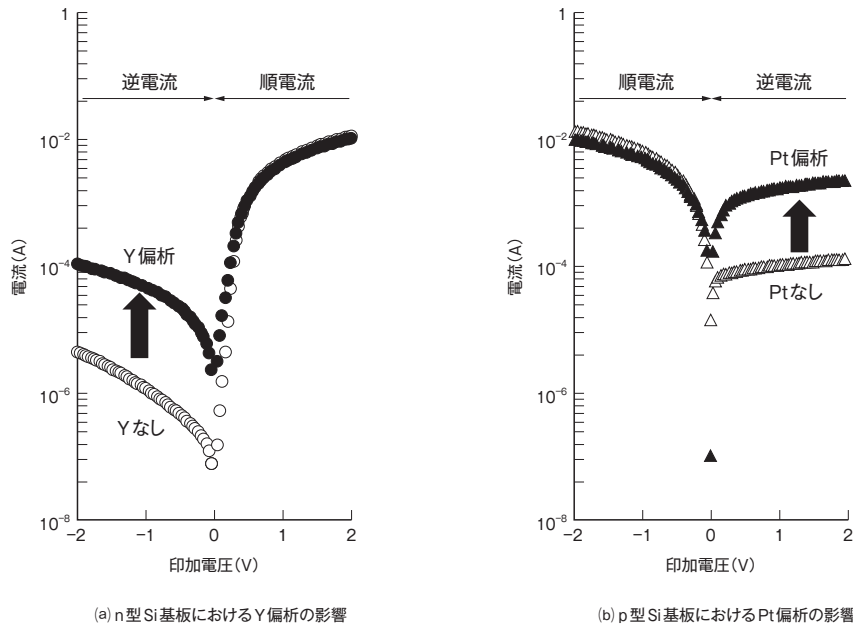


図3. NiSiとSiの接合における電流電圧特性 — YあるいはPtを偏析させると、偏析させない場合に比べて逆電流が増加する。このことから、異種金属をNiSiとSi界面に偏析させると、SBHを低減できることがわかる。

Current vs. voltage characteristics of NiSi/Si junctions with and without Y (left) and Pt (right) segregation

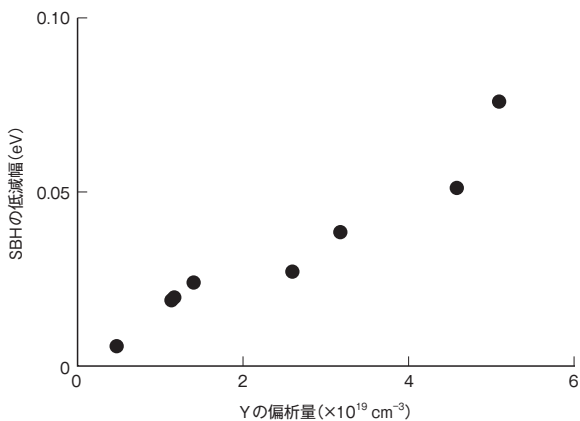


図4. Yの偏析量とSBHの低減幅の関係 — SBHの低減幅はYの偏析量に対して直線的に増加する。このことから、成膜や熱処理の条件を変えることで異種金属の偏析量を変化させ、界面におけるSBHをコントロールすることができる。

Relationship of Schottky barrier height reduction to amount of segregated Y

低減幅を、界面に偏析したYの量に対してプロットしたものを図4に示す。Yの偏析量に応じてSBHの変化量は大きくなることがわかる。つまり、成膜や熱処理の条件を変えることで異種金属の偏析量を変化させ、界面におけるSBHをコントロールすることができる。

Y及びPtの偏析プロセス条件を最適化したところ、電子及び正孔のそれぞれに対するSBHを約0.1 eV低減させることに成功した。

4 SBHの低減幅の改善

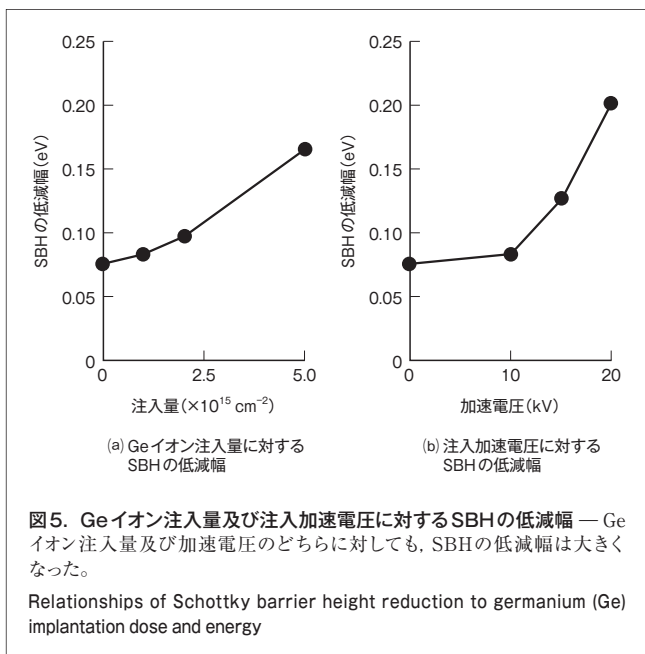
SBHを0.1 eV低減することで、接触抵抗を大きく低減できるが、より微細化が進めば要求される低減幅も更に大きくなるため、SBHをより低くすることが望ましい。

例えば、NiSiとn型Siの場合、NiSiとSiの界面のSBHがYによるSBHだけで決まるとすると、0.3 eV程度の低減幅が得られるはずである。しかし実際には、Yの成膜条件や熱処理条件を変化させても0.1 eV以上の低減は起こらない。このことは、Yの偏析量に上限があることを意味している。SBHを更に低減させるためには、Y偏析量の上限値を大きくする工夫が必要である。

Yは、NiSi中の粒界を拡散することで界面に偏析する。したがって、NiSiの結晶粒を細かくして粒界を増加させればYの拡散が増え、より大幅にSBHを低減できると考えられる。

そこで、NiSiにイオン注入を行ってアモルファス化し、NiSiの結晶粒を細かくしたうえでYの偏析プロセスを実施し、SBHを評価する実験を行った。NiSiに注入するイオン種としては、電気伝導特性に影響を与えないよう、Siと同じIV族元素であるゲルマニウム (Ge) を用いた。

Ge イオンの注入によってプレアモルファス化したNiSi上にYを成膜して熱処理を行った後のSBHの変化量を、Ge イオンの注入量及び注入加速電圧に対してプロットしたものを図5に示す。プロセス条件はすべて同一条件である。注入量、加速電圧のいずれを大きくしてもSBHの変化は大きくなった。Ge



以外に、Siイオンを用いて同様の実験を行ったところ、Geの場合と同様にSBHが低減した。このことから、図5に見られるSBH低減幅の増大の理由は、Ge固有の性質ではなく、イオンをNiSiに注入することによる物理的効果であるといえる。

このように、イオン注入によってNiSiの粒界を増やすことでSBHの低減幅を増大でき、この手法により当社は、SBH低減幅を従来約0.1 eVの値である0.2 eVまで増大させることに成功した。

5 あとがき

SiトランジスタのNiSi電極とSiの界面に異種金属を偏析させることで、NiSiとSiの界面におけるSBHを低減する技術を開発した。更に、偏析メカニズムの考察に基づいてSBHの低減幅を改善し、0.2 eVの低減幅を実現した。これは、接触抵抗を現在の数十%程度にまで低減できる値であり、次世代LSIのトランジスタの電極として十分低い接触抵抗が得られる⁽⁴⁾。

また、この技術は、現行のプロセスに若干の改善を加えるだけで実現可能であり、新規の電極材料を導入する場合に比べて、時間やコストの面でメリットが大きい。したがって異種金属偏析技術は、2012年以降における高性能LSIの電極技術として有望である。

文献

- (1) Kim, S. D., et al. "Detailed modeling of source/drain parasitics and their impact on MOSFETs scaling". Ext. Abst. 3rd IWJT. Tokyo, 2002-12, JSAP. p.1 - 4.
- (2) Lee, R. T. P., et al. "Novel Epitaxial Nickel Aluminide-Silicide with Low Schottky-Barrier and Series Resistance for Enhanced Performance of Dopant-Segregated Source/Drain N-channel MuGFETs". Dig. 2007 Symp. VLSI Tech. Kyoto, 2007-12, IEEE. p.108 - 109.
- (3) Lee, W.-J., et al. Work function variation of nickel silicide using an ytterbium buffer layer for Schottky barrier metal-oxide-semiconductor field-effect transistors. J. Appl. Phys. 101, 2007, p.103710-1 - 103710-3.
- (4) Nishi, Y., et al. "Successful enhancement of metal segregation at NiSi/Si junction through pre-amorphization technique". Dig. 2008 Symp. VLSI Tech. Honolulu, 2008-06, IEEE. p.192 - 193.



西 義史 NISHI Yoshifumi, Ph.D.

研究開発センター LSI 基盤技術ラボラトリー、理博。
微細MOSFETに関する研究に従事。応用物理学会会員。
Advanced LSI Technology Lab.



木下 敦寛 KINOSHITA Atsuhiro, Ph.D.

研究開発センター LSI 基盤技術ラボラトリー研究主務、工博。
MOSデバイスの研究・開発に従事。応用物理学会会員。
Advanced LSI Technology Lab.