

# 低コストMEMSパッケージング技術

## Low-Cost Wafer-Level MEMS Packaging Technologies

宮城 武史      小幡 進      杉崎 吉昭

■ MIYAGI Takeshi      ■ OBATA Susumu      ■ SUGIZAKI Yoshiaki

MEMS (Micro Electro Mechanical Systems) は、半導体デバイスでは実現が困難な機能や特性を得ることができる一方で、微細な機械可動部などを保護するためパッケージングにコストがかかるという課題があり、市場の拡大が困難な状況にある。

この課題を解決するために東芝は、MEMSを形成するウェーハ工程で素子を一括封止することで低コスト化が実現できる、インラインWLP (Wafer Level Package) 技術を開発した。この技術では、MEMS素子を常圧の状態中空封止する常圧気密構造、及び真空状態で封止する真空気密構造の作製が可能である。この封止技術を適用したRF (Radio Frequency) -MEMSデバイスとドライバICを積層して、厚さ0.8 mmと世界最薄<sup>(注1)</sup>のRF-MEMSマルチチップパッケージを実現した。

Microelectromechanical systems (MEMS) can provide functions and characteristics that are difficult to realize in a semiconductor device. However, the market for MEMS is restricted due to the high cost of packaging to protect micro-scale moving parts and so on.

Toshiba has developed two in-line wafer-level packaging (WLP) technologies for RF-MEMS that allow cost reductions to be attained. These technologies realize encapsulation under an atmospheric pressure condition and under a vacuum condition, respectively. Applying these technologies to wafer-level production via a front-end process, we have achieved the world's thinnest RF-MEMS multichip package of 0.8 mm in thickness by stacking a driver IC chip and a RF-MEMS chip with a thin-film hollow structure.

## 1 まえがき

微細な機械的要素と電子回路要素を融合したMEMS (Micro Electro Mechanical Systems) は、従来の半導体では得ることのできない機能を提供している。MEMSの産業化は、第1世代と呼ばれるMEMS素子の単体製品としての研究開発を終えて本格的な実用化時期に入っており、車載用各種MEMSセンサ、DMD (Digital Micro-mirror Device)、及びインクジェットプリンタヘッドなどは代表的な成功例である。最近では、更に高度な機能を実現するため、第2世代の構造であるMEMS素子と半導体デバイスを組み合わせた高集積複合MEMSの研究が進められている。

一方、MEMSの開発では素子技術とともにパッケージ技術が重要である。MEMSではパッケージングコストの製品コスト全体に占める割合が大きく、MEMS製品の価格を上昇させる一因になっている。このため、携帯電話など民生用モバイル機器で使われるRF (Radio Frequency) -MEMSでは、低コストのMEMSパッケージング技術の開発が強く望まれていた。

今回、東芝は、MEMS素子を形成する工程でウェーハ上の素子を一括で中空封止できる低コストのインラインWLP (Wafer Level Package) 技術及び、その技術を適用したRF-

(注1) 2008年5月にECTC (Electronic Components and Technology Conference) で発表、当社調べ。

MEMSチップとドライバICチップを積層実装するMEMSマルチチップパッケージング技術を開発した。この技術では、MEMSデバイスに要求される特性により、常圧気密状態又は真空気密状態での封止が選択できる。

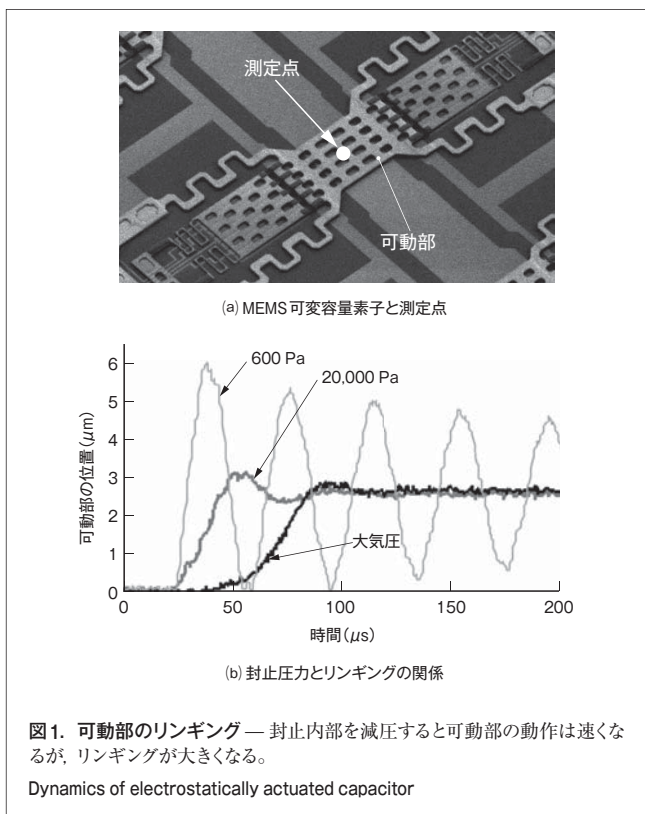
ここでは、RF-MEMS素子に適した常圧気密封止に関して、インラインWLP技術を用いた薄膜中空封止の構造、プロセス、及び信頼性について述べる。

## 2 薄膜中空封止の構造とプロセス

### 2.1 MEMSのリング現象

MEMS素子は通常中空に形成した可動部を持つため、パッケージングにおいても中空封止構造が不可欠である。一般的なMEMS素子のパッケージングには、素子をセラミックパッケージに実装する方法やシリコン (Si)ウェーハやガラスウェーハを加工したキャップで封止する方法が用いられているが、パッケージングにかかるコストが増大し、MEMSの製品競争力が低下するという課題があった。

そこで当社は、MEMS素子を形成するウェーハ工程段階で、薄膜を用いて素子を一括封止するインラインWLP技術を開発した。この技術を用いることで、低コスト化はもちろん、クリーン度の高い環境で封止まで完了できるため素子のダスト汚染を最小限にとどめることができ、MEMSデバイスの電気特性や信頼性の向上を図ることができる。



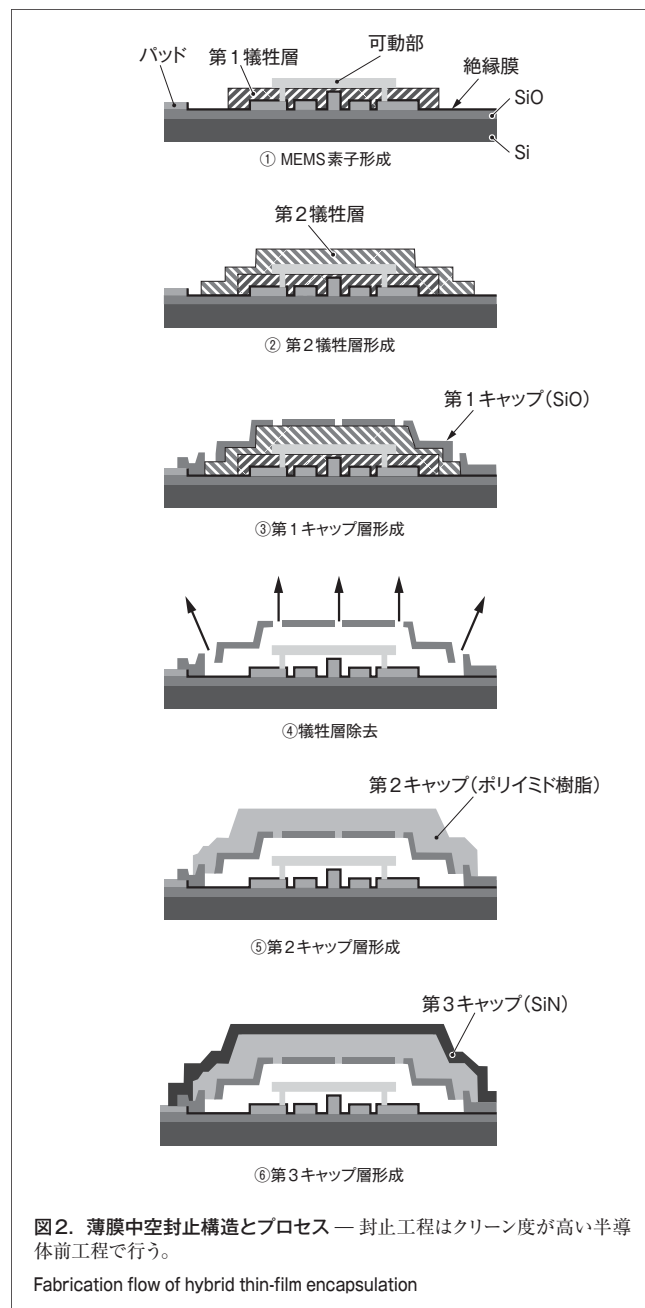
また、MEMS素子はデバイスが要求する封止環境でパッケージングを行わなくてはならない。例えば、中空素子を高速に動作させたい場合や熱的に断熱したい場合などは真空環境が必要である。RF-MEMSでは、可動部をプルイン状態（可動部が下部電極まで下がった状態）からプルアウト状態に移行する際、リングング（残留振動）が発生し電気特性を悪化させてしまう。

当社が開発したMEMS可変容量素子を用いて、封止圧力に対する測定点でのリングングの状態を測定した結果を図1に示す。RF-MEMS可動部の上下方向の動きをレーザドップラー振動計で測定した結果であり、駆動電圧をオフしプルアウトすると（20 μs 付近）、600 Paでは空気抵抗が小さいため高速で動作するもののリングングが収束せず、20,000 Paまで圧力を上げててもリングングの発生が確認された。

この結果から、RF-MEMSでは常圧での封止が必要であることが明らかになり、今回、有機薄膜と無機薄膜を積層した独自のハイブリッド型薄膜中空封止構造を開発した。

## 2.2 プロセスと構造

開発した薄膜中空封止の構造とプロセスを図2に示す。MEMS素子だけを形成する場合は①で第1犠牲層（有機系樹脂）を除去するが、封止を行う場合は第1犠牲層を除去せずに第2犠牲層（有機系樹脂）を形成する（②）。次に、プラズマ化学気相成長法（PE-CVD）により第1キャップとなる無機薄膜を成膜し犠牲層除去用のパターンを形成する（③）。その



後、ドライエッチングにより第1、第2犠牲層を同時に除去する（④）。更に、第2キャップとなるポリイミド膜を第1キャップ上に形成し、犠牲層除去用のパターンを閉じる（⑤）。最後に、第3キャップの防湿膜をPE-CVDで成膜しパターンニングすることで、常圧気密封止工程が終了する（⑥）。

次に、第2、第3キャップの材料選定について検討する。MEMSでは、可動部が対向電極に電氣的、あるいは化学的に固定されるスティクション（固着）と呼ばれる現象が発生する。当社は、駆動電極上の絶縁膜にチャージされる電荷を常時観測しながら、一定以上蓄積されると自動的に電圧の印加方向を反転して電荷を逃がすインテリジェントバイポーラ駆動方式を考案し、電氣的スティクションを解決した<sup>(1)</sup>。一方、化学的

スティクションについては、封止膜内に水分やガスの浸入を許さないプロセスや気密封止が重要である。第2キャップでは有機膜形成後の工程でスティクションの原因となるガスなどを出さない材料が必要になり、第3キャップでは防湿効果の高い材料が必要になる。

第2キャップの材料候補である各種の有機樹脂について、昇温脱離ガス分析法 (TDS) で分析した例を図3に示す。第2キャップ形成後に第3キャップを300℃程度まで上げてPE-CVDで成膜するため、この温度までは有機膜からのガス発生を抑制しなければならない。TDS分析の結果から、樹脂

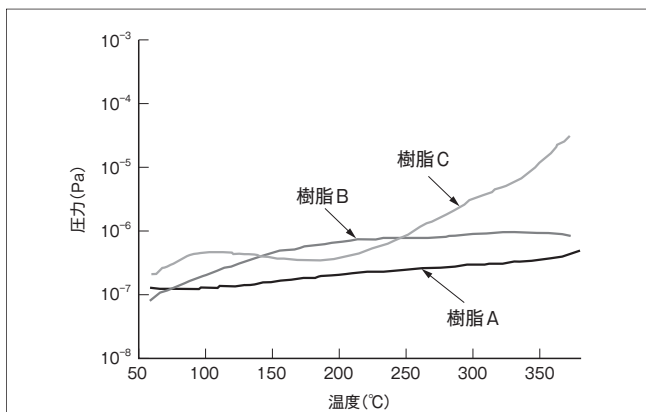


図3. 有機樹脂膜のTDS分析 — 硬化済みの有機樹脂膜を加熱しながら、発生するガス (圧力) を測定した結果である。

Results of thermal desorption spectroscopy (TDS) analysis of polymer thin film

Aの特性が良好であった。

第3キャップには前述したように高い防湿性が求められるが、特殊な膜ではコストに影響を与えるため、通常の半導体工程で形成できる膜が望ましい。今回は、シリコン酸化膜 (SiO) とシリコン窒化膜 (SiN) の適用を検討して、実験により防湿効果を比較した。その結果を図4に示す。(a)に示すように、まずSiウェーハ上にケイ酸エチル (TEOS) 膜を形成してパターニングした後、SiO又はSiNでカバーしたサンプルを作製する。次に、100℃の重水 (D<sub>2</sub>O) に6時間浸す。そのサンプルにつき、二次イオン質量分析法 (SIMS) を用いて、深さ方向に存在する重水素 (D) を分析した。なお、D<sub>2</sub>Oを使用したのは、分析の際に空気中の水分などの影響を避けるためである。分析の結果、(b)ではDがSiOを透過しTEOSまで達しているのに対して、(c)ではDはSiNに微量にとどまっている程度であり、SiNの防湿効果が非常に高いことが明らかになった。

### 3 薄膜中空封止構造の試作と信頼性評価

前述した材料の設定結果を基に、図2のプロセスで薄膜中空封止構造を試作した(図5)。(a)は上部から撮影した薄膜中空封止の外観、(b)はその断面写真、及び(c)は第1キャップの犠牲層の除去用パターンが第2キャップのポリイミド樹脂で埋められている部分の断面写真を示す。各層の膜厚は構造シミュレーションにより応力集中を最小にできる数値を求め、第1キャップ (SiO) の厚さを2.6 μm、第2キャップ (ポリイミド膜) を8 μm、及び第3キャップ (SiN) を1 μmとした。

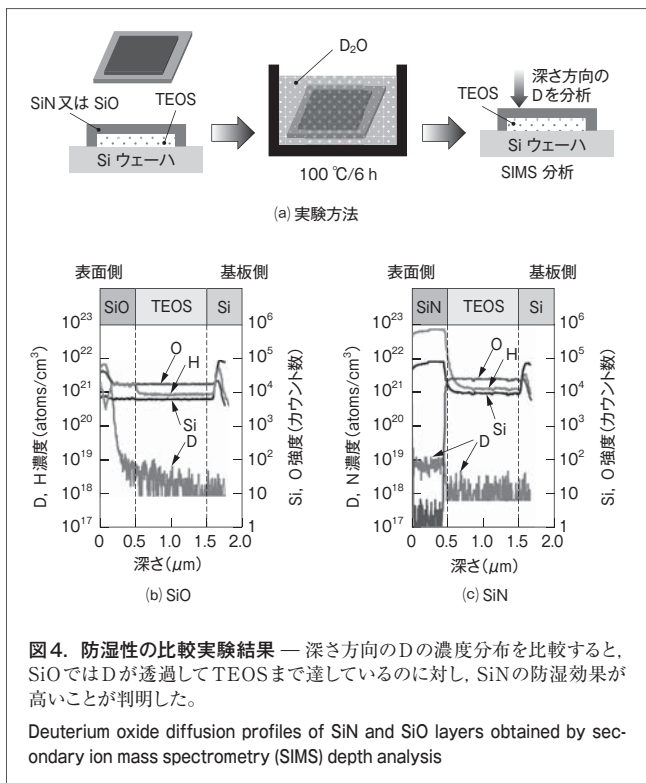


図4. 防湿性の比較実験結果 — 深さ方向のDの濃度分布を比較すると、SiOではDが透過してTEOSまで達しているのに対し、SiNの防湿効果が高いことが判明した。

Deuterium oxide diffusion profiles of SiN and SiO layers obtained by secondary ion mass spectrometry (SIMS) depth analysis

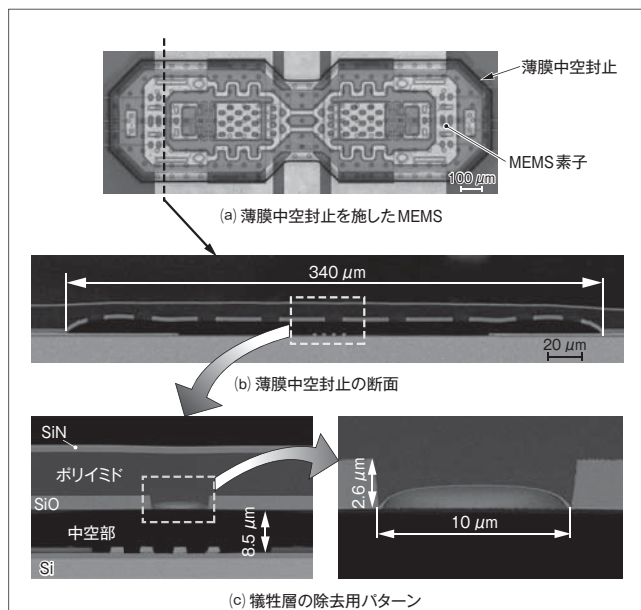


図5. 薄膜中空封止膜の試作例 — 犠牲層の除去用パターンがポリイミド樹脂で良好にふさがっていることが、断面の拡大写真(c)からわかる。

Experimental results of hybrid thin-film encapsulation

このプロセスにおける課題の中で特に重要なのは、犠牲層の除去用パターンを良好にふさぐ方法である。除去用パターンの形状、大きさ、及びピッチにより、犠牲膜のドライエッチング時に残渣(さ)が発生したり、第2キャップのポリイミド樹脂をスピコートした際に中空部へ浸入したりする可能性がある。更に、ポリイミド樹脂のスピコート条件や硬化条件も最適化が必要で、平面上に膜形成する条件では中空部が急速に膨張し不良の原因となっていた。これらの問題点に対してパターン設計とプロセスを最適化することで、図5(b), (c)に示すように中空部には十分な空間を確保することができ、犠牲層の除去用パターンを良好にふさぐことができた。

次に、試作した薄膜中空封止構造について初期信頼性試験を行った。試験項目は、熱衝撃試験及び耐リフロー試験の2項目で、まず耐リフロー試験を行った後、同じサンプルを用いて熱衝撃試験を行った。耐リフロー試験では、鉛フリーはんだのリフロー条件(最高温度:265℃, 10s以内)を用いてリフロー炉に5回流し、熱衝撃試験では-55~125℃(保持時間:各30min)の条件で20サイクル行った(試験サンプル数:n=24)。試験の結果、耐リフロー試験後及び熱衝撃試験

後のいずれにおいても薄膜封止膜に割れや膨れなどの不具合がないことを確認できた。

## 4 SiP

素子形成工程で封止まで終了したMEMSは、チップ状に個片化した後ドライバICチップと積層実装し、SiP(System in Package)にパッケージングする(図6)。

積層実装は、基板上にドライバICチップを実装後、その上にDAF(Die Attach Film)を用いてMEMSチップを接着しワイヤボンディングを行う。(d)は積層実装の状態を側面から観察した走査型電子顕微鏡(SEM)像で、問題なく実装できていることがわかる。積層実装後は、樹脂モールドを行い、(a)に示すようなパッケージ構造を得る。

このようにして完成したSiPは、厚さが0.8mmとRF-MEMSパッケージとしては世界最薄を実現した。

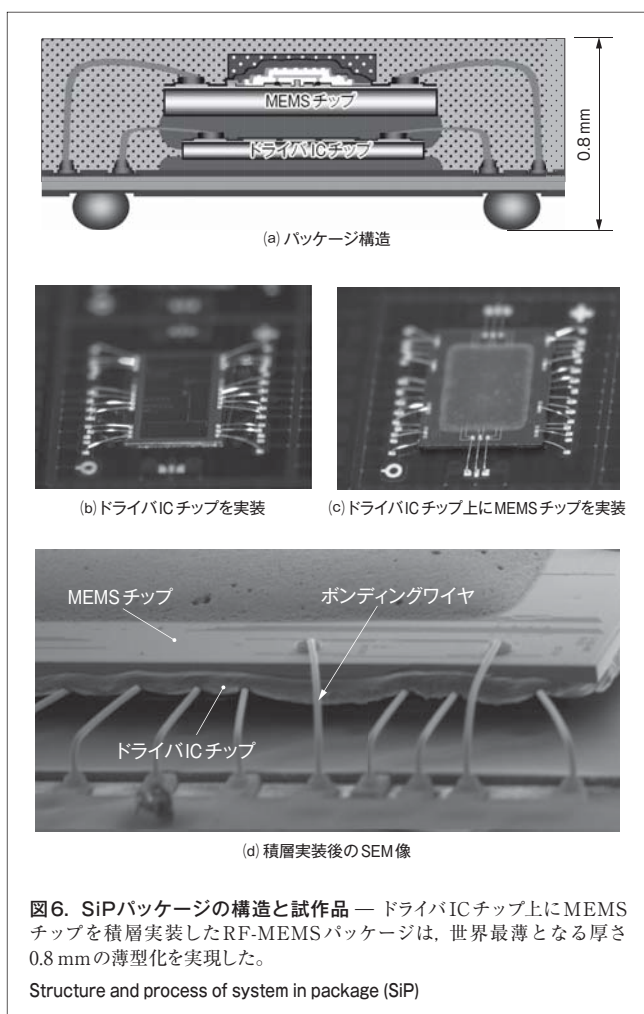
## 5 あとがき

MEMSを量産化するうえで課題であったMEMSパッケージの低コスト化を目的に、素子形成工程で中空封止までを行うインラインWLP技術を開発した。また、薄膜中空封止を行ったMEMSチップとドライバICチップを1個のパッケージに収納した世界最薄のSiPを実現した。

今後は、今回開発した技術をRF-MEMS開発に適用するとともに、MEMSの他分野へも適用を拡大していく。

## 文 献

- (1) 大黒達也, ほか. RF MEMS可変容量素子. 東芝レビュー. 63, 2, 2008, p.32-36.



宮城 武史 MIYAGI Takeshi

生産技術センター 実装技術研究センター主任研究員。  
RF-MEMSの研究・開発に従事。電子情報通信学会会員。  
Electronic Packaging & Assembly Technology Research Center



小幡 進 OBATA Susumu

生産技術センター 実装技術研究センター。RF-MEMSパッケージの研究・開発に従事。  
Electronic Packaging & Assembly Technology Research Center



杉崎 吉昭 SUGIZAKI Yoshiaki

セミコンダクター社 半導体研究開発センター 先端BEOL技術開発部主査。RF-MEMSパッケージの研究・開発に従事。  
日本化学会, エレクトロニクス実装学会会員。  
Center for Semiconductor Research & Development