

大画面時代の 鮮明な画像拡大技術

フレーム内再構成型 超解像技術 で鮮明に画像を拡大

デジタルテレビ(TV)などの機器が表示できる画素数は増加傾向にあります。DVDや地上デジタル放送などの画素数が少ない動画を再生するとき、画像拡大処理が必要となりますが、従来技術では、画像がぼやけるとい問題がありました。

東芝は、画像の鮮明さを保ちつつ画像拡大が行えるフレーム内再構成型 超解像技術を開発しました。超解像の高い処理負荷に対応するため、高性能プロセッサのCell Broadband Engine™(以下、Cell/B.E.™と略記)^(注1)を用い、超解像処理の実装を最適化して、リアルタイム実行を実現しました。

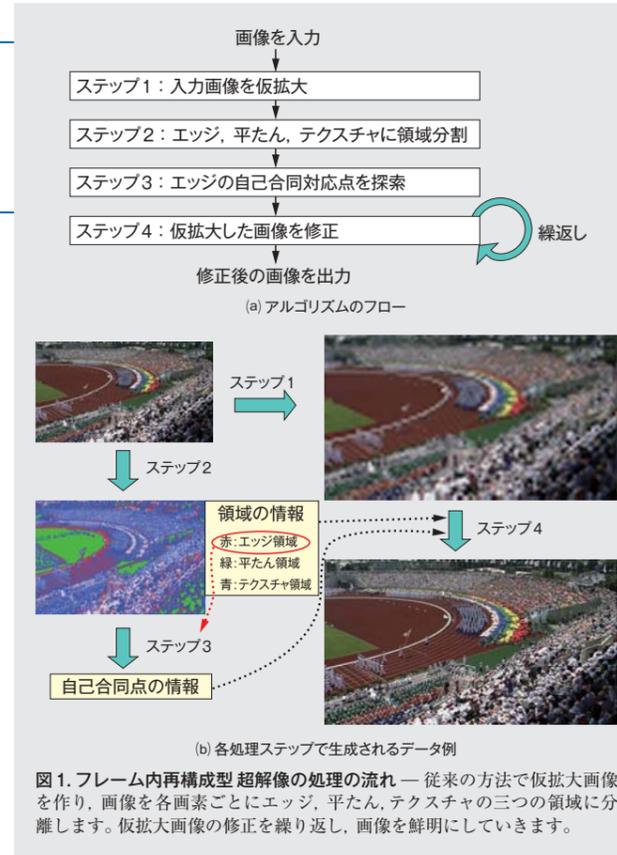


図1. フレーム内再構成型超解像の処理の流れ — 従来の方法で仮拡大画像を作り、画像を各画素ごとにエッジ、平たん、テクスチャの三つの領域に分離します。仮拡大画像の修正を繰り返し、画像を鮮明にしていきます。

画像拡大処理での問題

フルHD(1,920x1,080画素)表示可能なデジタルTVが一般的になりつつありますが、視聴対象の動画にはDVDや一部のデジタル放送番組など、画像1枚1枚が持つ画素数がフルHDに満たないものも依然として存在します。この場合、画素数を増やす処理、すなわち画像拡大処理を行う必要がありますが、単純な拡大処理を行うと、画像がぼやけるとい問題がありました。

フレーム内再構成型 超解像技術

東芝は、元の画像が持つ鮮明さをなるべく保持しながら画像を拡大できる、フレーム内再構成型 超解像技術⁽¹⁾を開発しました。

処理の流れを図1に示します。ステップ1では、従来の方法で仮拡大画

像を作ります。ステップ2では、画像を画素ごとに、図形のエッジ領域、画素値の変化がほとんどない平たん領域、及びエッジ、平たん以外のテクスチャ領域の三つの領域に分離します。ステップ3では、エッジ領域の各画素について、周辺の画素パターンが似ている、近傍にある画素位置(自己合同点と呼ぶ)を求めます。ステップ4では、画像全体にわたり、自己合同点、エッジ領域及びテクスチャ領域の画素周辺について、入力画像を参照しながら画素値の修正を行います。ステップ4を適切な回数繰り返すことで鮮明感が増します。

この技術は、従来の再構成型超解像に比べ、処理対象がフレーム内に限定され演算量が少なくなっています。しかし、それでも現在主流のパソコン(PC)のCPUで演算すると、実時間の

数倍以上の処理時間がかかる高負荷な処理です。ソフトウェアで製品に組み込む場合、Cell/B.E.™のような高性能プロセッサが必要になります。

高性能なプロセッサ

Cell/B.E.™の構成を図2に示します。SPE(Synergistic Processor Element)は、一つの演算を複数のデータに対して同時に行うSIMD(Single Instruction Multiple Data)演算が可能なプロセッサコアです。SPEのSIMD演算は、128ビット長のレジスタを持つデータを8、16、32、64ビットに分割し、同時実行が可能で、各演算はパイプライン実行^(注2)されます(図3)。

(注1) IBM、SONYグループ、東芝が共同で開発した高性能プロセッサで、Cell Broadband Engine、Cell/B.E.は、(株)ソニー・コンピュータエンタテインメントの商標。

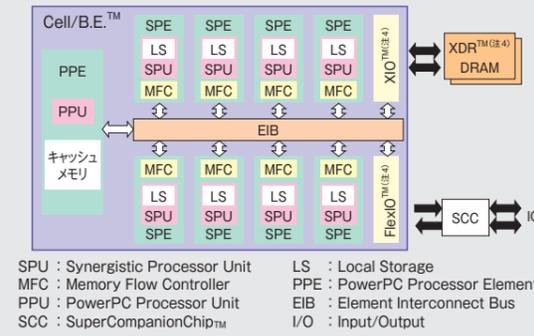


図2. Cell/B.E.™のブロック図 — ストリーム処理に向けたSPEと、オペレーティングシステムの実行などに向けたPPEから構成される、ヘテロジニアスマルチコアプロセッサです。

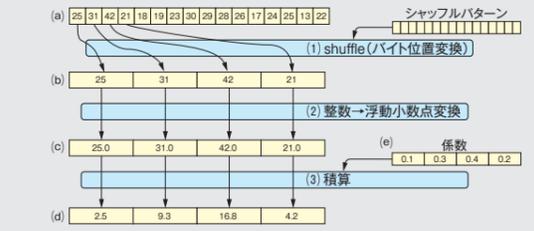


図3. SPEのSIMD演算の例 — 4個の画素値と浮動小数点の係数の積算を考えます。(a)に8ビットの画素値が16個(上位4個を演算対象とします)、(c)に4個の浮動小数点の係数がレジスタに保持されているとします。(1)で、shuffle命令により適切なシャッフルパターンを用い(b)のように置き換えます。(2)で、4個の整数を浮動小数点に変換し(c)を得ます。最後に(3)で、(c)と(e)の個々の要素で積算を行い、(d)の結果を得ます。

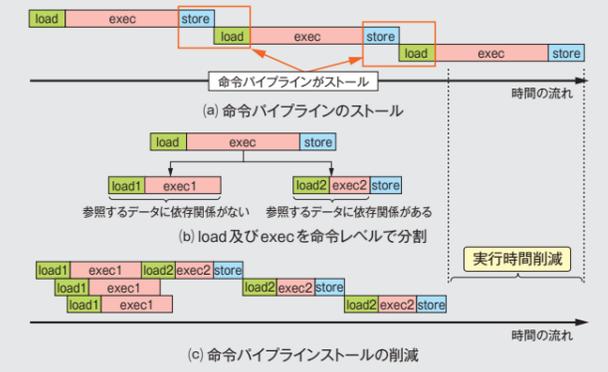


図4. 命令パイプラインストール削減の例 — (a)画素ごとに逐次的に修正すると、ある画素のstoreの処理が終わらないと次の画素修正のloadが開始できず、命令パイプラインがストールします。(b)参照するデータの依存関係に着目し命令列を分割します。(c)依存関係がない命令の同時処理により、命令パイプラインのストールが減り全体の実行時間が短くなります。

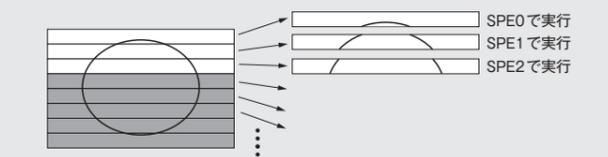


図5. プロセッサ並列化の例 — 画面を横長に分割し、いちばん上の領域の処理から順にSPE0~2を割り当て、並列実行します。白色の領域の処理後は、同様に灰色の領域についてもSPEを割り当てて実行していきます。

超解像のような高負荷な処理を高速に行うには、処理内容に対応して特にSPEに最適化したソフトウェアを実装し、十分に性能を引き出す必要があります。最適化には大きく分けて、命令レベルのものとプロセッサレベルのものがあります。

命令レベルの最適化

命令レベルの最適化として、SIMD演算と命令パイプラインによるものがあります。適切にデータ構造や処理を実装して、SIMD演算を活用し、処理効率を高めることができます。また、

(注2) 各命令を複数の工程に分割し、流れ作業で処理することにより単位時間当たりの命令の実行量を増やす、コンピュータの高速化技術の一つ。
(注3) 命令語が参照するレジスタの値が決まるまで命令の実行が遅延すること。
(注4) XDR、XIO、FlexIOは、米国及びその他の国におけるRambus社の商標。

命令パイプラインのストール^(注3)を抑制するため、演算対象のデータの依存関係を極力排除する必要があります。図4(b)に示すように、命令列を分割し、(c)のように三つの画素値をまとめて修正することで、命令パイプラインのストールが減って処理性能が向上します。

プロセッサレベルの最適化

プロセッサレベルの最適化として、例えば処理対象のデータを空間分割し、それぞれを別のSPEに割り当てて同時に実行することができます(図5)。当社は、Cell/B.E.™のようなマルチコアプロセッサ向けに、複数のプロセッサコアに適切な処理の割り振り、処理間の同期を適切に行える枠組みを開発し⁽²⁾、超解像処理に適用しました。

今後の展望

この技術は、当社のSpursEngine™搭載AVノートPCに適用されています。今後も超解像技術の更なる画質向上とSPEへの最適化を行い、Cell/B.E.™を搭載したTVなどへの展開を目指し開発を進めていきます。

文献

- 松本信幸、ほか、フレーム内再構成型超解像の領域適応処理による高画質化の検討。信学技報、108、4、IE2008-6、2008、p.31-36。
- 境 隆二、マルチコア向けソフトウェア最適化技術。東芝レビュー、62、8、2008、p.62-63。

今田 敬

デジタルメディアネットワーク社
コアテクノロジーセンター
エンベディッドシステムコア技術開発部 部長