

# 高チャネル移動度と高信頼性を両立した SiC-MOSFET

SiC-MOSFET with High Channel Mobility and High Reliability

鈴木 拓馬

畠山 哲夫

四戸 孝

■ SUZUKI Takuma

■ HATAKEYAMA Tetsuo

■ SHINOHE Takashi

炭化ケイ素 (SiC) は高耐圧で超低損失の次世代パワーエレクトロニクス材料として期待されている。シリコン (Si) リミットを大きく超える超低損失 SiC-MOSFET (金属酸化膜半導体型電界効果トランジスタ) を実現するためには、高チャネル移動度の実現が不可欠であり、最適なゲート酸化膜形成法の研究が進められている。しかし、SiCゲート酸化膜にはカーボンが含まれているなどの理由から信頼性が懸念されていた。

東芝は、高チャネル移動度と高信頼性の両立を目指し、ドライ酸化法にパイロジェニック再酸化法を組み合わせた新しいゲート酸化膜形成方法を開発した。この方法により、 $93 \text{ cm}^2/\text{Vs}$  という世界トップレベルの高チャネル移動度と絶縁破壊の注入電荷量が  $17.5 \text{ C}/\text{cm}^2$  という高い信頼性を両立させることに成功した。

Silicon carbide (SiC) is considered to be the next-generation material for power switching devices because of its potentially low-loss switching and high blocking voltage performance. The achievement of a high-channel-mobility SiC metal-oxide semiconductor field-effect transistor (SiC-MOSFET) is imperative to realize an ultra-low-loss SiC-MOSFET that exceeds the silicon limit. On the other hand, SiC gate oxide reliability has been considered to be insufficient because the gate oxide layer contains carbon.

Toshiba has developed the "dry oxidation + pyrogenic reoxidation" gate oxidation method in order to attain both high channel mobility and high reliability. Using this method, we have achieved both the world's top level of channel mobility ( $93 \text{ cm}^2/\text{Vs}$ ) and high reliability (charge to breakdown:  $17.5 \text{ C}/\text{cm}^2$ ).

## 1 まえがき

炭化ケイ素 (SiC) は、シリコン (Si) より絶縁破壊電界強度 ( $E_{bd}$ ) が1けた程度大きく、耐圧を保持するためのドリフト層を1/10程度まで薄くでき、パワーデバイスの低損失化が可能である。そのほかにも、高温動作、高い熱伝導度、及び大きな飽和電子ドリフト速度などの優れた物性を持っていることから、次世代パワーエレクトロニクス材料として大きく期待されている。しかし、SiCでは、高チャネル移動度が実現できても信頼性は十分でなかった。

今回東芝は、新しいゲート酸化膜形成方法を開発し、世界トップレベルのチャネル移動度と高信頼性を実現した。ここでは、その概要と特長などについて述べる。

## 2 ゲート酸化膜の形成方法

4H-SiC<sup>(注1)</sup> は六方晶型結晶構造を持ち、バンドギャップエネルギー ( $E_g$ ) が  $3.26 \text{ eV}$  のワイドギャップ半導体材料である。

(注1) SiCは結晶学的に同一の組成で、積層方向に対し多様な結晶構造をとる。4H-SiCは多数ある結晶多形の一つで、4は積層方向の1周期中に含まれるSiC単位層の数を、Hは六方晶という結晶構造を表している。

一般に (0001) 面をシリコン面、(000 $\bar{1}$ ) 面をカーボン面と呼び、4H-SiCのシリコン面とカーボン面とでは結晶のイオン性や、ボンドシーケンスの違いなどの影響から異なる表面や界面の物性を示す。例えば、最適な結晶成長や研磨の条件、化学エッチング時のエッチング速度、及び熱酸化速度などに違いが生じる。そのため、4H-SiC MOSFET (金属酸化膜半導体型電界効果トランジスタ) を作製する際には使用する結晶面によってゲート酸化条件などの最適化が必要で、ゲート酸化法の違いが反転チャネル移動度 ( $\mu_{FE}$ ) や酸化膜信頼性に大きな影響を与える。そのような理由から、使用する結晶面によって最適なゲート酸化膜の作製条件が異なる。シリコン面に対しては酸素 ( $\text{O}_2$ ) を使ったドライ酸化や一酸化窒素 ( $\text{NO}$ ) 又は一酸化二窒素 ( $\text{N}_2\text{O}$ ) を使った酸窒化、カーボン面に対しては  $\text{O}_2$  と水素 ( $\text{H}_2$ ) の燃焼によるパイロジェニック酸化 (ウエット酸化) など、結晶方位面に応じた様々な酸化方法が提案され、ゲート酸化膜の形成方法及び MOS チャネル移動度やゲート酸化膜信頼性の向上に関する研究が盛んに進められている。

当社では SiC-MOSFET に関して、シリコン面と比較して高い  $\mu_{FE}$  が達成されているカーボン面に着目して研究開発を行ってきた。シリコン面を選択した場合、トレンチ底面の酸化膜がトレンチ側面 (11 $\bar{2}$ 0) のゲート酸化膜よりも薄くなってしまふ。また酸化速度は、結晶面が (000 $\bar{1}$ ) のときもっとも速く、(0001)

のときも遅い。(11 $\bar{2}$ 0)のときはその中間である。これらの理由で、チャネル移動度の観点だけでなく、将来プレーナ型ゲート構造からオン抵抗をもっとも低減できるトレンチ型ゲート構造への展開を考えた場合でも、カーボン面の使用はメリットが多いと考えられる。

SiC上にゲート酸化膜を作製するにはSiプロセスと同様、熱酸化法が適用できる。Siの熱酸化と異なる点は、SiCはSiと比べて酸化速度が遅いために比較的高温が必要であること、SiC基板には多くの結晶欠陥があること、酸化反応に加えてカーボンの脱離があることなどが挙げられる。これらSiCの酸化反応のダイナミクスは、第一原理分子動力学シミュレーションによる解明が試みられている<sup>(1), (2)</sup>。

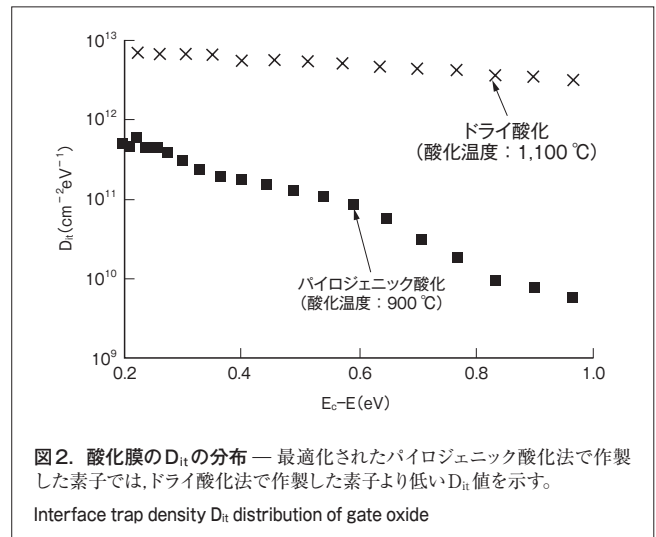
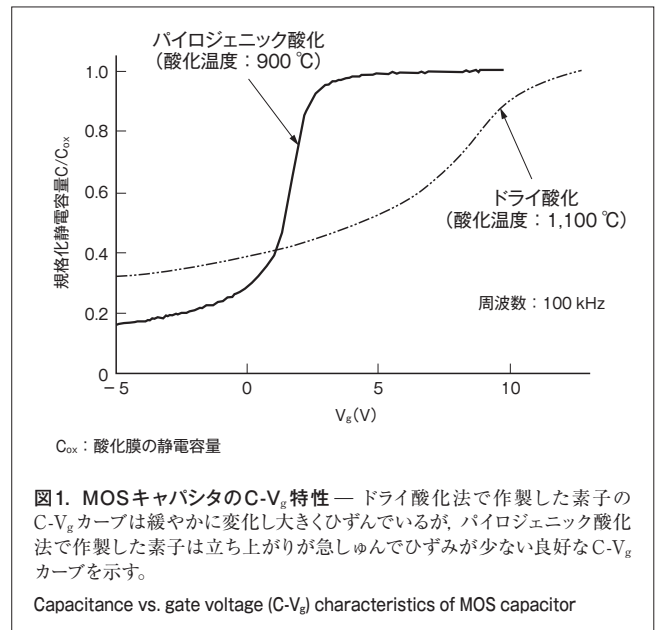
また、SiCの酸化条件によっては二酸化ケイ素(SiO<sub>2</sub>)/SiC界面に中間層が形成されることが、断面TEM(Transmission Electron Microscope: 透過型電子顕微鏡)による観察<sup>(3)</sup>やエリプソメトリ<sup>(注2)</sup>による解析結果から確認されており<sup>(4)</sup>、熱酸化膜中の残留カーボンやSiサブオキサイドなどの欠陥が界面準位や固定電荷を形成し、 $\mu_{FE}$ 及び酸化膜信頼性に悪影響を与えることが報告されている。

SiCのゲート酸化条件として、一般にSiプロセスで用いられるようなゲート酸化条件をそのまま適用した場合、SiO<sub>2</sub>/4H-SiCの界面準位密度( $D_{it}$ )はSiO<sub>2</sub>/Siと比較して1~3けた程度高くなる。そのため、最適化されていないゲート酸化条件下では $\mu_{FE}$ の極めて低いものしか得られず、SiCの酸化メカニズムを解明し、SiCに最適な酸化方法を見いだすことは重要な研究課題である。

4H-SiC MOSFETを作製する際に使用される代表的な結晶面として(0001)面、(11 $\bar{2}$ 0)面、及び(000 $\bar{1}$ )面があるが、酸化温度で変わるものの熱酸化速度は結晶面方位によって大きく異なり、(000 $\bar{1}$ )面の酸化速度は(0001)面の数倍にもなる。すなわち、4H-SiCの結晶面方位によっても酸化メカニズムが異なると考えられ、結晶面方位によって高チャネル移動度を実現するために最適な酸化手法が異なる。カーボン面においては、高チャネル移動度を実現するために用いられるゲート酸化法の一つとしてパイロジェニック酸化法が用いられる。

### 3 カーボン面4H-SiC MOSFETの反転チャネル移動度

ドライ酸化法と最適化されたパイロジェニック酸化法で作製した4H-SiC n型MOSキャパシタについて、周波数100 kHzでの合成静電容量(C)のゲート電圧( $V_g$ )依存性を図1に示す。理想的なC- $V_g$ カーブは、 $V_g$ が0 V付近で立ち上がり急しゅんな曲線である。ドライ酸化法で作製した素子のC- $V_g$ カーブ



は緩やかに変化しひずみが大きく、パイロジェニック酸化法で作製した素子のC- $V_g$ カーブは急しゅんでひずみが少ない。

high-low法<sup>(注3)</sup>を用いて算出した酸化膜の $D_{it}$ 分布を図2に示す。ドライ酸化法で作製した素子は、 $D_{it}$ が10の12乗台と非常に高い値に分布している。しかし、パイロジェニック酸化法で作製した素子では、 $\mu_{FE}$ との相関が強い<sup>(5)</sup>伝導体端からのエネルギー準位( $E_c - E$ )の浅い0.2eV付近の $D_{it}$ は $4.8 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ と低い値を示した。また、フラットバンドシフト電圧( $V_{fb}$ )<sup>(注4)</sup>との相関が強い $E_c - E$ の深い0.8eV付近の $D_{it}$ は10の10乗台まで低減している。

ドライ酸化膜よりもパイロジェニック酸化膜が低い $D_{it}$ を示す理由は、ドライ酸化に比べパイロジェニック酸化は酸化力が

(注2) 物質の表面で光が反射するときの偏光状態の変化(入射と反射)を観測し、そこから物質に関する情報を求める方法。

(注3) 高周波C- $V_g$ カーブと擬静的C- $V_g$ カーブの差から $D_{it}$ 分布を求める手法。

強いために、酸化膜中及び界面の残留カーボンの脱離が促進されたためと考えられる。更にパイロジェニック酸化では、SiCの酸化と同時に水蒸気中の水素原子が界面のダングリングボンド<sup>(注5)</sup>を効果的に水素終端することで $D_{it}$ を低減している。パイロジェニック酸化試料のSIMS (Secondary Ion Mass Spectrometry: 二次イオン質量分析) 測定の結果からも、 $3 \times 10^{21}$  atoms/cm<sup>3</sup>の高濃度水素が酸化膜界面に局在しているこ

とが確認される(図3)。

nチャネル横型MOSFETの $I_d$ (ドレイン電流)- $V_g$ 特性及び $\mu_{FE}$ を図4に示す。評価に用いたnチャネル横型MOSFETのゲート長は100  $\mu\text{m}$ , ゲート幅は150  $\mu\text{m}$ である。パイロジェニック酸化法で作製されたMOSFETは、しきい値電圧が1.7 Vのノーマリオフ動作を示し、 $\mu_{FE}$ は世界最高レベルの107 cm<sup>2</sup>/Vsを実現している。一方、ドライ酸化法で作製されたMOSFETではチャネル移動度が極めて低く、測定不能であった。これらの結果は $D_{it}$ の大小関係と適切な対応を示している。

#### 4 カーボン面4H-SiC MOSFETゲート酸化膜の信頼性と問題点

パイロジェニック酸化法で作製されたゲート酸化膜は、高チャネル移動度を達成することができた一方、ドライ酸化法で作製された酸化膜と比較してち密さに欠け、酸化膜中のヒドロキシ基(OH基)が多量に含まれるなどの理由から、酸化膜の信頼性に対して懸念が残る。

カーボン面4H-SiCにパイロジェニック酸化法で作製した直径100  $\mu\text{m}$ のn型MOSキャパシタの $E_{bd}$ 分布を図5に示す。一般にSi熱酸化膜の $E_{bd}$ は約12 MV/cmを示すが、4H-SiCカーボン面のパイロジェニック酸化膜の $E_{bd}$ は8 MV/cm程度と低いことがわかる。これは、パイロジェニック酸化膜中のOH基が $E_{bd}$ を低下させていると考えられる。酸化膜中のOH基を取り除くためには不活性ガス雰囲気でのアニール<sup>(注6)</sup>による脱水処理が有効であるが、アニール処理は酸化膜中からOH基を脱離させるとともに、SiO<sub>2</sub>/SiC界面のダングリングボンドを終端していた水素までも脱離させてしまうため、 $D_{it}$ の上昇及び $\mu_{FE}$ の低下を引き起こす<sup>(6)</sup>。

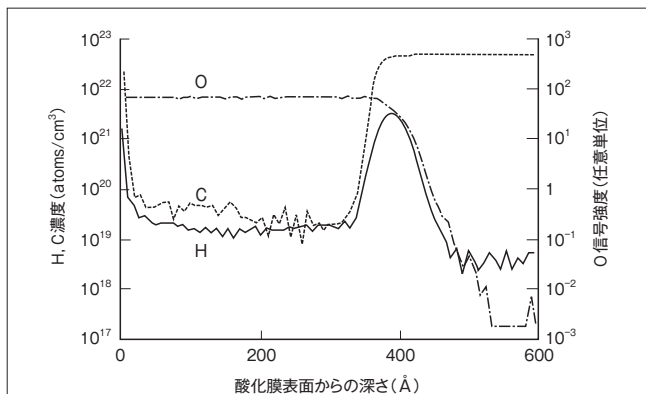


図3. パイロジェニック酸化法で作製したゲート酸化膜のSIMS深さ方向の濃度分布 — SIMS測定の結果、酸化膜界面に高濃度の水素が局在していることがわかる。

Secondary ion mass spectrometry (SIMS) depth profile of gate oxide fabricated using pyrogenic oxidation method

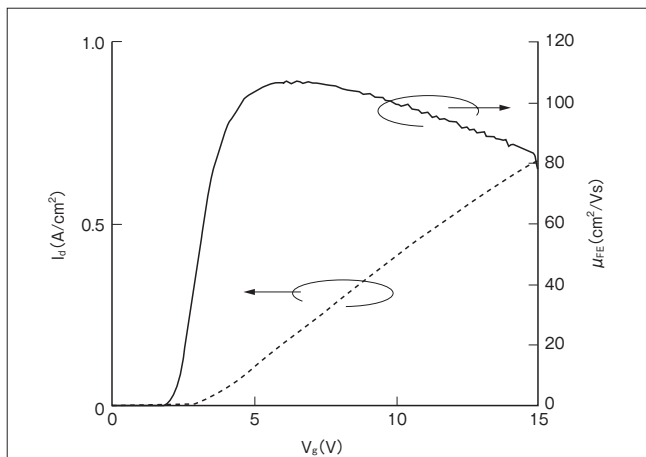


図4. パイロジェニック酸化法で作製したnチャネル横型MOSFETの $I_d$ - $V_g$ 特性及び $\mu_{FE}$  — しきい値電圧1.7 Vのノーマリオフ動作を示し、 $\mu_{FE}$ は世界トップレベルの107 cm<sup>2</sup>/Vsを実現した。

Drain current vs. gate voltage ( $I_d$ - $V_g$ ) characteristics and inversion channel mobility of lateral n-type MOSFET (nMOSFET) fabricated using pyrogenic oxidation method

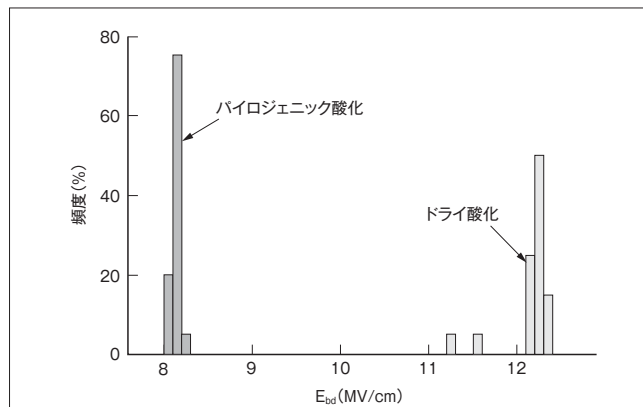


図5. ゲート酸化膜の $E_{bd}$ 分布 — パイロジェニック酸化法で作製したゲート酸化膜は $E_{bd}$ が低く信頼性が懸念される。

Field to breakdown  $E_{bd}$  distribution of gate oxide

(注4) ゲート電圧が印加されないとき、酸化膜中の固定電荷などによって曲げられた半導体表面のエネルギーバンドを補正するために必要な電圧。

(注5) 共有結合性物質において、格子欠陥近傍の原子、あるいは結晶表面の原子は、結合相手を失う。反応性に富み、結合に関与しない電子が占められている結合手をいう。

(注6) 結晶中の乱れやひずみとるために、一定時間高温に保つ工程のこと。



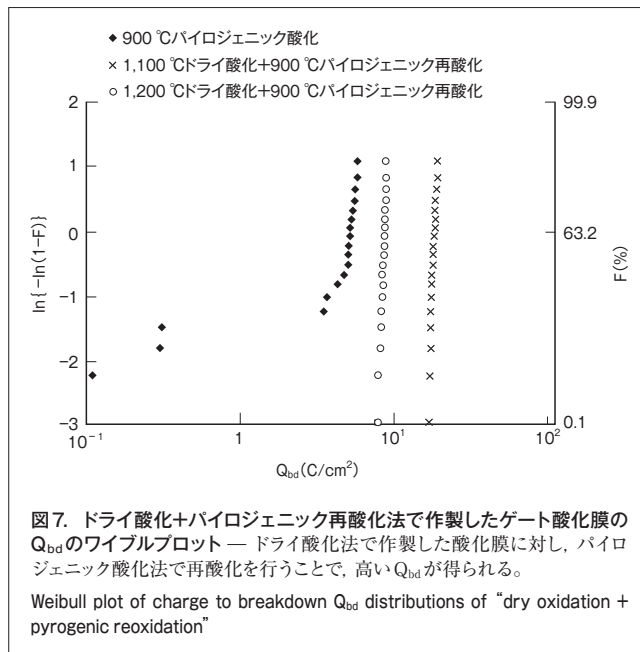
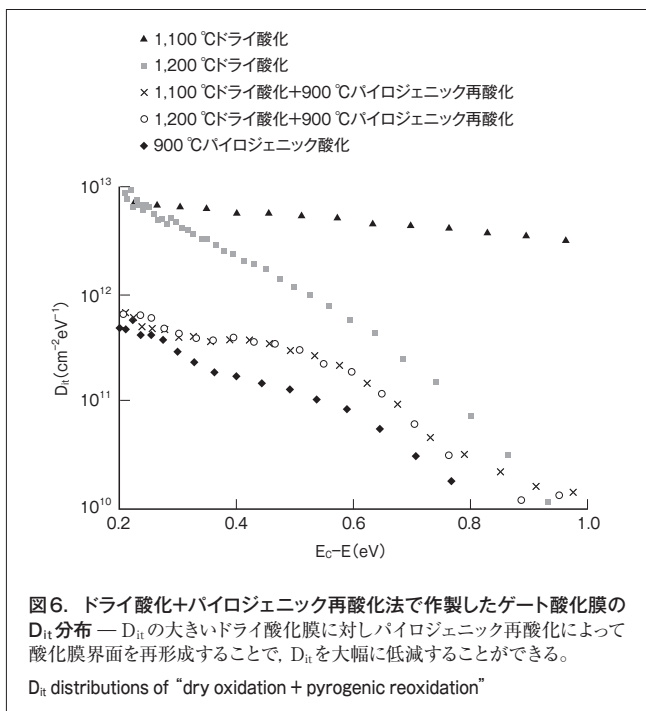
一方、カーボン面4H-SiCに1,100℃のドライ酸化法で作製したn型MOSキャパシタの $E_{bd}$ は12 MV/cm付近に分布しており、Si酸化膜と同等の $E_{bd}$ が得られていることがわかる。これは、ドライ酸化膜中には原理的にOH基が存在しないこと、パイロジェニック酸化温度よりも高温で酸化しているため、ち密な酸化膜が形成されていることが理由として考えられる。

## 5 4H-SiC MOSFETの高移動度と高信頼性の両立

前述の実験結果より、パイロジェニック酸化膜はMOS界面特性に優れ、高い $\mu_{FE}$ が実現できるが、 $E_{bd}$ が低く酸化膜の信頼性に懸念があること、また、ドライ酸化膜は $D_{it}$ が高く $\mu_{FE}$ は極めて低いが、 $E_{bd}$ が高く酸化膜の信頼性に優れていることを示した。

そこで、4H-SiCカーボン面の酸化膜形成方法として“ドライ酸化+パイロジェニック再酸化法”を考案し、高い $\mu_{FE}$ と高酸化膜信頼性の両立を試みた<sup>(7)</sup>。つまり、ドライ酸化によりち密なゲート酸化膜を形成後、パイロジェニック再酸化処理で良好なSiO<sub>2</sub>/SiC界面を再形成することで、高信頼性と高移動度を備えたゲート酸化膜を得る狙いである。

ドライ酸化膜に対してパイロジェニック再酸化を行ったときの $D_{it}$ 分布を図6に示す。比較のため、ドライ酸化だけで作製した試料と、パイロジェニック酸化だけで作製した試料の測定結果も示している。 $D_{it}$ の大きいドライ酸化膜に対しパイロジェニック再酸化を行うことで、パイロジェニック酸化だけの試料と同等の $D_{it}$ まで低減されていることがわかる。また、パイロジェニック再酸化後の $D_{it}$ 分布は再酸化前のドライ酸化温

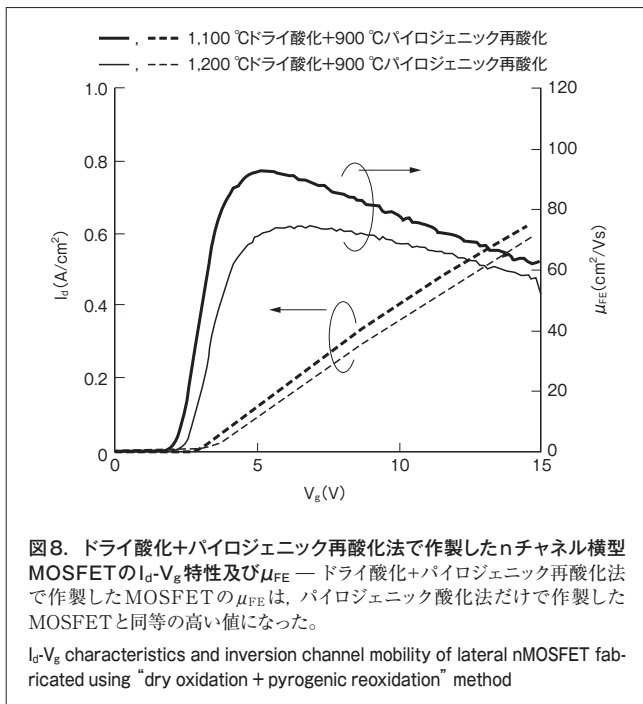


度に対しても大きな変化はなく、パイロジェニック再酸化条件で、 $D_{it}$ 分布が決定されることがわかる。つまり、 $D_{it}$ の制御には酸化最終段階、すなわち最終的な界面形成時の雰囲気制御が極めて重要である。

直径100  $\mu$ mのカーボン面4H-SiC n型MOSキャパシタの定電流TDDB (Time-Dependent Dielectric Breakdown) 信頼性試験における絶縁破壊注入電荷量 ( $Q_{bd}$ ) のワイブルプロット<sup>(注7)</sup>を図7に示す。ストレス電流密度は7 mA/cm<sup>2</sup>、測定温度は室温である。累積故障率 (F) 63%における $Q_{bd}$ はパイロジェニック酸化試料が5.0 C/cm<sup>2</sup>でもっとも低く、1,100℃ドライ酸化+パイロジェニック再酸化試料は17.5 C/cm<sup>2</sup>、1,200℃ドライ酸化+パイロジェニック再酸化試料は8.3 C/cm<sup>2</sup>を示した。この結果から、パイロジェニック再酸化前のドライ酸化温度は1,100℃程度が適当であることがわかる。また、ドライ酸化+パイロジェニック再酸化試料の $E_{bd}$ 分布のピーク値は10.2 MV/cmと、図5で示したドライ酸化膜とパイロジェニック酸化膜の中間の値であった。この結果は、ドライ酸化膜厚とパイロジェニック再酸化膜厚の比率に関係しているものと考えられ、パイロジェニック再酸化の効果が十分な程度にドライ酸化膜厚の比率を大きくすることで、 $E_{bd}$ 分布のピーク値を更に高められるものと思われる。

横型MOSFETの $I_d$ - $V_g$ 特性及び $\mu_{FE}$ を図8に示す。1,200℃ドライ酸化+パイロジェニック再酸化試料は1,100℃ドライ酸化+パイロジェニック再酸化試料と比較して移動度が低下している。これは、ドライ酸化温度が高すぎたために酸化膜界面

(注7) 時間に対する劣化現象や寿命を統計的に扱うために用いられる解析方法。Fは時間tに対する累積故障率で、縦軸に $\ln\{-\ln(1-F(t))\}$ 、横軸に $\ln(t)$ 、又は $\ln(Q_{bd})$ をプロットすることで、歩留まり、寿命、及び故障モードを推定するのに用いられる。



の粗さが上昇した影響によるものと考えており、図7に示した $Q_{bd}$ の低下とも関連があると思われる。1,100 °Cドライ酸化+パイロジェニック再酸化試料の $\mu_{FE}$ はパイロジェニック酸化膜に匹敵する93 cm<sup>2</sup>/Vsと高く、世界トップクラスの高い $\mu_{FE}$ と高酸化膜信頼性とを両立させることに成功した。

## 6 あとがき

高移動度と高信頼性を両立した4H-SiCカーボン面ゲート酸化膜の作製を目指し、酸化方法の検討を行った。その結果、ドライ酸化膜に対しパイロジェニック再酸化を行うことにより、良好な酸化膜質とSiO<sub>2</sub>/4H-SiC (000 $\bar{1}$ )界面を形成できることを見いだした。高信頼の酸化膜を形成するために最適な酸化法と、良好な界面を形成するために最適な酸化法とを分離してとらえることができるようになり、トレードオフ関係であった酸化膜信頼性とチャネル移動度とを両立させることに成功した。

当社は、これらの技術を適用した1,200 V耐圧設計の縦型パワーMOSFETを試作し、オン抵抗20 mΩ cm<sup>2</sup>を確認している。ただし、この結果は素子設計にかなり余裕を持たせた場合の結果であり、今後セルピッチの縮小を進めることで、更に低オン抵抗のSiC縦型パワーMOSFETを目指して開発を進めていく。

## 謝辞

この研究の一部は、独立行政法人 新エネルギー・産業技術総合開発機構 (NEDO) から委託された“パワーエレクトロニクスインバータ基盤技術開発”の成果である。この研究を進めるにあたり、ご協力いただいた独立行政法人 産業技術総合研究所 エネルギー半導体エレクトロニクス研究ラボの関係各位に感謝の意を表します。

## 文献

- (1) Miyashita, A., et al. Generation of Amorphous SiO<sub>2</sub>/SiC Interface Structure by the First-Principles Molecular Dynamics Simulation. Mater. Sci. Forum. 556-557, 2007, p.521-524.
- (2) Ohnuma, T., et al. Dynamical Simulation of SiO<sub>2</sub>/4H-SiC (0001) Interface Oxidation Process: from First-Principles. Mater. Sci. Forum. 556-557, 2007, p.615-620.
- (3) Zheleva, T., et al. Transition Layers at the SiO<sub>2</sub>/SiC Interfaces. ICSCRM2007 Technical Digest. We-P-50. Mater. Sci. Forum. 2009, in press.
- (4) Iida, T., et al. Measurements of the Depth Profile of the Refractive Indices in Oxide Films on SiC by Spectroscopic Ellipsometry. Jpn. J. Appl. Phys. 41, 2002, p.800-804.
- (5) Harada, S., et al. Relationship between channel mobility and interface state density in SiC metal-oxide-semiconductor field-effect transistor. J. Appl. Phys. 91, 2002, p.1568-1571.
- (6) Endo, T., et al. Ultrahigh Channel Mobility of MOSFET Fabricated on 4H-SiC (11-20) Face Using Wet Annealing. ICSCRM2007 Technical Digest. Fr-2B-3. Mater. Sci. Forum. 2009, in press.
- (7) Suzuki, T., et al. Effect of Gate Wet Reoxidation on Reliability and Channel Mobility of Metal-Oxide-Semiconductor Field-Effect Transistors Fabricated on 4H-SiC (000-1). ICSCRM2007. Mater. Sci. Forum. 600-603, 2009, p.791-794, in press.



鈴木 拓馬 SUZUKI Takuma

研究開発センター 電子デバイスラボラトリー。  
SiCパワー半導体素子の研究・開発に従事。応用物理学会  
会員。  
Electron Device Lab.



畠山 哲夫 HATAKEYAMA Tetsuo, Ph.D.

研究開発センター 電子デバイスラボラトリー主任研究員、理博。  
SiCパワー半導体素子の研究・開発に従事。応用物理学会  
会員。  
Electron Device Lab.



四戸 孝 SHINOHE Takashi

研究開発センター 電子デバイスラボラトリー研究主幹。  
Si縦型パワー半導体素子及びSiCパワー半導体素子の研究・  
開発に従事。電気学会、応用物理学会会員。  
Electron Device Lab.