

# RF CMOS技術による Bluetooth™無線トランシーバLSI

Bluetooth™ Transceiver LSI Employing RF CMOS Technology

阿川 謙一

小泉 正幸

間島 秀明

■ AGAWA Kenichi

■ KOIZUMI Masayuki

■ MAJIMA Hideaki

無線通信機器に対する多機能化の要求の高まりに伴い、微細化の進んだCMOS（相補型金属酸化膜半導体）技術による無線通信LSIの実現が注目を集めている。

東芝は、RF（Radio Frequency）CMOS技術による2.4 GHz帯Bluetooth™<sup>(注1)</sup>無線トランシーバLSIを開発した。このLSIは、Bluetooth™ V2.1+EDR（Enhanced Data Rate）の規格に対応し、世界最高レベルの受信感度を達成している。更に、半導体集積回路の国際学会CICC（Custom Integrated Circuits Conference）2007で報告した温度補償技術を用いることで、-40～+90℃の広い温度範囲にわたり高い受信感度を維持している。0.13 μm微細CMOS技術によるLSI製造と、電源電圧として主に1.5 Vを用いた回路の低電圧動作によって、低コスト・低消費電力化を実現した。将来は、大規模デジタルLSIとの1チップ混載も目指していく。

As wireless communication devices incorporate an increasing range of functions, the design of wireless communication LSIs using scaled complementary metal-oxide semiconductor (CMOS) technologies is now attracting considerable attention.

Utilizing a radio frequency (RF) CMOS technology, Toshiba has developed a 2.4 GHz transceiver LSI supporting Bluetooth™ V2.1 + enhanced data rate (EDR), which has achieved the world's highest level of sensitivity. Furthermore, by applying the temperature compensation technique, which was reported at the Custom Integrated Circuits Conference (CICC) 2007, the high sensitivity of the LSI can be maintained over a wide temperature range between -40 and +90°C. Fabrication in a scaled 0.13 μm CMOS technology and operation at a low supply voltage of 1.5 V result in low cost and low power consumption. We are now planning to integrate the LSI into a single chip with larger scale digital intellectual property (IP) in the near future.

## 1 まえがき

近年、CMOSプロセス技術の微細化の進展に伴い、トランジスタのいっそうの高速動作が可能になってきている。デジタル回路において、トランジスタのサイズが小さくなって負荷容量が減り論理スイッチングが高速化されるように、アナログ回路においても、トランジスタのゲート長が短くなって、より高周波での動作が可能になってきている。現在ではトランジスタの遮断周波数は100 GHzを超えており、従来は化合物半導体プロセス技術やシリコン（Si）バイポーラプロセス技術を用いて開発されていた無線トランシーバLSIを、Si CMOSプロセス技術で開発する試みがなされるようになってきた。

今回東芝は、CMOSプロセス技術を用いて、無線トランシーバLSIを実現するRF CMOS技術を確立し、近距離用無線通信Bluetooth™の規格に準拠した無線トランシーバLSI（以下、Deuceチップと呼ぶ）を開発した。ここでは、開発したRF CMOS技術の特徴とともに、無線トランシーバLSIの構成、バイアス電流合成方式による温度補償（BCS-TC：Bias

Current Synthesis Scheme for Temperature Compensation）技術など受信系に適用した技術、及び受信感度の測定結果について述べる。

## 2 CMOS技術による無線トランシーバLSIの開発

### 2.1 CMOS技術の特徴

無線トランシーバLSIをCMOS技術で開発する主な利点は、次のとおりである。

- (1) 低コスト CMOSプロセス技術は、工程数が少なく、量産規模が大きいいため、製造コストが安い。
- (2) 小面積 大規模デジタル回路との混載が可能で、システムを小面積化できる。
- (3) デジタル回路ブロックの活用 小面積で混載可能な、高性能で複雑なデジタル回路を用いてアナログ回路の補正が可能になる。更に、高性能なアナログデジタル変換器（ADC）なども入手しやすい。

一方、CMOS技術による開発での課題は、次のとおりである。

- (1) 低電源電圧 微細CMOSはトランジスタの耐圧の問題から電源電圧を低く抑える必要があり、アナログ回路も低い電源電圧で設計しなければならない。そのため、

(注1) Bluetoothは、Bluetooth SIG, Inc.が所有する登録商標であり、東芝は、許可を受けて使用。

使用できる回路方式も限定される。

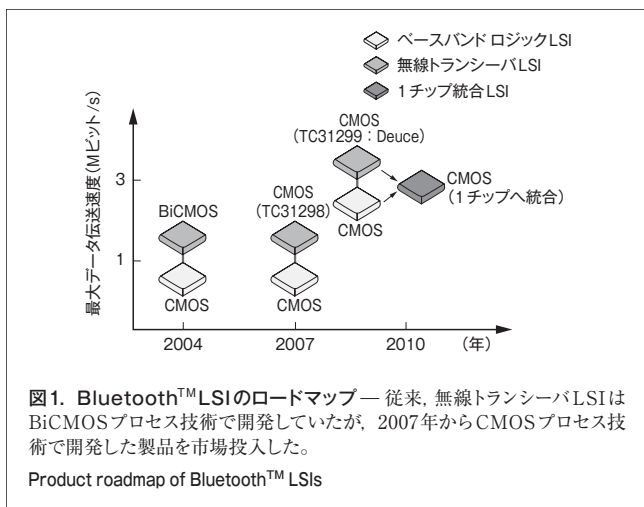
- (2) プロセスのばらつき 微細CMOSはゲート電極の加工やイオン注入のばらつきなどが原因で、トランジスタの電気的特性のばらつきが大きい。
- (3) 雑音 電荷が表面伝導型のCMOSは1/f雑音が大きく、無線トランシーバLSIの性能を劣化させる。
- (4) 温度依存性 電荷の移動度やしきい値などトランジスタ特性が温度により大きく変動する。

## 2.2 開発の経緯

このように、CMOS技術による開発では課題も多いが、当社は2000年からBluetooth™をモチーフとする無線トランシーバLSIの開発を開始した<sup>(1), (2)</sup>。無線信号の送受信を行う無線トランシーバLSIは、従来からCMOS技術で開発されている、通信パケットの生成や通信プロトコルの制御を行うベースバンドロジックLSI<sup>(3)</sup>と、**図1**に示すようにセットで用いられる。

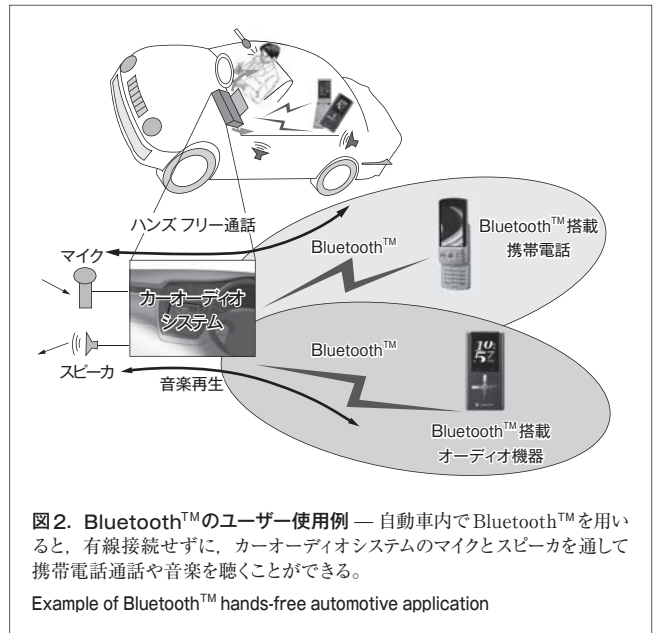
最初の開発では、0.18 μm CMOS技術を用いて、高周波特性を表現できるトランジスタのモデル化を行い、回路設計のためのシミュレーション環境を整えるところから始めた。完成品(型名: TC35654)は大規模量産には至らなかったが、モジュールメーカーから高い評価を得た。

次に、0.13 μm CMOS技術を用いて、Bluetooth™標準仕様のBR (Basic Rate) 規格対応のTC31298<sup>(4), (5)</sup>と、EDR規格対応のTC31299 (Deuceチップ)<sup>(5)</sup>を続けて開発した(図1)。これらのLSIは、回路設計や設計環境の更なる改善と、銅配線プロセスによる高性能な受動素子の開発などにより、Bi-CMOS (Bipolar CMOS) プロセス技術を用いていた前世代の無線トランシーバLSIに比べ、受信感度などで高性能化を実現している。開発の開始から7年の歳月を経て、当社初のRF CMOS製品の市場投入が実現した。



## 2.3 Bluetooth™の使用例

ここでは、多数あるBluetooth™使用例のうち、無線トラン



シーバLSIが使用される環境としてニーズが高まっている自動車室内での使用例を紹介する(図2)。

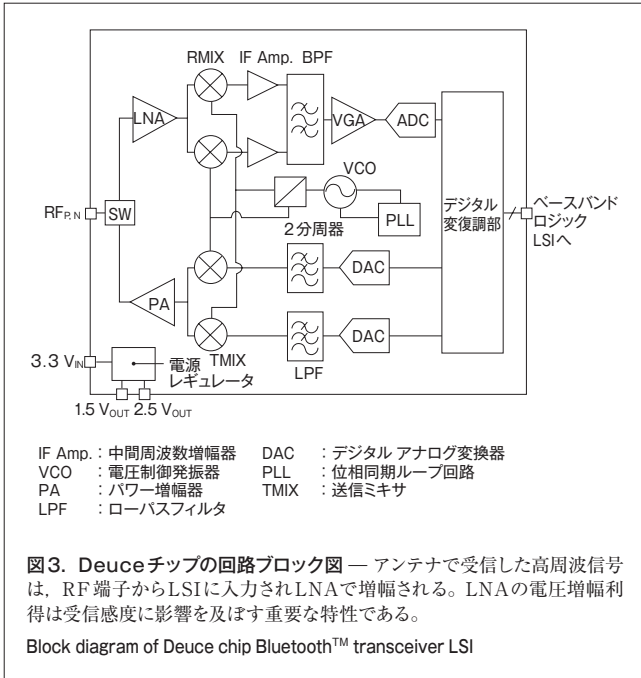
自動車のカーオーディオシステムに実装されたBluetooth™モジュールにより、車内に持ち込まれたBluetooth™搭載の携帯電話と音声データの無線通信が可能になる。これにより、カーオーディオシステムのマイクとスピーカに対して会話することで、自動車内におけるハンズフリーの電話通話ができる。当社のベースバンドロジックLSIには音声認識機能も実装されており、電話番号や短縮記号を話しかければ、その情報がBluetooth™によって携帯電話に送られ自動発呼もできる。

図2のような自動車の室内では、通信接続性を確保するため受信感度が高いほうが望ましく、また、その使用環境を考慮すると広い動作温度範囲が要求される。今回のDeuceチップの開発では、-40 ~ +90 °Cの温度範囲を目標にした。

## 3 無線トランシーバLSIの構成

開発したDeuceチップの回路ブロック図を図3に示す。受信系のアーキテクチャとしては低中間周波数 (Low-IF: Low Intermediate Frequency) 方式を採用している。

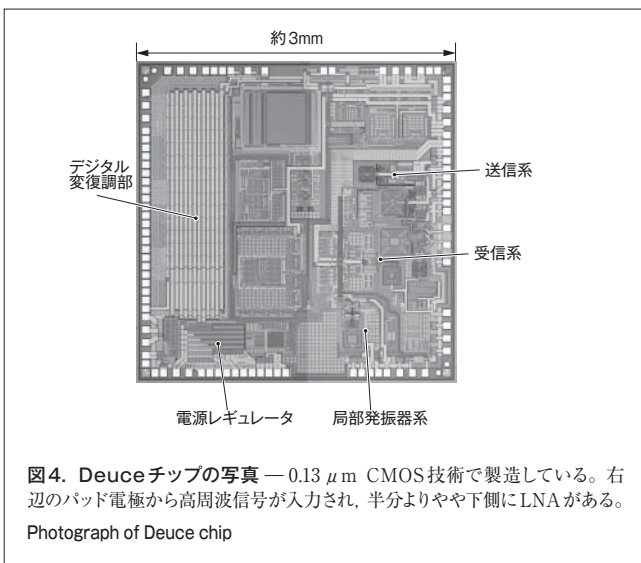
アンテナで受信されたRF信号は、チップ上に混載されている送受信切替スイッチ(SW)を通して低雑音増幅器(LNA)に入力され、信号は電力として約50倍(17 dB)増幅される。LNAの重要な働きは、雑音の発生をできるだけ抑えながら信号を十分に増幅することである。また、LNAで十分に信号が増幅されると、LNA以後の回路で加わる雑音の影響を相対的に小さくできる。このように、高い受信感度を達成するためにはLNAの性能が重要になり、-40 ~ +90 °Cの広い温度範囲にわたって高い受信感度を得るために、4章で述べ



るLNAの電圧増幅度が高温になっても低下しない工夫が必要となった。

LNAで増幅されたRF信号は、受信ミキサ (RMIX) で中間周波数に周波数が落とされた後、バンドパスフィルタ (BPF) で妨害波とイメージ波が除去される。その後、利得可変増幅器 (VGA) にてある一定の振幅に増幅され、アナログデジタル変換器 (ADC) でデジタル信号化されてデジタル変復調部に入力される<sup>(4), (5)</sup>。

Deuceチップの写真を図4に示す。0.13 μm CMOSプロセス技術で製造され、ポリシリコン層1層、金属配線層6層、及びパッド用金属層1層を備えており、MIM (Metal-Insulator-Metal) キャパシタ素子が形成できる。



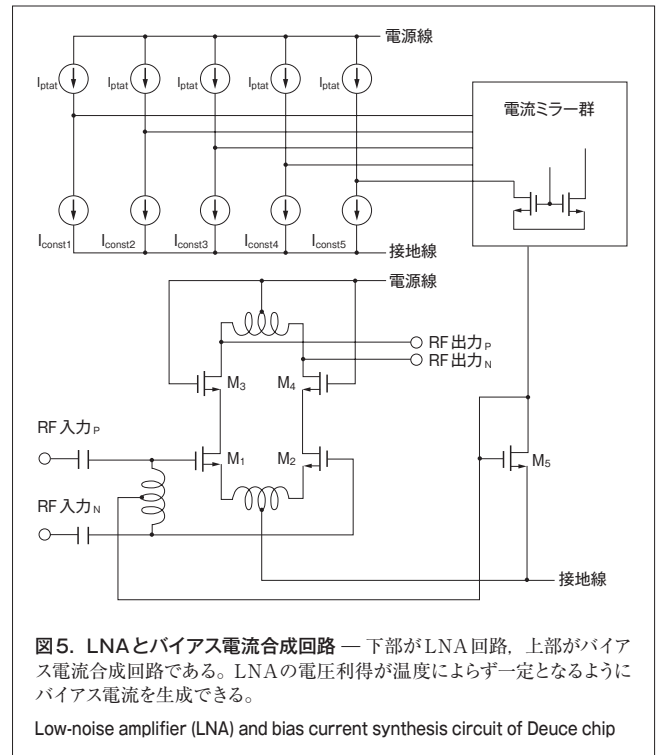
#### 4 受信系設計と受信感度評価

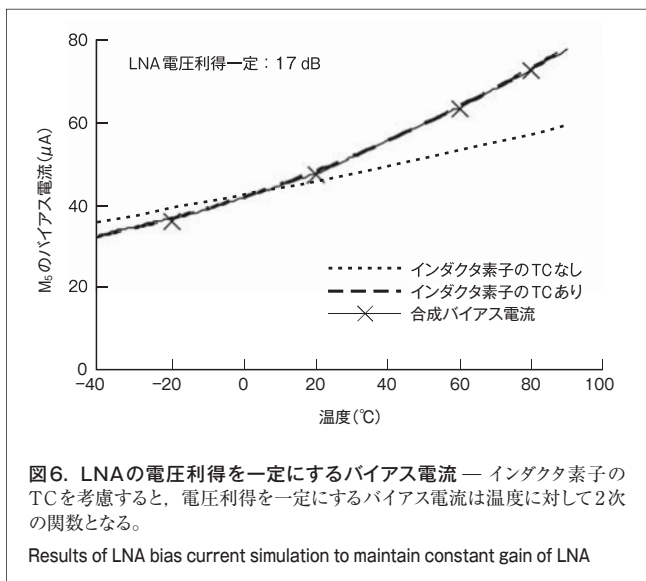
受信系設計の特徴としては、以下の3点が挙げられる。

まず、複素BPFの採用である<sup>(6)</sup>。従来は、イメージ波を除去するために、BPFの前に抵抗素子と容量素子で形成される受動ポリフェーズフィルタを配置していたが、この特性をBPFに取り込んだ複素BPFを設計することで、回路の小面積化を図った。

次に、VGAにおいて、CMOSスイッチの導通時の抵抗が低いという特長を利用した。VGAは抵抗帰還型の増幅器であり、複数の抵抗素子の接続をスイッチで切り替えることで抵抗素子アレイから成る帰還抵抗の値を変化させ、この抵抗値の変化に応じて電圧利得を変化させる。電圧利得の精度は抵抗素子の相対精度で決まることから、利得の可変幅が63 dBで可変ステップが1 dBの高精度なVGAを実現できた。

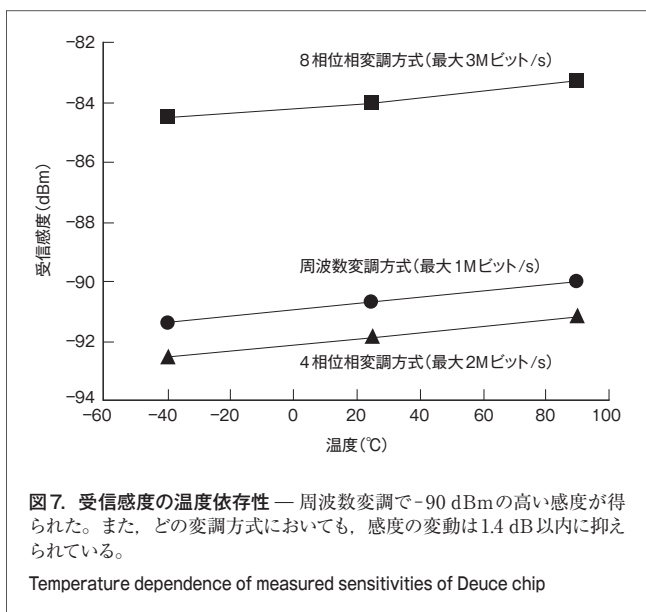
更に、LNAの電圧利得を温度によらず一定にするバイアス電流合成方式による温度補償 (BCS-TC) 技術を開発した。LNAは、雑音の問題などから複雑な抵抗帰還型の回路方式を取れないため、高温時にも電圧利得が減少しないよう、図5下部に示すようにトランジスタM<sub>1</sub>、M<sub>2</sub>のバイアス電流を温度に応じて調整した。温度によらずLNAの電圧利得が一定になるバイアス電流と温度との関係をシミュレーションで求めた結果を図6に示す。インダクタ素子の配線抵抗の温度係数 (TC : Temperature Coefficient) を考慮すると、太い破線で示すように2次関数となることがわかった。半導体アナログ回路では、





温度に対して1次の特性を持つバイアス用電流源<sup>7)</sup>は従来からあるが、2次の特性を持つものはない。そこで、図5上部に示すようなバイアス電流生成回路を考案した<sup>(4), (5)</sup>。温度に対して1次に変化する電流源ペア (I<sub>ptat</sub>と I<sub>const</sub>)を五つ並べ、それらの加重和を得ることで2次のバイアス電流を折れ線で近似させて合成した。このBCS-TC技術により、LNAの電圧利得を温度によらず一定にすることができた。

受信感度の測定結果を図7に示す。標準の周波数変調信号で-90 dBmより良い感度となっており、更に、どの変調方式においても、設定した-40 ~ +90 °Cの温度範囲における感度変動が1.4 dB以内に抑えられ、Deuceチップが世界最高レベルの受信感度を達成していることが確認できた。



## 5 あとがき

RF CMOS技術を開発し、無線キャリア周波数2.4 GHz帯のBluetooth™無線トランシーバLSIを、0.13 μm CMOS技術で実現した。周波数変調信号で-90 dBmという高い受信感度を達成し、これまでに報告されているCMOSプロセス技術で製作した無線トランシーバLSIの中では、最良の受信感度を実現した。また、当社独自の温度補償方式であるBCS-TC技術によりLNAの電圧利得の温度変動を抑えた結果、-40 ~ +90 °Cの広い温度範囲で感度の変動を1.4 dB以内に抑えることができた。

今後、Bluetooth™ベースバンドロジックLSIと統合した1チップLSIの製品化を目指して開発を推進していく。また、更に微細化された90 nmや65 nm CMOS技術を用いて、低電源電圧に強く、CMOS微細化則に適した送受信アーキテクチャや回路の研究開発も進めていく。

## 文献

- (1) Ishikuro, H., et al. "A single-chip CMOS Bluetooth transceiver with 1.5MHz IF and direct modulation transmitter". ISSCC Digest of Technical Papers. San Francisco, 2003-02, IEEE, p.94 - 95.
- (2) 阿川謙一, ほか. Bluetoothシステムの1チップSoCを可能にするRF CMOSトランシーバ技術. 電子情報通信学会誌. 87, 11, 2004, p.958 - 964.
- (3) 相川 健, ほか. BluetoothベースバンドLSI TC35651. 東芝レビュー. 56, 4, 2001, p.29 - 32.
- (4) Agawa, K., et al. "A -90dBm sensitivity 0.13μm CMOS Bluetooth transceiver operating in wide temperature range". Proceedings of CICC. San Jose, 2007-09, IEEE, p.655 - 658.
- (5) 阿川謙一, ほか. "広い温度範囲に対応する受信感度-90dBmの0.13μm CMOS Bluetoothトランシーバ". 電子情報通信学会技術研究報告. 那覇, 2008-03, 電子情報通信学会. 東京, 2008, ICD2007-168 (VLD2007-145).
- (6) Majima, H., et al. "A 1.2-V CMOS complex bandpass filter with a tunable center frequency". Proceedings of ESSCIRC. Grenoble, 2005-09, IEEE, p.327 - 330.
- (7) Razavi, B., 黒田忠広 監訳. アナログCMOS集積回路の設計 応用編 (第11章 バンドギャップレファレンス). 東京, 丸善, 2003, 566p.



阿川 謙一 AGAWA Kenichi

セミコンダクター社 半導体研究開発センター 先端回路技術開発部主務。無線通信システムLSIの研究・開発に従事。電子情報通信学会、IEEE会員。  
Center for Semiconductor Research & Development



小泉 正幸 KOIZUMI Masayuki

セミコンダクター社 システムLSI事業部 通信・映像LSI開発技術部主務。無線通信システムLSIの開発に従事。  
System LSI Div.



間島 秀明 MAJIMA Hideaki, Ph.D.

セミコンダクター社 半導体研究開発センター 先端回路技術開発部主務, 工博。無線通信システムLSIの研究・開発に従事。  
Center for Semiconductor Research & Development