

デジタルテレビ用第3世代SoC

Third-Generation SoC for Digital Television

田坂 尚康

中谷 隆

音田 敏宏

■ TASAKA Naoyasu

■ NAKATANI Takashi

■ OTODA Toshihiro

デジタルテレビ (DTV) はディスプレイのフラットパネル化が進んでおり、それとともに、DTVの技術革新は、ハイエンドとローエンドの対極の方向へ進んでいる。

東芝は、DTVを構成する主要な半導体部品である第3世代SoC (System on a Chip) を量産し、世界のテレビメーカーに供給している。第3世代SoCの開発では、開発期間の短縮とコスト削減のために、試作チップなしでも効率的にファームウェア (FW) のデバッグを行うことができるシミュレータ環境を整備した。更に、供給先のテレビメーカーにおけるセット開発期間を短縮できるツールとして、DTVリファレンスシステムも開発し提供している。

In recent years, digital television (DTV) has shifted to flat-panel display TV, and technical innovations of DTV have been progressing toward both higher performance and advanced features on the one hand, and basic features at a lower price on the other.

In response to these circumstances, Toshiba has developed a third-generation system on a chip (SoC) for DTV and in production for TV set manufacturers around the world. In order to shorten the development period and reduce the development cost of the third-generation SoC, we developed a simulator that can debug and test firmware (FW) efficiently before getting sample devices. In addition, we have developed a DTV reference system and started to provide it to TV set manufacturers as a software development tool that can easily evaluate DTV system and shorten the development period of TV sets.

1 まえがき

2000年の国内BS (放送衛星) デジタル放送開始に合わせて、国内のTVメーカー各社はセットトップボックスや受信機一体型CRT (Cathode Ray Tube) DTVを商品化した。

その後、しばらく受信機一体型CRT DTVが主流であったが、2003年の国内地上デジタル放送の開始を契機に、放送インフラの整備と薄型TVの価格低下が進んだため、受信機一体型の薄型TV (以下、フラットパネルDTVと呼ぶ) が急速に普及してきた。このような市場の動向に対し、各TVメーカーが期待するDTV用SoCの仕様は様々に変化してきた。

ここでは、伸長著しいフラットパネルDTV用に、東芝が開発した第3世代SoCと、その展開品について述べる。

2 第1世代・第2世代SoC

当社は、2002年にDTV用第1世代SoCを開発した。それは64ビットRISC (Reduced Instruction Set Computer), HD (High Definition) -MPEG (Moving Picture Experts Group) 映像・音声デコード、及びHD映像・グラフィックス処理を1チップに集積したSoCである。

映像出力は3チャンネルDAC (Digital to Analog Converter) によりアナログ出力するなど、当時まだ主流であったCRTベ-

スに対応したものであった。その後、液晶ディスプレイやプラズマディスプレイを搭載したフラットパネルDTVが急速に台頭した。その動きに合わせて、パネルの性能をフルに引き出す映像信号処理回路や画質補正回路を組み込み、高速4チャンネルADC (Analog to Digital Converter), マルチカラーデコーダ、HDMI (High-Definition Multimedia Interface) レシーバを内蔵したコンパニオンチップとともに、フラットパネルDTV向けとして、2チップで構成した第2世代SoCを2005年に商品化した。

2チップ構成の第2世代SoCは、2系統のAVデコードからマルチ画面処理対応のハイエンドDTVまでカバーしていたが、一方ではローエンドDTVをカバーするコストパフォーマンスの高いSoCも求められた。そのため、2チップ構成の第2世代SoCの機能を1チップに集積し、外付けメモリの個数も減らす必要があった。

一方、第1世代と第2世代SoCの開発を通して、開発工数の削減を行う必要が出てきた。そのために、バス構造とバスにつながるモジュール群の再利用率の向上を目指し、新たなプラットフォームの開発を進めた。また、試作チップの完成を待たずに、音声デコードや内蔵エンジンを制御するFWやAPI (Application Program Interface) を本格デバッグできる、C言語モデル上での開発環境を用意した。

3 第3世代SoC

フラットパネルDTV用SoCの1チップデコーダである第3世代SoCと、それ以降に開発した北米向けローエンドDTV用SoC、及び欧州を含めた全世界対応DTV用のSoCについて、バス構造、ビデオバックエンド処理 (VBE)、及びハードウェア (HW)、ソフトウェア (SW) 協調検証用のC言語モデルシミュレータ^(注1)に焦点を当て、以下に述べる。

3.1 バス構造

第3世代SoC以降の製品群の開発効率向上とメモリ使用効率向上の両立を目的として、共通バス構造の設計を行った。第3世代SoCのAVサブシステムバス構造は、図1に示すように三つのサブバスから構成される。低いレイテンシ (データの要求から応答までの遅延時間) 若しくは高いスループット (単位時間当たりの処理能力) を要求するバスマスタが接続される高速バス、その他のマスタが接続される低速バス、及びレジスタ制御バスである。これらにより、高速バスの転送能力と回路規模の変更が容易となり、共通バス構造のスケラビリティ (拡張性) が向上した。

バスインタフェースプロトコルには、機能、実装容易性、及び検証環境の整備状況などを比較し、OCP (Open Core Protocol) を選択した。OCPはスプリット転送、スレッドによるout-of-orderリクエスト処理をサポートしており、バスシステム全体としてメモリの使用効率を向上させている。

メモリアクセスのスレッドの割当ては、低レイテンシを要求するホストCPUと、高スループットを要求するMPEGデコーダ

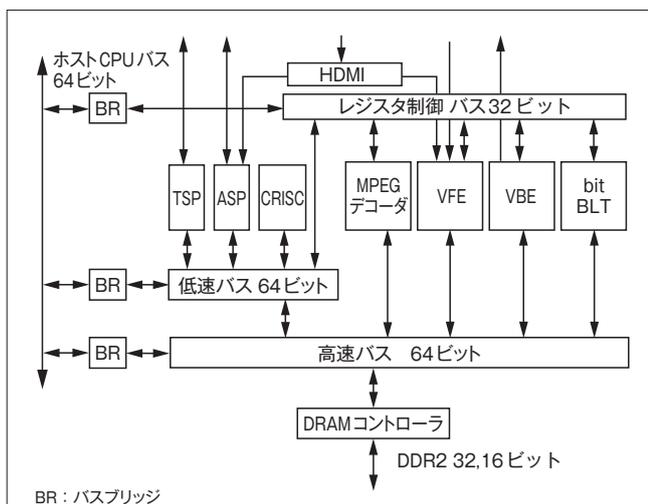


図1. 第3世代SoCのAVサブシステムバス構造 — OCPを採用し、DDRアクセスのスレッドは、高スループットのモジュールについては個別とし、TSP, ASP, CRISCはまとめて一つとした。

Bus structure of audiovisual subsystem for third-generation DTV SoC

(注1) C言語 (プログラミング言語) によりHWをモデル化したSWシミュレータ。

及び、ビデオフロントエンド処理 (VFE), VBE, ビットブリック (bitBLT) については個別とし、制御RISC (CRISC) 及びオーディオプロセッサ (ASP), トランスポートストリームプロセッサ (TSP) はまとめて一つとした。このバス構造により、DDR2 (Double Data Rate 2) の666 MHz, 32ビット幅で必要な条件を満たすシステムを構築できた。また、第3世代SoC以降の製品はすべてバスインタフェースをOCPで統一することで、モジュールごとの再利用率を高めている。

3.2 ビデオバックエンド処理

ビデオバックエンド処理は、順次走査変換、スケーリングフィルタ、エンハンサ、階調補正、カラーマネージメント、及びガンマ補正など、フラットパネルに必要な画質の処理を行う。回路規模とメモリバンド幅削減の観点から、パネル出力系は単画面処理とし、デコード後の表示バッファからの読出しを順次走査変換し、それ以降の処理回路を通して直接LVDS (Low Voltage Differential Signaling) から映像データを出力する構成とした。

また、第3世代SoCのビデオバックエンド部処理で基本性能を維持しながら、回路規模を第2世代SoCの半分以下に削減した。

3.3 C言語モデルシミュレータ

第3世代SoCにおけるFWは、大きく3種類に分けられる。これらはすべて、当社独自のメディア処理用プロセッサ “MeP (Media Embedded Processor)” 上に搭載されるFWで、TSP, ASP, CRISCの3種のMePベースモジュールで動作する。これら3種のMePベースモジュールにホストCPUを加えたC言語モデルを開発し、そのモデル上にMPEGデコードエンジン、VFE, VBEのHWモデルを加え、命令コードレベルでシミュレートできるC言語モデルシミュレータ環境を立ち上げた (図2)。

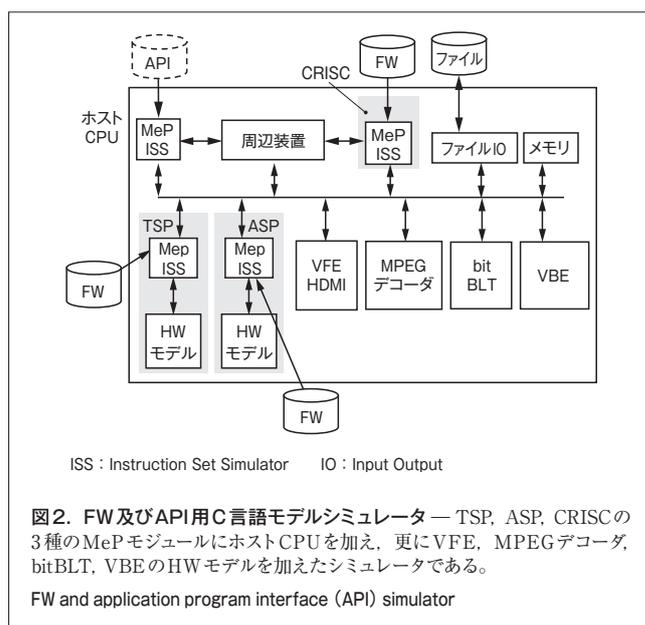


図2. FW及びAPI用C言語モデルシミュレータ — TSP, ASP, CRISCの3種のMePモジュールにホストCPUを加え、更にVFE, MPEGデコーダ, bitBLT, VBEのHWモデルを加えたシミュレータである。

FW and application program interface (API) simulator

このシミュレータ上でFW, APIのSWを動作させ、トランスポートストリーム入力からデコード、表示出力まで、加えて外部入力から表示出力までの映像や音声の確認ができる。これにより、試作チップなしでも効率よくデバッグでき、FWとAPIの開発期間を短縮した。更にHW, SW協調検証の効率アップにも大きく寄与している。テープアウト前までに高速エミュレータでのHW, SW協調検証が製品組み込みレベルのSWを用いて実施でき、また、複数パターンの検証を通じて性能評価まで含めて事前に確認できることから、最初の試作チップの品質を向上させた。

3.4 第3世代SoCシリーズ展開

第3世代SoCは、国内及び北米向けのローエンドDTV用の1チップデコーダとして企画され、2006年12月に商品化された。同年6月に発表されたHDMI 1.3の規格に準拠したレシーバと、SCART^(注2)入力対応の4チャンネルADCを搭載した、欧州を含む全世界対応のDTV用SoCが第3世代SoCを

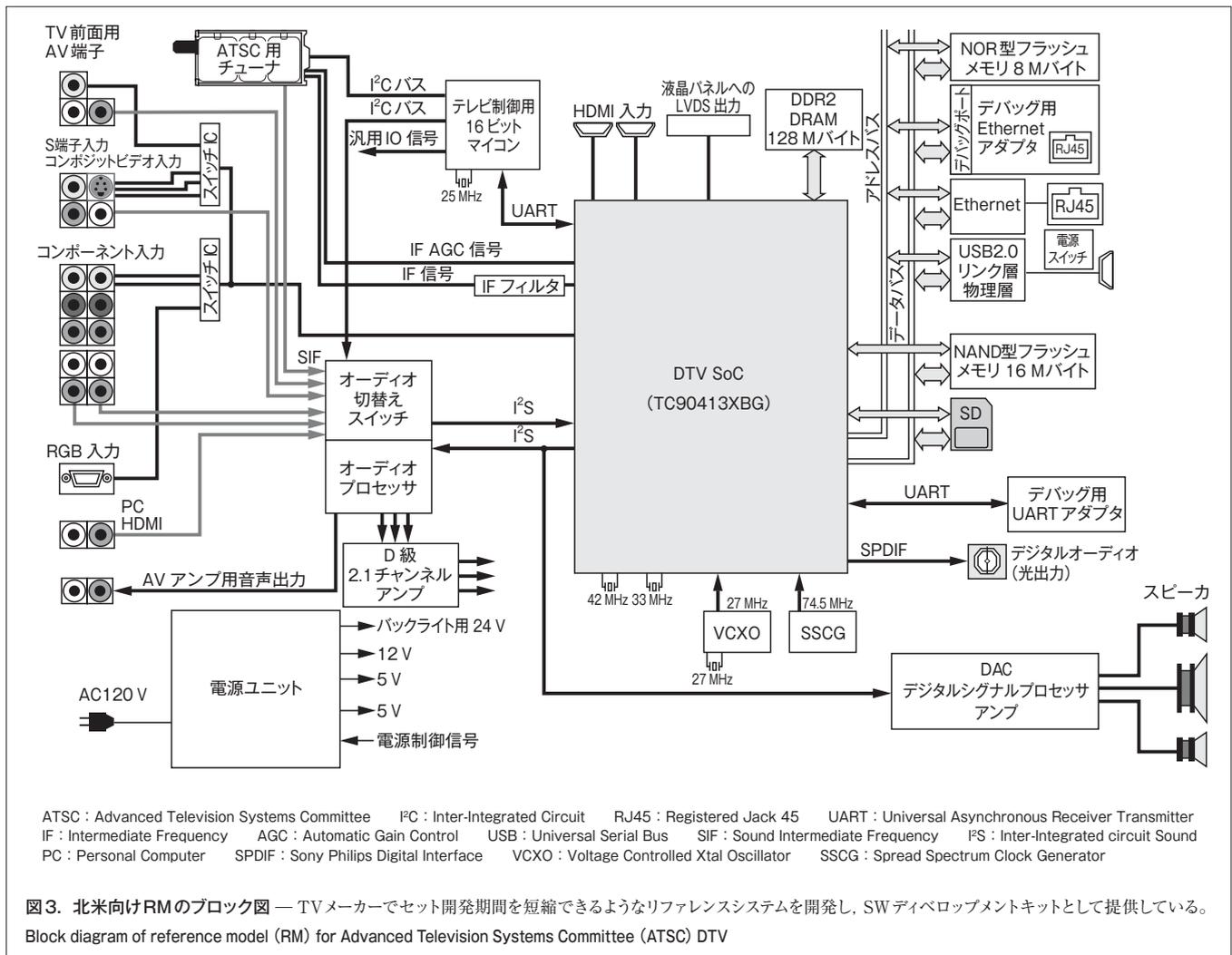
ベースに企画され、2008年1月に商品化された。

第3世代SoCの北米展開品は、ローエンドDTV用のコストパフォーマンスの高い1チップデコーダで、第3世代SoCの基本構造をベースに、DDR2メモリ1個でフルHD表示を可能にし、追加機能としてHDMIを2入力へ拡張し、ダブルウィンドウ表示機能及びVSB (Vestigial Side Band) 復調器を内蔵した。基本的には第3世代SoCのAVデコード系のHW, SW, 及びAPIをほぼそのまま再利用しているため、事前のHW, SW協調検証を十分実施し、最初の試作で量産レベルの完成度を実現できた。

4 DTVリファレンスシステム

4.1 リファレンスモデル

世界のデジタル放送が普及期を迎え、また、アナログ放送停波が迫るにつれてDTVの普及が加速している。TVメー



(注2) 欧州における、AV機器間の映像と音声信号をまとめて伝送できる接続端子。
 Syndicat des Constructeurs d'Appareils Radiorecepteurs et Televiseursの略語。

カーは、DTVのハイエンドとローエンド機種展開の増加と、各国規格に対応した開発機種の増加に伴い、開発規模が飛躍的に増大し開発コストの増加が大きな課題となってきた。当社はこのような課題を解決し、TVメーカーでのセット開発期間を短縮できるリファレンスシステムを開発し、SWディベロップメントキットとして提供を開始した。リファレンスシステムは、HWであるリファレンスモデル (RM) と、その上で動作するSWであるリファレンスアプリケーションソフトウェア (RAS) で構成される。提案型ソリューションとして、北米向けローエンドDTVのRMを開発した。RMのブロック図を図3に、その仕様を表1に示す。

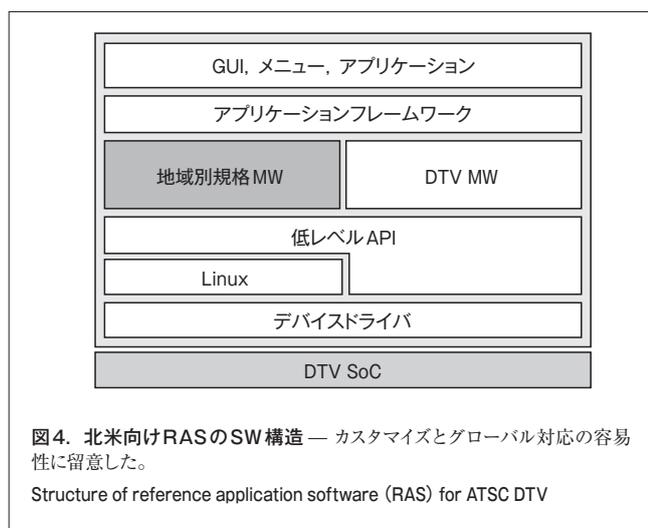
表1. 北米向けRMの主な仕様
Main specification of reference model

項目	仕様	
パネル	42インチ フルHD (1,920x1,080 画素)	
システム	デジタル	ATSCとケーブル
	アナログ	NTSC
入力端子	HDMI2 入力, パソコン入力 (D-Sub) コンポーネント入力, コンポジットビデオ入力	
GUI, メニュー	言語設定 (英語, スペイン語, フランス語), チャンネルセッティング, コールディスプレイ, ビデオディスプレイコントロール, クローズドキャプションコントロール, V-チップコントロール, ピクチャーコントロール, オーディオコントロール	

NTSC : National Television Standards Committee
D-Sub : D-Subminiature

4.2 リファレンスアプリケーションソフトウェア

4.1 節の北米向けDTVのRMに搭載するRASを同時に開発した。このRASのSW構造を図4に示す。開発にあたって、機種展開とグローバル対応を容易にするため次の点に留意した。



(注3) Linuxは、Linus Torvalds氏の米国及びその他における登録商標。

- (1) 機種展開の容易さ カスタマイズが短期間でできるような構造とした。標準的なカスタマイズ部位としては、GUI (Graphical User Interface), メニュー, ファクトリーモード, サービスモード, リモートコントロールコード, 及びパネルへの合わせ込みで、これらの改変が容易な構造とした。TVメーカーの要求仕様に応じて、改変を短期間に行うことができる。
- (2) グローバル対応の容易さ GUIツールとステートマシンコントロールのアプリケーションフレームワークを搭載したアーキテクチャとした。各国の規格に適合するようにモジュール化を推進し、モジュールの入替えが容易にできる構造とした。GUI, メニュー, 各アプリケーションSW, DTVミドルウェア (MW), 地域別規格MWなどに分割し、各国対応の規格を同一アーキテクチャのSW構造で実現した。

基本SW (OS) は、拡張性に富み、汎用性があるLinux^(注3)を採用した。欧州向けMWに入れ替えたリファレンスシステムも開発中である。

5 あとがき

最近の動向としては、フラットパネルDTVの価格低下に追従するために、SoCにはよりいっそうの高集積化が求められている。また、今まで北米と日本国内が市場の中心であったが、欧州, 中国, アジア, 南米などの市場へも展開が進んでいる。

当社はこれらの市場動向を踏まえ、第4世代SoCではHWとSWの両面から、最適なソリューションの開発と顧客への提案を目指している。



田坂 尚康 TASAKA Naoyasu

セミコンダクター社 システムLSI事業部 マルチメディアSoC 応用技術部参事。DTV用SoCの企画、及びソフトウェア開発業務に従事。
System LSI Div.



中谷 隆 NAKATANI Takashi

セミコンダクター社 システムLSI事業部 マルチメディアSoC 応用技術部参事。DTV用SoCの企画、及びソリューション開発業務に従事。
System LSI Div.



音田 敏宏 OTODA Toshihiro

セミコンダクター社 システムLSI事業部 マルチメディアSoC 設計技術部主務。DTV用SoCのハードウェア開発業務に従事。
System LSI Div.