

Cell リファレンスセットのハードウェア構成

Configuration of Cell Reference Set Hardware

佐藤 雄一

■ SATO Yuichi

西田 義広

■ NISHIDA Yoshihiro

西林 浩士

■ NISHIBAYASHI Hiroshi

畦崎 勉

■ UNESAKI Tsutomu

Cell リファレンスセットは、Cell Broadband Engine のスーパーコンピュータ並みの高いメディア処理能力と SuperCompanionChip™ が持つ非常に多彩な入出力 (IO) インタフェースを活用した次世代 AV プラットフォームへの応用検討を、ユーザーが容易かつ柔軟に行えることを目指して開発された。

Cell リファレンスセットのハードウェア (HW) は、この新世代プロセッサが要求する大電流給電と超高速多ビット伝送 IO を安定して動作させるために参照となるモデルを与えている。また、SuperCompanionChip™ の持つ豊富な IO 機能を柔軟に活用できる高い拡張性を備え、低騒音で安定した冷却性能を実現する液冷システムが実装された専用の筐体 (きょうたい) に組み込まれて提供される。

The Cell reference set was developed to enable users who are investigating next-generation audiovisual (AV) platforms to easily and flexibly evaluate the Cell Broadband Engine (CBE), which has very high stream processing capability comparable to that of a supercomputer, and the SuperCompanionChip™ (SCC), which accommodates as many as 10 interfaces.

The Cell reference set hardware provides a reference design to achieve stable operation for this new-generation processor, which requires a high-capacity core power supply and superhigh-speed multibit input-outputs (I/Os). It also has flexible expandability to utilize the various I/Os of the SCC, and is supplied with a dedicated chassis that incorporates a low-noise, highly efficient dedicated liquid cooling system.

1 まえがき

Cell リファレンスセットの HW は、Cell Broadband Engine (CBE) の持つスーパーコンピュータ並みの高い処理能力の代償として要求される高消費電力と高速 IO 性能を、既存の実装技術で取り扱うことが可能であることを示しながら、CBE 及び周辺チップセットを含めたリファレンス HW として提供することで、CBE を活用した応用機器の開発を容易に行えることを目指して開発された。Cell リファレンスセットは、CBE の高いメディア処理能力を生かした AV 系応用開発プラットフォームとして、約 40 cm 角のキューブ型の筐体に、メインボード、システムコントローラボード、AV ボード、チューナボード、B-CAS (BS-Conditional Access Systems) ボードの基板類、HDD (ハードディスク装置) や ODD (光ディスク装置) のドライブ類、液冷システム、及び一次電源を収めてユーザーに提供される。

メインボード上にはこのシステムでのコアとなるホストプロセッサの CBE、メインメモリの XDR^(注1) メモリ、プロセッサコアへの大電流給電用電圧制御モジュール (VRM: Voltage Regulator Module)、IO ブリッジの SuperCompanionChip™ (SCC)、各種周辺回路及び外部インタフェース用コネクタが

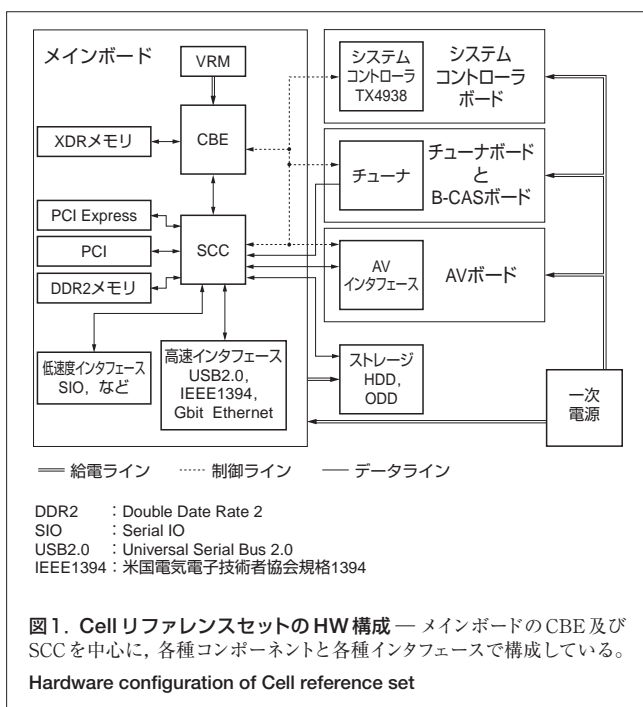
実装されている。また、ユーザーが容易に機能を追加できるように、SCC の持つ PCI (Peripheral Component Interconnect) 及び PCI Express × 4 のスロットも提供される。システムコントローラボードは、CBE などの初期化、開発用テストプログラムの実行及びシステム診断機能を提供するために、TX4938 マイコンを実装した PCI カードサイズのボードコンピュータである。AV ボード、チューナボード、及び B-CAS ボードは、AV プラットフォームにおいて SCC の AV 機能を活用するための外部 IO インタフェース基板となっており、AV 用 AD/DA (Analog to Digital/Digital to Analog) 変換器やチューナ類が実装されている。これらの AV 応用リファレンス HW と、同時に提供されるソフトウェア (SW) 群を利用することで、ユーザーは Cell リファレンスセットを入手してすぐに CBE の持つ高いメディア処理能力を体験することが可能となり、また、併せて提供されるデザインガイド類を参照することで、HW 及び SW とともにすぐに開発を進めることができる。

2 Cell リファレンスセットの HW 構成

Cell リファレンスセットの HW 構成を図 1 に示す。

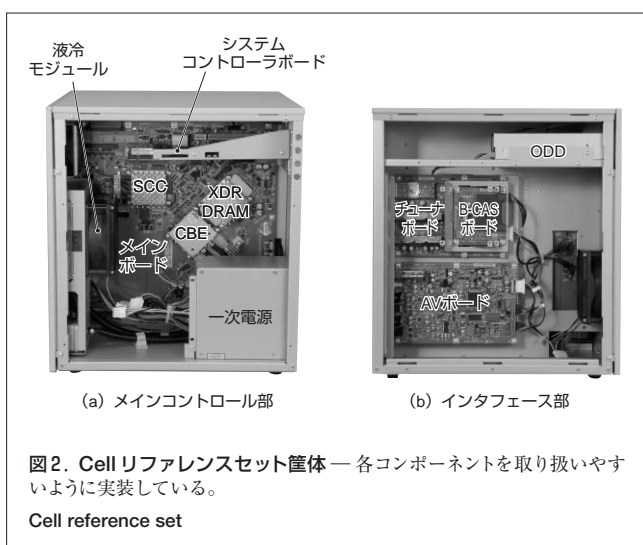
図 1 のメインボードについては CBE 及び SCC の性能及び機能を十分に検証できるように配慮し、システムコントローラ、チューナ、AV インタフェース、ストレージ類、及び一次電源

(注 1)、(注 2) XDR, FlexIO は、Rambus 社の登録商標。



はユーザーがターゲットに応じて変更できるように配慮して、メインボードとはコネクタ接続している。また、AVプラットフォームへの応用を志向したため、CBEのような高性能プロセッサを図書館並みの騒音レベルで冷却できるように、高効率の液冷システムを採用している。併せて、一般的なパソコン(PC)と同様に、開発プラットフォームとして開発者が身近において開発を進められるように、拡張ボードを取められるスペースを持ちつつもデスクトップで作業ができるサイズの筐体ですべての機能を実装している。筐体内は、ユーザーが取り扱いやすいように配慮し、コンポーネント単位で実装している(図2)。

このリファレンスセットの特徴を以下に示す。



- (1) 超高速多ビット伝送技術 (FlexIO^(注2), XDR) 高性能マルチコアプロセッサに見合う高いIO性能を実現するために、CBEには、従来の汎用プロセッサとは一線を画す高速・広帯域な高性能インタフェースのFlexIO及びXDRが実装されている。FlexIOはピン当たり5 Gビット/sでSCCと接続され、XDRはピン当たり3.2 Gビット/sでメインメモリのXDRメモリと接続される。
- (2) 大電流二次電源モジュール CBEの高い演算性能を実現する代償として要求される大容量のコア電流を安定して供給するために、CBE及びSCCと合わせて東芝で開発した電源チップセットを採用し、省スペースで高効率なVRMを実現している。
- (3) 液冷モジュール CBEから発せられる熱を、AV機器にも適用可能な容積で効率よくかつ静かに冷却するために、当社で開発した高効率液冷モジュールを実装している。
- (4) 拡張性豊富な筐体 新しいアーキテクチャのプロセッサであるため、ユーザーがアプリケーションからHWに至るまで、様々なレイヤの開発を行うことが想定される。そのため、ユーザーが容易に機能を追加・交換できるように、汎用インタフェース部 (PCI, PCI Express)とAV IOインタフェース部には拡張ボード実装エリアが設けられている。
- (5) TX49プロセッサによる柔軟なHW評価環境 システムの起動・遮断処理のほかに、CBEや電源などのステータスマonitoring機能や自己診断機能などを実現するために、高性能なTX4938プロセッサによるHW評価環境を提供している。Cellリファレンスセットでは、システムコントローラボードとしてPCIバスのシングルボードコンピュータの形状で提供されるが、システム制御にかかわる機能は、別途メインボードとケーブル接続されるTX4938の拡張バス (E-BUS) やペリフェラル用シリアルバス (SPI (Serial Peripheral Interface) など) 経由で、メインボード上のコントローラチップなどを制御する。そのため、開発がある程度進捗 (しんちよく) して高度な機能が不要になった場合には、ユーザーが用意したより廉価な1チップマイコンなどへ容易にリプレースできるように配慮されている。

これらの技術のCellリファレンスセットHWへの実装に関して、以下に述べる。

2.1 超高速多ビット伝送技術の実現

CBEは、拡張外部バスとメモリバスに、各々Rambus社の開発したFlexIO及びXDRを導入している。これらは、近年PCでの採用が進んでいるPCI ExpressやシリアルATA (AT Attachment)と同様の、GHz帯の高速差動シリアル伝送方式を採用した多ビットパラレル伝送方式である

が、更に高速な5Gビット/sや3.2Gビット/sの伝送速度を持つ。したがって、基板上への実装に際しては、これらの汎用規格よりも厳しい条件となる。特にGビット/sクラスの伝送速度を持つ信号では、インピーダンス不整合による反射に加え、表皮効果や誘電損失による信号の減衰や、クロストークによる隣接配線へのノイズの影響などによる波形品質への影響を考慮して基板への実装を進める必要がある。実際の実装は、次に示すような流れで行った。

- (1) 基板材料の選定
- (2) シミュレーションによる配線ルールの決定
- (3) 実機評価

まず基板材料の選定は、一般的な量産製品で使用されている廉価な材料で高速伝送が実現できることを提示するために、広く普及しているFR-4材と同程度の誘電率や誘電正接といった材料特性(=同程度の高周波伝送特性)を持つもので、今後の製品での適用も想定して環境対応のハロゲンフリー材を採用した。

次に、基板配線のデザインルールを決めるにあたっては、伝送距離、配線密度、基板の層構成といった条件を勘案した。基板上での配線は、大きく表層配線(マイクロストリップライン)と内層配線(ストリップライン)に大別できるが、高周波信号の伝送にあたっては、表1に示す違いを考慮する必要がある。

図3に示すように、シミュレーションモデルの各種の伝送系

表1. ストリップラインとマイクロストリップラインの比較
Comparison of strip line and microstrip line

| 項目 | 信号の減衰 | 遠端クロストーク | Viaスタブの影響 | 電磁環境適合性 |
|--------------|-------|----------|-----------|---------|
| ストリップライン | 劣 | 優 | 劣 | 優 |
| マイクロストリップライン | 優 | 劣 | 優 | 劣 |

パラメータを変更しながら配線ルールによる伝送特性の違いを確認し、最終的に表2に示す配線ルールとした。基板上では、高密度実装に耐えノイズの影響が少ない内層配線を基本として、FlexIO及びXDRの高速配線部分のレイアウトを行った。XDRの一部配線だけ表層も使用してレイアウトを行っているが、内層配線及びファインピッチのデザインを採用したことで、コンパクトなエリアでの信号配線が実現できた。

最後に実機評価を行い、伝送信号の波形品質を確認した。FlexIOとXDRは5Gビット/sや3.2Gビット/sといった高速差動信号を平行で多ビット伝送するため、実際の伝送波形をすべて実測評価できる測定系を構築することは現実的ではない。

そのため、評価は次の2本立てで行っている。

- (1) シミュレーションと実測波形の相関確認

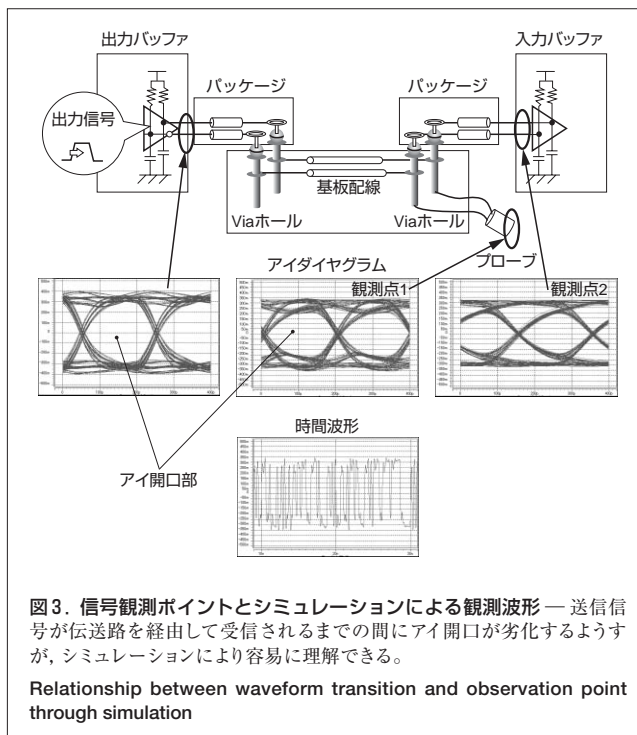


表2. 高速信号の配線ルール
Design rule of high-speed signal traces

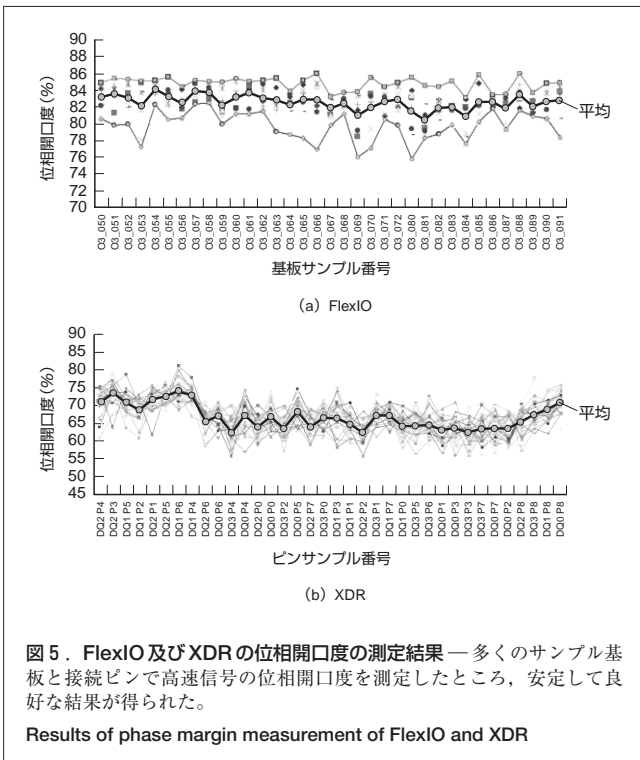
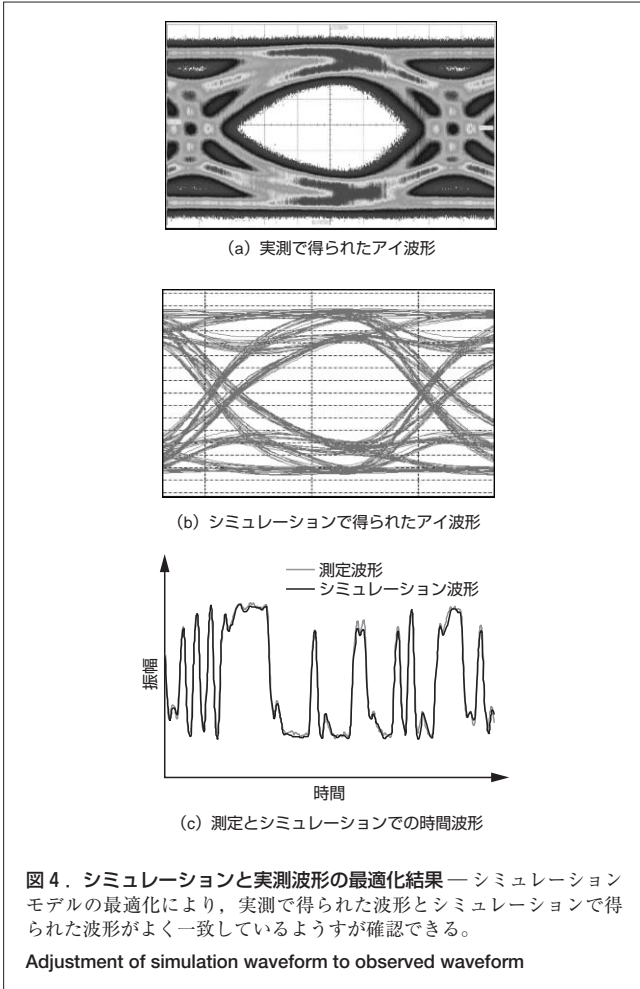
| 項目 | 配線幅 (mm) | 差動配線ペア間幅 (mm) | 差動信号ペアとのギャップ幅 (mm) | 最大長 (mm) |
|--------|----------|---------------|--------------------|----------|
| XDR | 0.09 | 0.12 | 0.2以下 | 125 |
| FlexIO | | | 0.3以下 | 100 |

- (2) BIST (Built In Self Test) 機能を活用したアイ開口評価

図3のシミュレーションモデルが示すとおり、伝送信号の波形品質評価は、本来はレシーバ入力バッファの終端部で行うのが正しい。しかし、測定器を使用して外部から観測できる波形は、図3の観測点1に示すパッケージ直下の基板上のViaホールまでである。そこで、観測点2の入力バッファ終端部の信号を観測点1の測定波形からなるべく正確に予測し、波形評価をできるだけ正確に行えるように、シミュレーションモデルのパラメータを最適化して精度を上げている。

FlexIOの測定波形と最適化したモデルにおけるシミュレーション波形を図4に示す。このように最適化したモデルを利用すれば、測定波形どうしを比較した場合に、識別回路の入力信号部での波形のよしあしをシミュレーションで確認することができる。このことは、FlexIOとXDRに搭載されるBIST機能を活用したアイ開口評価との比較からも容易に確認できる。FlexIOとXDRには、FlexPhase^(注3)技術が搭載されており、各信号ピンの識別タイミングを最適に自動

(注3) FlexPhaseは、Rambus社の商標又は登録商標。



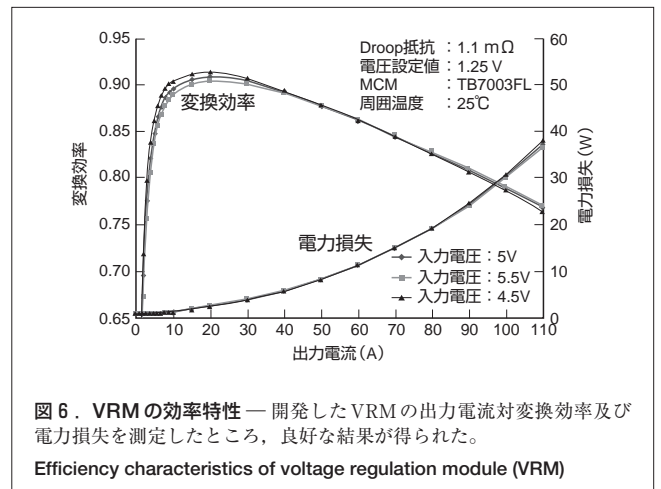
調整する機能が備わっている。この機能を活用することで、伝送信号が誤りなく受信できる位相範囲をLSI実装状態で測定することが可能である。XDR部及びFlexIO部の特性を評価した結果を図5に示す。基板ごとやピンごとのばらつきのようなすが確認でき、FlexIOで75%以上、XDRで55%以上のアイ開口度が確保できていることが確認できた。

2.2 大電流二次電源モジュール

昨今の半導体の微細加工技術の向上と、それに伴う高集積化及びスイッチング速度の向上により、プロセッサコアの消費電力の増大と低電圧化が進んでいる。CBEは、3.2GHzで動作するプロセッサコア8個を並列に動作させて高い性能を発揮するが、同等の周波数で動作するPentium[®](注4)4プロセッサと同様に、コア電源に高い負荷応答特性と大電流の給電能力を要求する。このような低電圧・大電流・高速負荷応答性が求められるCBEのコア電源を実現するために、CellリファレンスセットではDroop制御機能付き多相PWM(Pulse Width Modulation)コントローラと当社製のMCM(Multi Chip Module)を採用し、高精度で高効率な二次電源モジュールを実現した。

Droop制御を行うことで、急激な負荷変動時に発生する100mV弱程度のオーバershoot及びアンダershootを、1V程度のコア電源電圧の適切な範囲内に維持できる。また、一つのパッケージ内にFET(電界効果トランジスタ)ドライバ、ハイサイドFET、及びローサイドFETを実装したMCM4個を並列に動作させることで、100A以上の電流を供給できる高効率な電源をコンパクトな実装エリアで実現している。

今回開発した電源モジュールの変換効率特性を図6に、Droop特性を図7に示す。変換効率特性は最大で90%以上、最大想定負荷においても79%以上を確保できている。また、Droop特性も期待した特性が確認できた。



(注4) Pentiumは、米国又はその他の国における米国Intel Corporation又は子会社の登録商標又は商標。

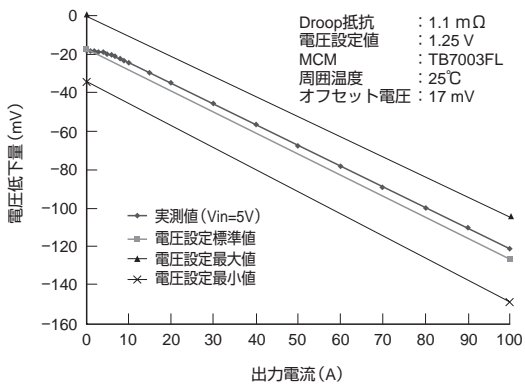


図7. VRMのDroop特性 — 開発したVRMの出力電流に対するDroop特性を測定したところ、設計値に近い良好な特性が得られた。

Droop performance of VRM

2.3 液冷モジュール

CellリファレンスセットはAVを志向しているため、表3に示すような想定条件において、現実的な実装スペースと騒音レベルで冷却機能を実現できる解を提示する必要がある。

そこで、100 Wクラスのプロセッサを想定した場合の冷却方式の優劣を検討した結果、表4に示すように、液冷方式の

表3. 熱設計の想定条件

Assumed thermal design conditions

(a) セットの動作環境

| 項目 | 推奨値 | 備考 |
|--------------|----------|-----|
| 最大周辺温度 | 35℃以下 | |
| 冷却騒音 | 35 dBA以下 | 1 m |
| セットの想定最大消費電力 | 409 W | |

(b) 主要チップの消費電力及び定格温度

| 部品名 | 最大消費電力(W) | 動作保証温度(℃) | 補足 |
|-----|-----------|-----------|---|
| CBE | 110 | 90 | 最大ジャンクション温度:ダイ温度 パッケージの熱抵抗値: 0.12℃/W |
| SCC | 15 | 75 | パッケージ表面中央の最大温度 |
| VRM | 32 | 95 | パッケージ表面中央の最大温度 |
| XDR | 25 | 85 | パッケージ表面中央の最大温度 |

表4. 冷却性能の比較(100 Wクラスの冷却を想定)

Comparison of air cooling and liquid cooling (assuming 100 W cooling)

| 項目 | 空冷 | 液冷 |
|------|----|----|
| 冷却性能 | 劣 | 優 |
| サイズ | 劣 | 優 |
| コスト | 優 | 劣 |
| 実装 | 劣 | 優 |
| 騒音 | 劣 | 優 |
| 寿命 | 優 | 劣 |

方が多くのメリットが得られる結論となった。一般に、液冷方式は熱移動を得意とすることから、熱源から離れた位置に放熱装置を設置することができ、空冷と比べ、冷却スペースの小型化や低回転ファンを採用した低騒音化が容易である。またコストに関しても、製品の使い勝手やドライブなどのユニット実装に制限を与えにくく、伝送線の制約などを優先に基板レイアウトができるなどのメリットがあるために、セット全体の実装コストを考慮した場合には、必ずしも空冷方式に劣るわけではない。これらの利点を勘案し、Cellリファレンスセットでは、当社で開発した専用の液冷モジュールを採用して、最高負荷時においても図書館並みの騒音性能を満足しながら、安定した冷却性能を実現している。

2.4 拡張性豊富な筐体

Cellリファレンスセットは、CBEの応用を検討しているユーザーに提供される開発用プラットフォームであるが、ターゲットユーザーとしてはHW開発者、OS(基本ソフトウェア)やミドルウェアなどの基本SW開発者からアプリケーション開発者までの、あらゆる層の開発者を想定している。そのため、CBEの優れた性能を十二分に発揮できるように、標準で装備している機能のほかに、SCCが提供する汎用のPCI/PCI Expressスロットを活用した検討や、AVインタフェースをユーザー独自に応用することも想定して、図8に示すように、拡張ボードを実装できるスペースが準備された、約40 cm角のキューブ型の専用筐体となっている。このように、一定の拡張性を提供しながらも、静音冷却で大きすぎない筐体サイズにより、開発者が一般的なPCと同じように自分のデスクのそばに置いて、存分に開発を進めることができるように配慮されている。

2.5 TX49プロセッサによる柔軟なHW評価環境

完成品のセットにおけるシステムコントローラの主な役割

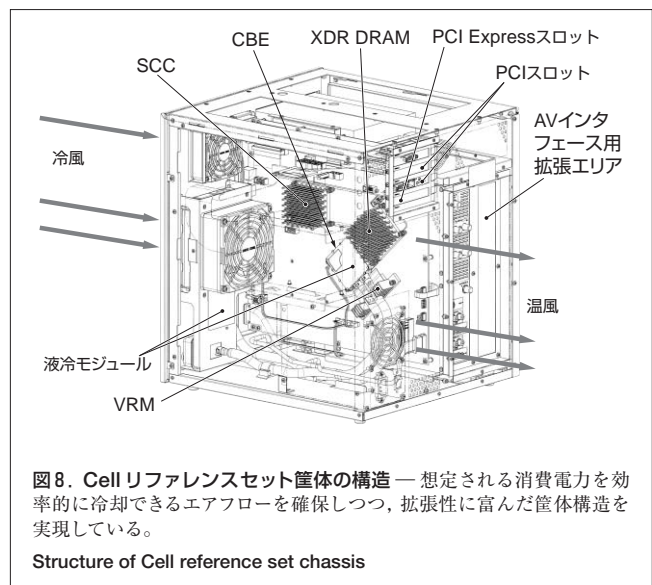


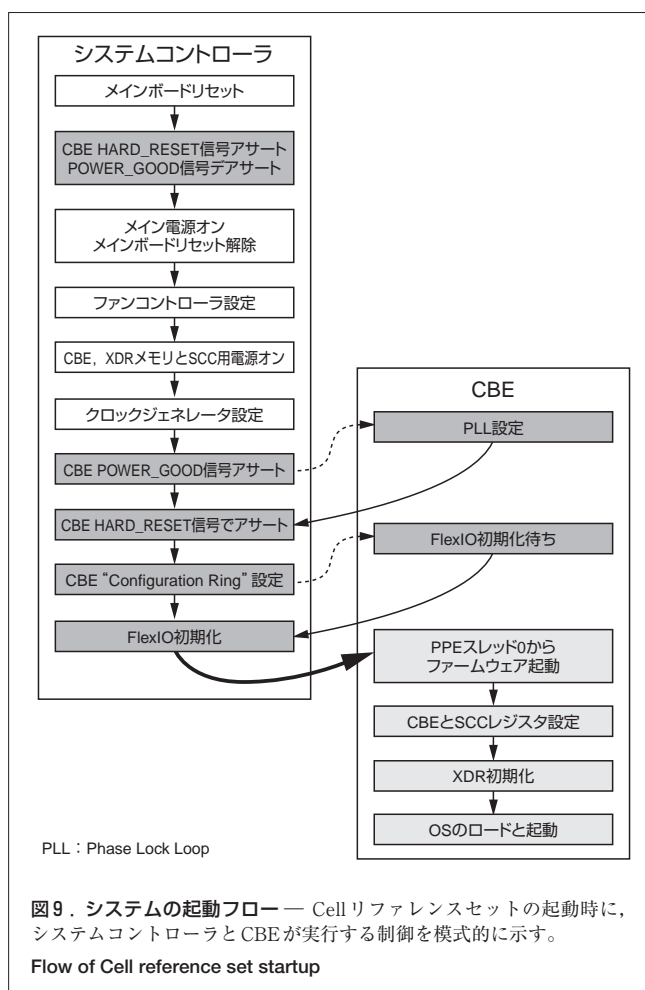
図8. Cellリファレンスセット筐体の構造 — 想定される消費電力を効率的に冷却できるエアフローを確保しつつ、拡張性に富んだ筐体構造を実現している。

Structure of Cell reference set chassis

は、システムの起動とシステムを監視することである。これだけの機能であれば、安価なマイクロプロセッサを使用することができる。しかし、まったく新しいCBEプロセッサ用の開発環境としては、これらの機能に加えて、CBEプロセッサのLSIとしての評価、診断プログラムの実行、CBEやSCC周辺回路の評価、更にはSW開発の効率向上といった役割が求められるために、豊富な機能を持つTX4938を採用している。TX4938は、SmartMedia™、PCI、Ethernetインタフェースを持つ高性能マイクロプロセッサである。TX4938を採用することにより、SmartMedia™からPCI経由でOSのロードと起動、更には高価なICE (In-Circuit Emulator) がなくても、メモリやレジスタなどへアクセスすることが可能である。

CBEプロセッサを搭載したセットの起動手順の概略を図9に示す。システムを起動するために、リセット信号の解除、電源の供給、電源電圧の設定、及びクロックの設定などを行う。これらはすべてシステムコントローラが制御し、様々なシステム構成や設計変更に対応することが可能である。

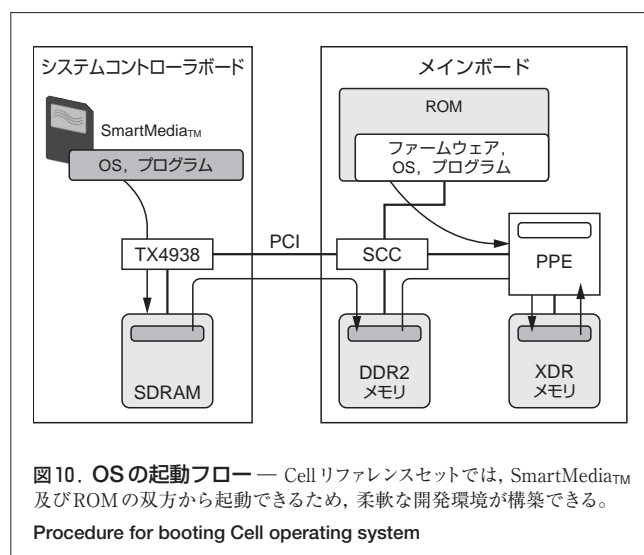
ここで特徴的なのは、Configuration Ring設定とFlexIO初期化である。前者は、CBEの動作モードや外部バスの構



成などを Configuration Ringと呼ばれるレジスタに設定する。後者は、SCCとの物理的な通信路を確立するために、外部バスであるFlexIOの初期化と校正を行う。どちらもシステムコントローラが、SPI経由でCBEを制御して実施する必要がある。

FlexIO初期化後に、PPE (PowerPC Processor Element) スレッド0が、Configuration Ringによって設定されたアドレスから最初の命令をフェッチする。最初に行われるプログラムはファームウェアであり、CBE及びSCCレジスタの初期化、XDRメモリとの通信路の確立、及び初期化を実行した後に、OSをロードし起動する。

2.5.1 CBE OSのロードと起動 OS起動手順の概略を図10に示す。開発段階においては、PPEで実行するOSはシステムコントローラが備えるSmartMedia™に格納されている。このときのブート手順は、システムコントローラがSmartMedia™からOSを読み出し、システムコントローラのメインメモリSDRAM (Synchronous DRAM)へ保存する。この後、PPEで動作するファームウェアが、PCI経由でシステムコントローラのSDRAMへアクセスし、最終的にXDRメモリへOSをコピーした後OSを起動する。このような方式を採用することで、開発時に頻繁に更新されるプログラムコードやテストプログラム類の容易な入替えが実現でき、柔軟な開発環境を構築できる。また、最終製品においてOSがメインボード上のROMへ格納されることになっても、アクセス先がシステムコントローラのSDRAMからメインボードのROMに代わるだけなので、プログラムをほとんど変更せずに対応することができる。



2.5.2 システム監視 システム動作中に、電源電圧や温度、ファン回転数などを監視することも、システムコントローラにとって重要な役割の一つである。特にセットの開発

中は、HW及びSWともに成熟度が低いために、何らかの異常を検出した場合はシステムを停止し異常をユーザーに知らせることで、不具合の切分けが容易になり、安定化と高性能化のバランスをとるためのチューニングを進めやすくなる。

システムコントローラは、このほかに電源スイッチなどの監視やHW診断の実行など、様々な機能を提供する。応用製品が決まった後は、これらの機能のほとんどは必須ではなくなるため、安価なマイクロプロセッサに置き換えることも可能である。

3 あとがき

ここでは、CellリファレンスセットのHWの特徴について述べた。最初にリリースされたCellリファレンスセットは、CBEの持つ高いメディア性能を幅広い応用で検討できるように、豊富な拡張性を持たせて余裕を持った設計を行っており、(株)ソニー・コンピュータエンタテインメント、ソニー(株)及びIBM Corporationなどと共同して推進しているCellワールドの構築においても中心的な役割を担う。また、今後は、製品への組み込みをより強くイメージできるような形態での提供も検討していきたいと考えている。今回の開発を通じて得られた成果は、各種のユーザー用ガイドとしてドキュメント化して提供する予定である。これらのガイドの提供により、CBEプラットフォームの製品を開発する初期のハードルは大きく

下がり、CBE搭載製品の幅広い普及を促進する一助になると期待している。



佐藤 雄一 SATO Yuichi

セミコンダクター社 ブロードバンドシステム LSI 事業統括部
ブロードバンドシステム LSI 開発センター 主務。ブロードバンドシステム LSI のリファレンスセットの開発に従事。電子情報通信学会会員。

Broadband System LSI Div.



西田 義広 NISHIDA Yoshihiro

デジタルメディアネットワーク社 コアテクノロジーセンター
エンベデッドシステムプラットフォーム開発部 主務。組み込みシステムのハードウェアの開発に従事。エレクトロニクス実装学会会員。

Core Technology Center



西林 浩士 NISHIBAYASHI Hiroshi

セミコンダクター社 ブロードバンドシステム LSI 事業統括部
ブロードバンドシステム LSI 開発センター 主務。ブロードバンドシステム LSI のリファレンスセットの開発に従事。

Broadband System LSI Div.



畦崎 勉 UNESAKI Tsutomu

セミコンダクター社 ブロードバンドシステム LSI 事業統括部
ブロードバンドシステム LSI 開発センター 主務。ブロードバンドシステム LSI のリファレンスセットの開発に従事。

Broadband System LSI Div.