

モバイル放送受信端末用 LSI チップセット (1) — チューナ用 LSI 及び CDM/FEC LSI

LSI Chip Set for Mobile Broadcasting Receiver (1): Tuner LSI and CDM/FEC LSI

阿部 雅宏 矢野 基光 安達 敏正

■ ABE Masahiro

■ YANO Motomitsu

■ ADACHI Toshimasa

モバイル放送は、2.6 GHz 帯の衛星デジタル音声放送システムを用いて、2004年10月からサービスが開始された。東芝は、このシステムの受信端末を実現するうえで鍵となる LSI チップセットを、モバイル放送(株)と共同で開発した。受信端末は、チューナ、CDM (Code Division Multiplex) 復調 LSI、及び限定受信 LSI からなるフロントエンド部と、AV デコーダ LSI からなるバックエンド部で構成される。

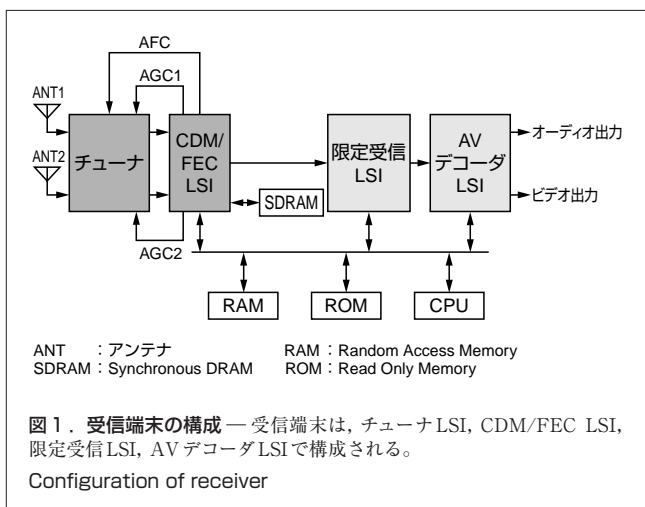
フロントエンド部を構成するチューナ用 PLL (Phase Locked Loop) LSI の TB1292FLG、IQ (In-phase signal/Quadrature-phase signal) 変換 LSI の TA1374FLG、及び CDM/FEC (Forward Error Correction) LSI の TC90A82XBG を新たに開発した。これらの LSI は省電力化、小型化され、コストパフォーマンスに優れたモバイル放送受信端末の実現に貢献した。

The 2.6 GHz mobile broadcasting service commenced in October 2004 operated by Mobile Broadcasting Corp. (mbco). Toshiba and mbco have developed an LSI chip set that is a key component of a mobile receiver for the mobile broadcasting service. The mobile receiver is composed of a front end with a tuner, a code division multiplex (CDM) demodulator LSI and a descrambler LSI, and a back end with an audio-video (AV) decoder LSI.

Toshiba has developed three types of LSIs for the front end: a phase locked loop (PLL) LSI (TB1292FLG), an in-phase signal/quadrature-phase signal (IQ) conversion LSI (TA1374FLG), and a CDM/forward error correction (FEC) LSI (TC90A82XBG). This LSI chip set realizes a mobile receiver that achieves lower power dissipation, compact size, and cost-effective, high-quality performance.

1 まえがき

モバイル放送システムの受信端末は、図1で示すように主として、チューナと CDM (Code Division Multiplex) /FEC (Forward Error Correction) LSI、及び限定受信 LSI からなるフロントエンド部と、AV デコーダ LSI からなるバックエンド部で構成される。これらフロントエンド部とバックエンド



部を、この論文のチップセット(1)と次論文のチップセット(2)の2編に分けて述べる。この論文では、フロントエンド部のうちチューナ用 LSI と CDM/FEC LSI について述べる。

携帯受信端末実現のためには、部品点数の削減、基板面積の削減及び低消費電力化が必要であり、CDM 部と FEC 部を1チップ化した CDM/FEC LSI、及びチューナ用の PLL (Phase Locked Loop) LSI と IQ (In-phase signal/Quadrature-phase signal) 変換 LSI を開発した。これらの LSI は(社)電波産業会 (ARIB) 規格を満足し、マルチパスが存在する都市内での受信を可能にした。

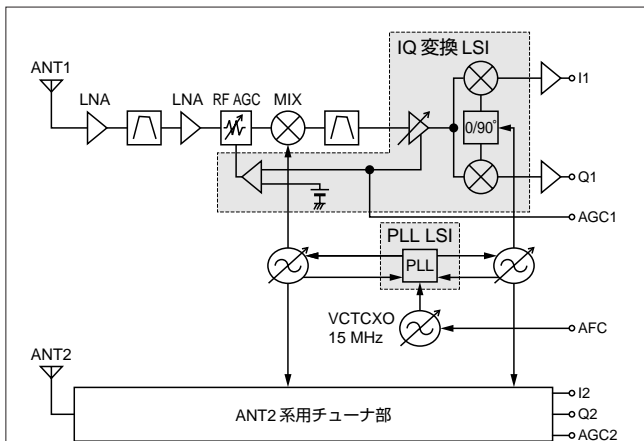
以下に、これらの LSI の概要と特長について述べる。

2 チューナ用 LSI

受信端末チューナ部の構成例を図2に示す。この図で破線に囲まれた部分を LSI 化したので以下に述べる。

2.1 PLL LSI (TB1292FLG)

この LSI は、2.6 GHz 帯の受信信号を 400 MHz 帯へ周波数変換するための 3 GHz 帯ローカル信号用 PLL と、IQ 変換 LSI に使用する 800 MHz 帯ローカル信号用 PLL の二つの PLL から構成される。表1に主な仕様を示す。



RF AGC : 高周波自動利得制御器 MIX : ミキサ
LNA : 低雑音増幅器 VCTCXO : 温度補償電圧制御水晶発振器

図2. チューナ部の構成 — チューナはアンテナ2系からなり、二つのIQ変換LSIと一つのPLL LSIで構成している。

Configuration of tuner

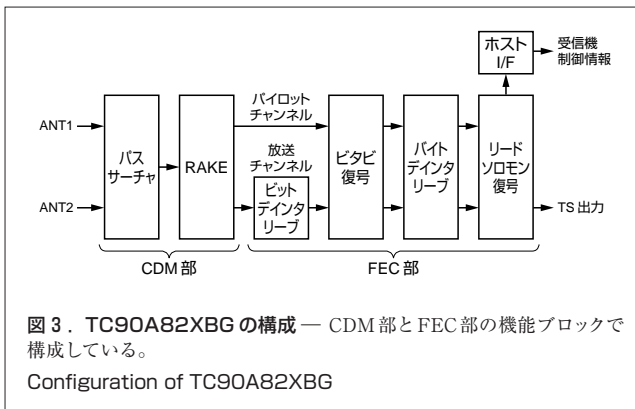


図3. TC90A82XBGの構成 — CDM部とFEC部の機能ブロックで構成している。

Configuration of TC90A82XBG

表3. TC90A82XBGの主な仕様

Specifications of TC90A82XBG

項目	仕様
チップレート	16.384 Mchips/s
シンボルレート	256 ksymbol/s
復調チャンネル数	5チャンネル(パイロット1, 放送4)
ダイバーシチ	2
フィンガ数	12
ビットインタリーブ	0s~6.5sまでの8種類

訂正を行うFEC部から構成され、パイロットチャンネルと放送4チャンネルを同時に受信できる。このLSIの構成を図3に、主な仕様を表3に示す。

3.1 CDM部

CDM部はパスサーチとRAKE(複数の受信信号を合成して一つの品質の良い信号を作成する機能)から構成され、符号分割多重されたチップレート16.384 MHzの拡散信号をCDM復調する。

3.1.1 パスサーチ 衛星波又は再送信装置GF(Gap Filler)出力波、及びその反射波に対して受信品質の優れた上位12個の信号(12 finger)を選択する。また、伝搬路の変化に対して短時間の追従を実現した。

3.1.2 RAKE GF出力波が都市のビルなどにより反射し発生するマルチパスは、異なる時間で受信機に到達する。RAKE受信機で受信波の位相を調整して合成し、SNR(Signal to Noise Ratio)が高い信号を再生することで、マルチパスの多い都市での受信品質の向上を実現した。

3.1.3 ダイバーシチ 2系統のCDM復調部を持ち、2アンテナを用いることでダイバーシチを実現する。衛星波受信下で3 dB、マルチパスの多い都市などでの受信下ではそれ以上のダイバーシチ利得が得られる。

3.1.4 移動受信 新幹線や高速道路での受信を想定して、チューナ部と組み合わせてAFC(Auto Frequency Control)を構成し、ドップラーシフトに対応できるように配慮している。

表1. TB1292FLGの主な仕様

Specifications of TB1292FLG

項目	仕様
入力感度	-15 dBm
位相雑音	-60 dBc/Hz (1 kHzにおいて)
リファレンスプリアス	50 dBc
パッケージ	QON24
動作電圧	3.0 V
消費電力	21 mW

QON : Quad Outline Non-leaded package

2.2 IQ変換LSI(TA1374FLG)

このLSIは、広ダイナミックレンジを持つ400 MHz帯IF AGC(中間周波数自動利得制御器)アンプと、IQベースバンド信号に変換する直交変換部から構成される。主な仕様を表2に示す。

表2. TA1374FLGの主な仕様

Specifications of TA1374FLG

項目	仕様
利得可変範囲	59 dB
雑音指数	5.5 dB
I/Q出力帯域幅	14 MHz
パッケージ	QON24
動作電圧	3.0 V
消費電力	54 mW

3 CDM/FEC LSI(TC90A82XBG)

CDM/FEC LSIは、チューナ出力の準同期検波信号に対しCDM復調を行うCDM部、CDM復調出力に対し誤り

3.2 FEC部

FEC部はビットデインタリーブ、ビタビ復号、バイトデインタリーブ、及びリードソロモン復号から構成され、誤り訂正を行う。

3.2.1 パイロットチャンネル パイロットチャンネルは、ビタビ復号、バイトデインタリーブ、及びリードソロモン復号から構成され、送信側の制御情報に誤り訂正を施し復号する。復号データは受信機制御に使用される。

3.2.2 放送チャンネル 放送チャンネルは、ビットデインタリーブ、ビタビ復号、バイトデインタリーブ、リードソロモン復号から構成され、同時に4チャンネルのコンテンツ情報に誤り訂正を施し復号することができる。

- (1) ビットデインタリーブ 改良型の畳込みインタリーブ方式に対応し、ビル又は橋などによるブロッキング(瞬断)に対し優れた性能を実現した。0~6.5sの8種類のインタリーブ時間をチャンネルごとに設定可能である。
- (2) 受信品質推定機能 コンテンツデータを受信中に、受信品質を推定するBER(Bit Error Rate)推定機能により、受信状態の表示を行える。
- (3) TS(Transport Stream)出力 4チャンネルのコンテンツデータをTSフレーム単位で時分割多重化して、限定受信LSIに出力する。

3.3 ホストI/F部

ホストI/F(InterFace)部は、16ビットバス及びI²C(Inter-IC)のインタフェースによりホストCPUとの通信を行い、パイロットチャンネルの受信機制御情報の読出しやLSIへのコマンド設定を行う。

3.4 その他

チューナからの入力部のADC(Analog to Digital Converter)4個、AGCとAFC用の出力部のDAC(Digital to

Analog Converter)3個を内蔵し、外付け部品点数を削減した。

4 BER特性

今回開発したチューナLSI及びCDM/FEC LSIを用いてBERを測定した結果を紹介する。

衛星受信を模擬した条件でのBER測定値を図4に示す。理論値からの劣化は2dB以内に収まっていることがわかる。

5 あとがき

今回開発したモバイル放送用チューナLSI, CDM/FEC LSIにつき概要と特長を述べた。今後は、ユーザーニーズに応えた携帯受信端末に必要な更なる低消費電力化と小型化を実現する、コストパフォーマンスに優れたチューナLSI及びCDM/FEC LSIの開発を行っていく。

文献

- (1) ARIB STD-B41 . 衛星デジタル音声放送の伝送方式 (社)電波産業会 .
- (2) Nobuyasu Sato, et al. " S-Band Mobile Satellite Broadcasting System and the demodulator LSI development " . 10th World Congress and Exhibition on Intelligent Transport Systems and Services, Madrid, Spain, 2003-11, 3287. (CD-ROM).
- (3) Masahiro Abe, et al. " The effective interleaving scheme against the shadowing in S-Band Digital Mobile Satellite Broadcasting System. " IEEE Vehicular Technology Conference 2000, Tokyo, Japan, 2000-5, 7. 08-2.(CD-ROM).
- (4) Masahiro Abe, et al. " The improved interleaving scheme with robustness for the periodic errors in S-Band Digital Mobile Satellite Broadcasting System. " IEEE Vehicular Technology Conference 2001, Atlantic City, NJ, USA, 2001-10, M26-1.(CD-ROM).

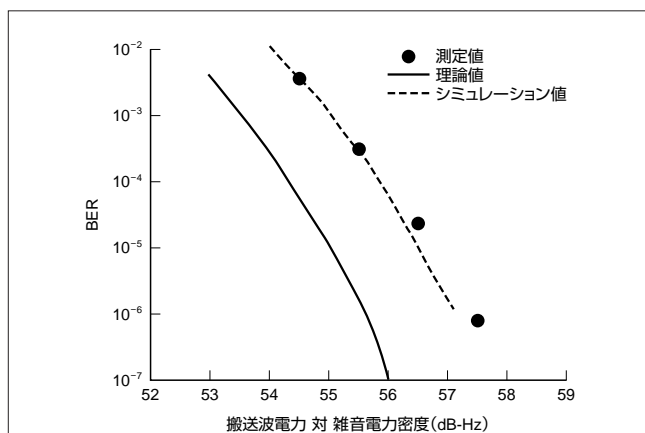


図4. BER特性(白色雑音付加) — 衛星受信の場合の誤り率特性がシミュレーション値と一致している。
Bit error rate (BER) performance (under added white Gaussian noise condition)



阿部 雅宏 ABE Masahiro

セミコンダクター社 システムLSI第一事業部 映像情報システムLSI応用技術部主務。モバイル放送システムのLSI開発に従事。電子情報通信学会会員。
System LSI Division 1



矢野 基光 YANO Motomitsu

セミコンダクター社 システムLSI第一事業部 映像情報システムLSI応用技術部主務。モバイル放送システムのLSI開発に従事。電子情報通信学会会員。
System LSI Division 1



安達 敏正 ADACHI Toshimasa

セミコンダクター社 システムLSI第一事業部 映像情報システムLSI応用技術部主務。チューナ用LSIの企画,開発に従事。
System LSI Division 1