

ソフトウェアとLSIの 協調設計・検証技術

高速協調検証技術による SoC開発

従来、携帯電話やDVDプレーヤといった組み込み機器では、プロセッサ、メモリ、周辺回路など複数の機能が、別々のチップとして実現されていました。近年、これら複数の機能が1チップ上に搭載されるSoC (System on a Chip) が出現し、組み込み機器に広く使われてきています。プロセッサを搭載したSoCの開発は、ソフトウェア開発とLSI開発から成り、双方がいかとうまく協調できるかが、SoC開発成功の鍵を握っていると言えます。

東芝では、このような問題点を解決するためにソフトウェア/LSI協調設計と協調検証技術を開発しています。

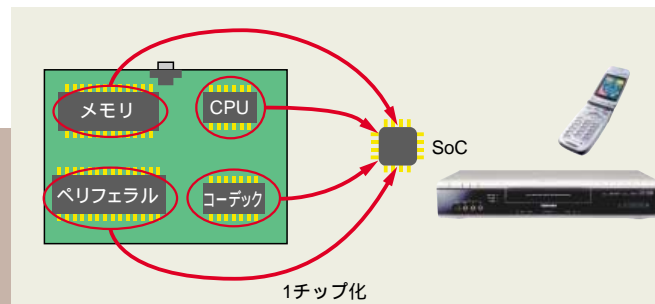


図1. SoCによる1チップ化 - 半導体集積化技術の進展により、従来別々のチップとして実現されていたプロセッサ、メモリ、周辺回路などが、1チップに搭載できるようになりました。

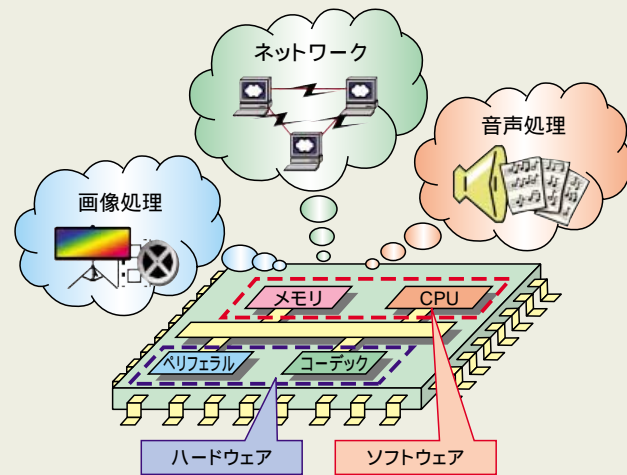


図2. 複数の技術のSoCでの融合 - プロセッサが搭載されているSoCは、ソフトウェアとハードウェアで構成されており、複数の技術を1チップで実現することができます。

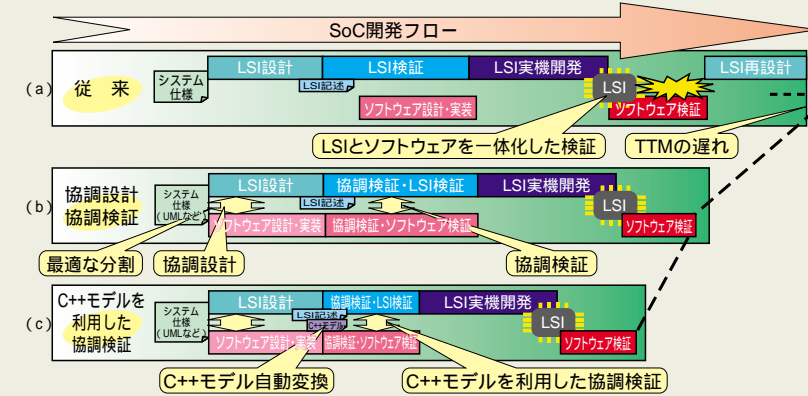


図3. SoC開発フロー - SoC開発には、ソフトウェア開発とLSI開発の協調が鍵となります。従来のフローでは、開発終盤で発覚した障害のために、LSIの再設計まで後戻りすることもあります(a)。C++モデル自動変換ツールによって、LSI設計終盤から高速な協調検証を開始することが可能となります(b)(c)。

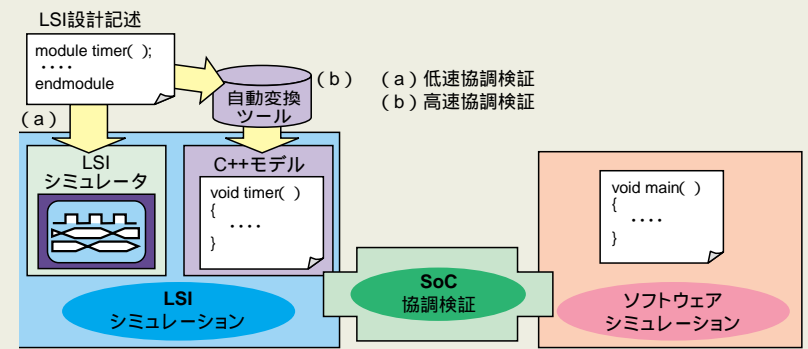


図4. ソフトウェアとLSIの協調検証 - ソフトウェア設計者とLSI設計者は、システムの仮想的なプロトタイプを作成しながら検証を行います。協調シミュレーションのネックをC++モデル自動変換ツールによって解決します(b)。

東芝は、これらの課題を解決するために、LSI詳細設計記述から協調検証に用いるための高速処理可能なC++モデルに自動変換するツールを開発しています。ソフトウェアとの検証に必要となるLSI動作だけを自動抽出し、その範囲をシミュレートすることにより高速化を実現しています(図4(b))。LSIシミュレータより高速なC++モデルに自動変換するため、あらためてシミュレーション用にモデルを作成する期間も不要です。このツールによって、LSI設計終盤から高速な協調検証を開始することができます(図3(c))。

現在、LSIシミュレータと比較して、最大60倍の高速化を達成しています。

SoCとSoC開発の問題点

携帯電話やDVDプレーヤといった組み込み機器分野では、近年の半導体集積化技術の進展により、プロセッサ、メモリ、周辺回路など複数の機能をSoCとして1チップ上に搭載できるようになりました(図1)。こうして、ネットワーク技術、画像処理、音声処理などの技術が、一つのSoCで融合する時代を迎えています(図2)。

従来のSoC開発フローでは、LSI設計とソフトウェア設計は別々に開始され、LSI完成後に初めてソフトウェアと一体化して検証するという手順が踏まれています(図3(a))。システムの問題はLSIとソフトウェアを一体化し

たときに発見されることが多く、LSI試作が完成する開発終盤になってから初めて問題が見つかります。その時点からLSIの作り直しを行った場合、数億円のコストと数か月の期間を必要としてしまい、TTM (Time To Market) の遅れにつながります。

こうした従来の問題点を打破するために、ソフトウェア/LSI協調設計と協調検証が提案されています。

ソフトウェア/LSI協調設計

協調設計は、UML (Unified Modeling Language)、SystemC、SpecC (Specification description language based on C) といった、ソフトウェアとLSIを含めたシステム全体

を表現できる言語を利用したSoC開発技術です。システムの全体設計を行った後、性能、消費電力、チップ面積などの観点から、ソフトウェアで実現する部分とLSIで実現する部分に分割します。分割後は、LSIをHDL (Hardware Description Language) で詳細に設計し、ソフトウェアをC/C++言語などで詳細に設計する場合は主流です(図3(b))。従来は経験や勘に基づいてソフトウェアとLSIの分割を行っていましたが、協調設計により、要求性能やコストを定量的に考慮することでシステム全体の最適化が図れます。

ソフトウェア/LSI協調検証

協調検証は、LSI実機完成前の設計

段階から、ソフトウェアとLSIを一体としてシステムの検証を行うものです(図3(b))。LSIの詳細設計記述とソフトウェアプログラムを仮想的にいっしょに動作させて動きを検証します。ソフトウェア開発者は設計されたLSIのモデルをターゲットとし、LSI設計者は実際のSoCで動作するソフトウェアをターゲットとして、お互いに、仮想的にシステムを構築しながら検証することが可能になります(図4)。協調検証により、LSI実機完成前の早い段階でシステムの問題を発見して修正でき、LSIの作り直しを回避します。

協調検証の高速化への取組み

協調検証では、LSIの実機ではなく

LSI詳細設計記述をシミュレーションして利用します。そのため、シミュレーション速度が作業効率に大きな影響を与えます。既存のLSIシミュレータ(図4(a))を協調検証に利用した場合には、LSIシミュレータがクロックごとにLSI全体を模擬するため、非常に低速になり、ソフトウェアとの協調検証には利用できない場合があります。例えば、携帯電話のシミュレーションの場合、電源を入れてから3秒間の検証のため、LSIシミュレータでは11日間もかかってしまう例もあります。高速にシミュレーションするために、シミュレーション用のLSIモデルを別途作成するアプローチもありますが、モデルの作成に数か月の手間が必要となります。

今後の展望

成長領域であるデジタルメディアなどにおいて、ますます重要となるSoC開発のTTM短縮に寄与できることを目指し、ソフトウェアとLSIの協調設計・検証技術の向上に注力していきます。

秋葉 剛史

ソフトウェア技術センター
技術開発担当

深谷 哲司

ソフトウェア技術センター
企画担当専事