

設計の後戻りを削減する実装基板の仮想設計技術

PCB Virtual Design to Reduce Design Process Retrogression

原 悟 伊藤 健志 橋本 英司

HARA Satoru

ITO Kenji

HASHIMOTO Eiji

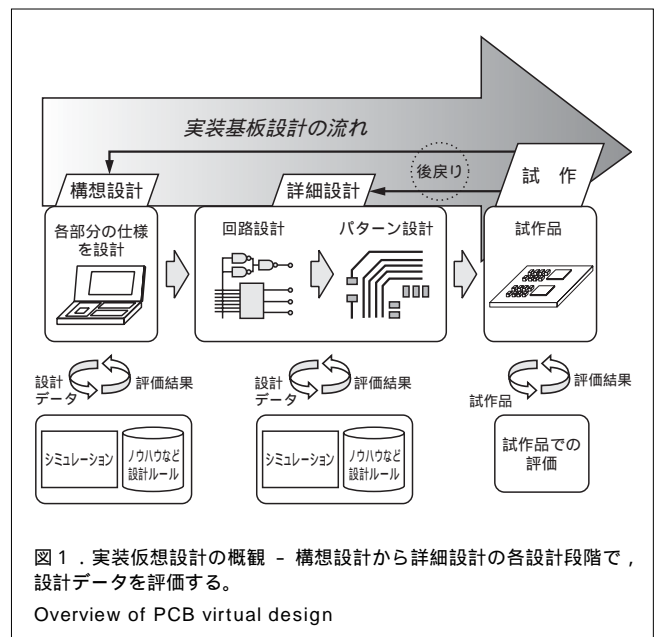
実装基板の開発では、短納期開発が重要な課題になってきている。この課題を解決するために、デジタルマニュファクチャリングの考え方を適用した“実装仮想設計”を提案する。実装仮想設計では、各設計段階において、放熱シミュレーションやんだ付け電極の設計ルールにより設計データを評価する。そして、試作前に評価結果を設計データにフィードバックし、試作後の設計の後戻りを削減する。

Reduction of the development period of printed circuit boards (PCBs) is becoming an important issue. Toshiba is employing the concept of digital manufacturing in order to solve this issue, and has proposed a PCB virtual design system. Using this system, the design data at each design stage are estimated by, for example, simulation of thermal distribution or the design rule for a soldering electrode. This makes it possible to reduce retrogression of the design process (i.e., the need for design changes) after trial manufacturing, by feeding back design change data before trial production.

1 まえがき

昨今の電気・電子機器市場では、顧客ニーズの変化や市場環境の変化が速く、これに対応したタイムリーな製品開発が求められている。すなわち、メーカーにとって、開発期間の短縮がますます重要な課題となってきている。これら電気・電子機器に搭載される実装基板は、製品側から要求される高密度・薄型実装を満たしながら短期間で開発されなくてはならない。これらの課題に対しては様々なアプローチがなされてきたが⁽¹⁾、ここではデジタルマニュファクチャリングの考え方を適用した“実装仮想設計”の仕組みを提案する。

実装仮想設計の全体像を図1に示す。図に示すように、代表的な実装基板設計の流れは、構想設計 詳細設計 試作の順となる。構想設計では、全体仕様に基づいて各部分の仕様とレイアウトが決められ、実装基板の外形と主要部品のレイアウトも決められる。詳細設計では、実装基板の詳細回路や配線パターンなどの細部の設計が決められる。次に、実装基板の試作・評価となる。この段階で不具合(ふぐあい)があれば、構想設計が詳細設計に後戻りすることになる。開発期間を短縮するには、この設計の後戻りを削減することが鍵であり、実装仮想設計の目的でもある。実装仮想設計においては、実装基板の評価を構想設計又は詳細設計段階における設計データで実施する。これらの評価項目は製品によって異なるが、評価手法で区分すると、シミュレーションによる評価とノウハウなど設計ルールによる評価に大別することができる。シミュレーションによる評価とは、例えば、基板動作



時の温度分布をシミュレーションで見積もり、各部品が動作仕様温度以下であるかどうかを評価することである。また、ノウハウなど設計ルールによる評価とは、例えば実装基板上への部品はんだ付けにおける基板側電極のパッドの形状・寸法が、適合しているかどうかを評価することである。

このように、実装仮想設計は、構想設計から詳細設計へ進む各段階において、試作前の設計データで仮想的に評価し、設計の後戻りを削減する仕組みである。

次章以降では、構想設計段階の実装仮想設計例として

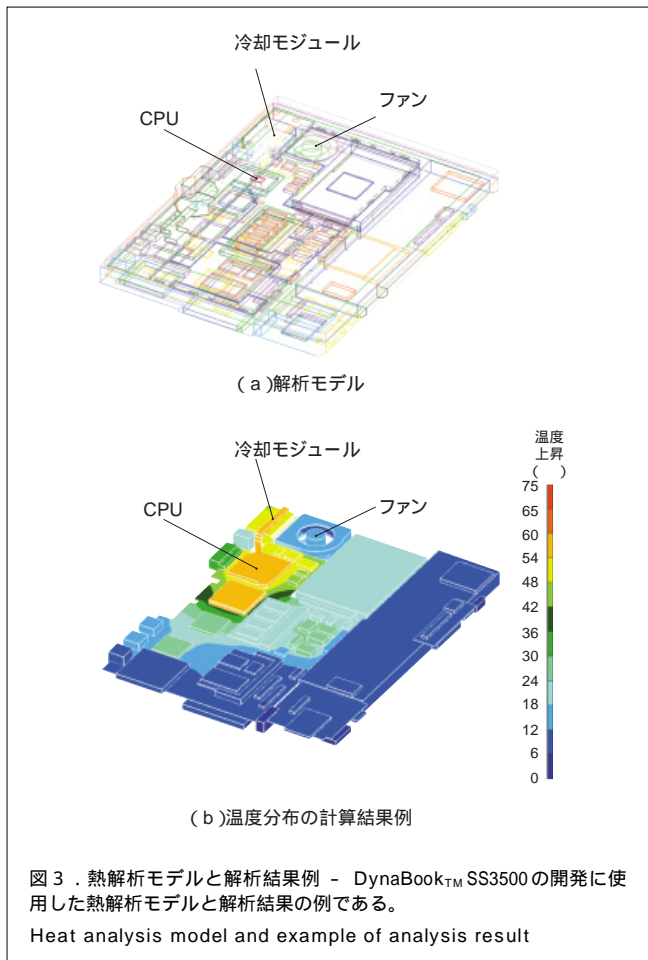
シミュレーションによる評価を用いたノートパソコン(ノート PC)の放熱設計の事例と、詳細設計段階の実装仮想設計例としてノウハウなど設計ルールによる評価を用いた伝送線路設計とパッド設計について紹介する。

2 構想設計段階での評価事例(ノート PC の放熱設計)

まず、構想設計段階でシミュレーション評価を実施する事例として、ノート PC の放熱設計を紹介する⁽¹⁾。

ノート PC には、小型・薄型化と高性能化が要求されるため、小さくて薄い製品の中に高性能な CPU を搭載することが必要である。CPU の性能と消費電力は年々右肩上がりであり、上昇する傾向にあり、製品の単位体積当たりの発熱量はますます上昇している。ノート PC では、製品中の実装基板、ハードディスクドライブ、CD ドライブなどのレイアウトや、実装基板上の部品レイアウトで熱的条件がほぼ決まってしまう。これらのレイアウトを構想設計段階でシミュレーションし適正化することは、設計の後戻り削減に有効である。

実際に当社製品に適用した解析モデルと結果について紹介する。図 2 は、2002 年 11 月に発表したタブレット PC の DynaBook™ SS3500 である。この PC の開発に使用した熱解析モデルと解析結果例を図 3 に示す。構想設計段階では、実装基板上の部品レイアウトや、冷却用の風の流を決める筐体 きょうたい の穴位置などにいくつかの設計案があった。これらの設計案に対して、解析モデルを構築して温度分布をシミュレーションで求め、CPU 温度などが温度仕様内に収まっているかどうかを評価した。つまり、各設計案の熱設計が成立するかどうかを構想設計段階で評価したのである。



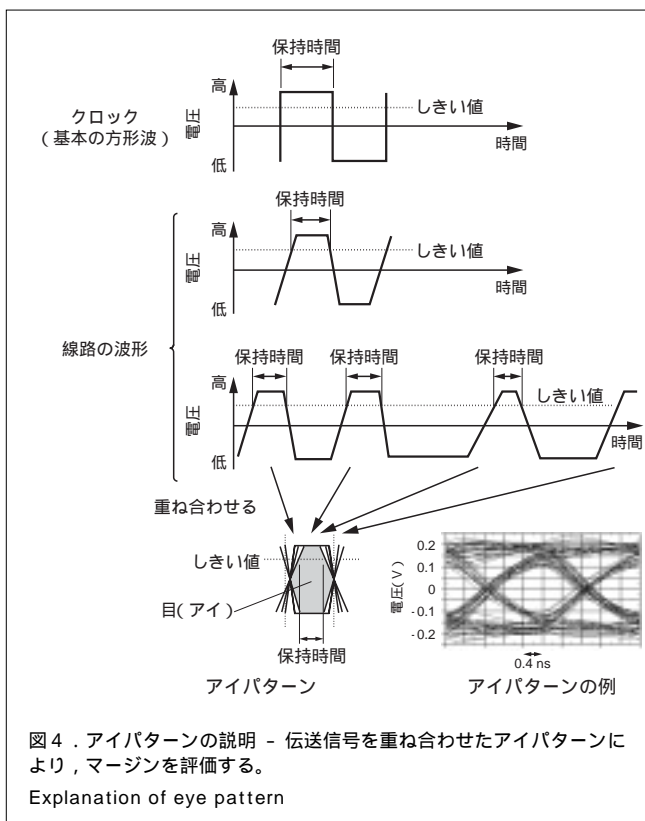
3 詳細設計段階での評価事例

3.1 実装基板の高速伝送回路設計

ここでは、詳細設計段階で実装基板の高速伝送回路設計を設計ルールで評価する事例を紹介する。

PC などの高性能化のためには、前章のように高性能 CPU を搭載することに加え、CPU が処理するデータを高速で伝送することが必要となる。一般に、信号伝送を評価する際にはアイパターンがよく使われる。

まずアイパターンについて説明する。デジタル信号では図 4 に示すような方形波が基本であり、電位が信号を表している。電位が高と低のしきい値をある一定の時間以上超えると高又は低の信号と認識される。しかし、信号の形が崩れると、しきい値を超える電位が正しく認識できなくなる。通常、伝送線路を通る信号はその形が変化して(崩れて)いき、その変化(崩れ方)は信号のパターンによって異なる。そのため、ランダムなパターンの信号を与えた際の波形の変化を重ね合わせて評価する手法が取られており、図 4 に示すように、重ね合わせた波形をアイパターンと呼ぶ。信号の高と低のしきい値を超える時間が長ければ、アイパターンの開口(目)が開いていき、信号伝送のマージン(余裕度)が大きい



ことになる。波形を重ね合わせた形状が目の形に似ているためにアイパターンと呼ばれ、その目が大きく開いているほどマージンが大きいという評価になる。

高速伝送回路の設計においては、まず信号伝送仕様が満たされるかを前述したアイパターンに基づいて評価し、実装基板の設計ルールを決めていく。実装基板の設計ルールの項目となる基板層構成、配線構造、バス配線のラインやスペースなどを変化させて、図4に示したようなアイパターンをシミュレーションで評価する。特に、対象部品が開発途中などで

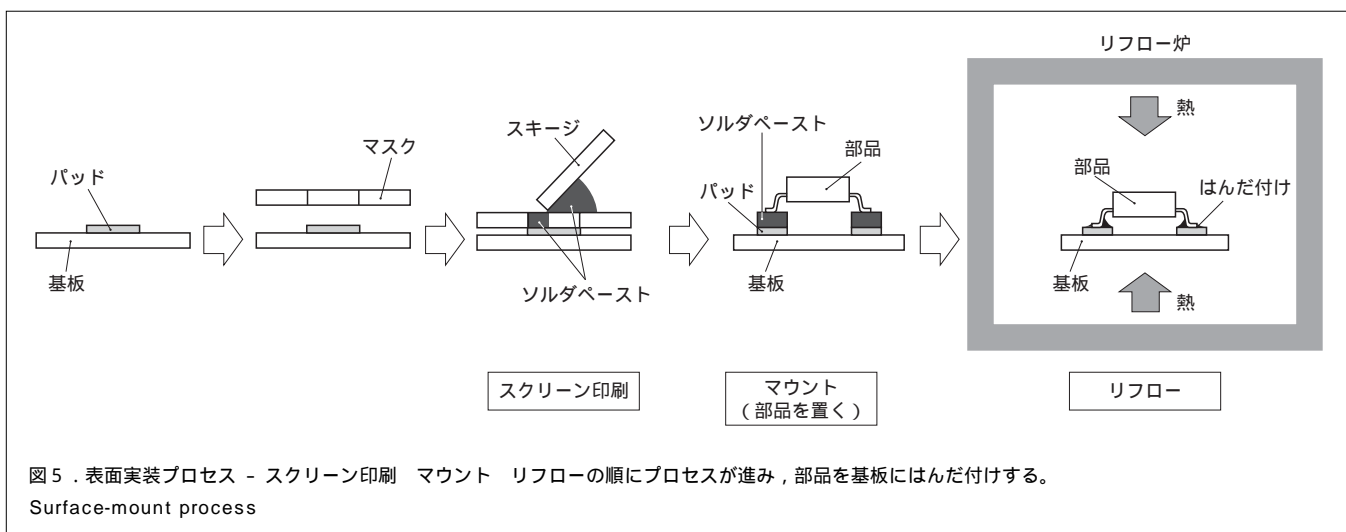
入手困難な場合にはアイパターンの実測ができないため、シミュレーションによってあらかじめ設計ルールを作成しておくことが、設計の開発期間短縮に有効である。例えば、GHzを超える高速伝送回路の設計では、シミュレーション結果から実装基板仕様以外にも材料定数の周波数特性や誘電損失など、従来考慮していない設計課題があることがわかってきている。

このようにして設計ルールを決めておき、詳細設計の段階では、そのルールに適合するかどうかを評価するのである。

3.2 実装基板のパッド設計

ここでは、詳細設計段階でパッド設計を評価する事例を紹介する。まず、実装基板の代表的な製造方法である表面実装プロセスを図5に示す。表面実装プロセスでは、基板のパッドに表面実装部品をはり付けるにはんだ付けする。その工程としては、最初に、基板とパッド位置に印刷開口を持つマスクを位置合わせして重ねる。次に、マスク上にペースト状のはんだ(以下、ソルダペーストと呼ぶ)を供給し、スキージでマスク開口部へ押し込み、基板上のパッドにスクリーン印刷する。その上に部品を置いてそのままリフロー炉と呼ばれる炉に入れ、基板とはんだと部品をはんだ付け温度まで上昇させてはんだ付けを行う。

表面実装プロセスでののはんだ付け形状を決定する因子は、パッドや部品電極の形状と、印刷により塗布されるソルダペースト量である。はんだ付けの形状は、継ぎ手としてのはんだ付け信頼性を決定する。また一般に、パッドや部品電極形状と印刷されたソルダペースト形状により、製造時の不良率が大きく左右される。これら実装信頼性と製造性がパッド設計を評価する指標となり、各部品電極の形状ごとにパッド形状・寸法が決める。これらをパッド設計ルールと呼ぶ。パッド設計は基本的に部品の電極形状で決まるため、新規部品においても、従来と同じ電極であれば同じ設計



ルールが適用できる。このため、パッド設計ルールの構築により設計・開発期間を短縮することができる。

パッド寸法データは、通常、基板のパターンを設計するCADデータとして登録される。そのため、新規登録部品に関しては、部品電極寸法からパッド寸法を算出してCAD登録データに変換するツールが設計開発期間の短縮に有効となる。このようなパッド設計ツールは、デジタル入力された部品データをパッドデータに変換してCADデータへつなぐものであり、その意味でデジタルマニファクチャリングのツールと呼べるものである。

4 あとがき

電気・電子機器に搭載される実装基板の設計において必要とされる評価項目は、前述のように多岐にわたる。今後必要とされるのは、それぞれのシミュレーションの高度化である。更に今後は、複数のシミュレーション結果からおのこの部分最適解が得られた際に、全体最適解を抽出するシステム作りが必要になってくると考えられる。実装基板の設計は、製品によって評価項目が異なるため、汎用的なシミュレーションの活用が難しい。デジタルマニファクチャリングの考え方を基板設計に展開し、シミュレーションとノウハウなど設

計ルールによる評価を併用することにより、開発リードタイムの短縮が実現できると考える。

文 献

- (1) 小梁川 尚,ほか .ノートパソコンの小型・薄型化を実現する放熱設計 . 東芝レビュー . 55 ,4 ,2000 .p.9 - 12.



原 悟 HARA Satoru

生産技術センター 実装技術研究センター主任研究員。
実装基板やパッケージのシミュレーション技術開発、実装設計に従事。日本機械学会会員。

Electronic Packaging & Assembly Technology Research Center



伊藤 健志 ITO Kenji

生産技術センター 実装技術研究センター研究主務。
高速デジタルシステムにおける実装基板やパッケージの信号伝送、EMIの研究・開発に従事。

Electronic Packaging & Assembly Technology Research Center



橋本 英司 HASHIMOTO Eiji

デジタルメディアネットワーク社 知的財産部 知財技術担当。
ノートPCの実装構想設計・開発、知的財産技術業務に従事。

Intellectual Property Div.