

スピントランジスタ

超高密度磁気記録の実現を目指して

近年、電子の持つスピンの性質を積極的に利用する素子の研究開発が活発に行われています。

巨大磁気抵抗効果素子(GMR素子)は、この数年の年率100%にも及ぶハードディスク(HDD)の記録密度向上を牽引(けんいん)してきました。また、トンネル磁気抵抗効果素子(TMR素子)は、次世代の不揮発メモリとして期待されています。

一方、スピントランジスタは、これらの二端子型磁気抵抗効果素子に比べて、外部磁場の変化による出力の変化率が1けた以上大きいという特長を持ち、将来の大容量磁気ストレージ再生ヘッドや、トランジスタ機能を持った新規の不揮発性論理素子への応用が可能で、超高密度磁気記録分野に更なる発展をもたらすと期待されています(図1)。

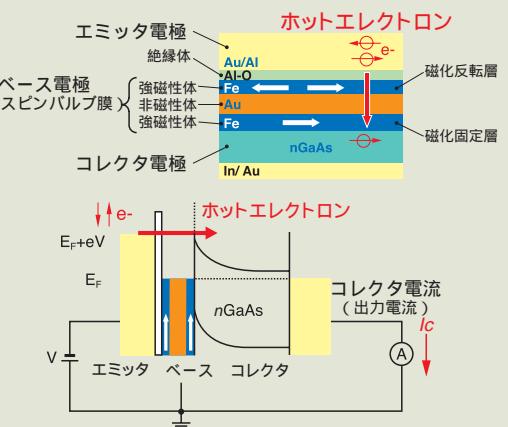


図1. スピントランジスタの素子構造及びエネルギーダイアグラム - スピンバルブ膜をベース層に持つホットエレクトロン型三端子素子を示します(上)。ベース層の磁性体の磁化の相対的向きの変化により、信号電流(コレクタ電流)が変化します(下)。

磁気抵抗効果素子	素子構造	磁気抵抗比(MR比)
GMR素子 (スピンバルブ構造)	CIP-GMR素子(Current In Plane GMR) 電流	~18%
	CPP-GMR素子(Current Perpendicular to Plane GMR) 電流	~5%
TMR素子	電流	~40%

図2. 従来の二端子型磁気抵抗効果素子 - GMR素子、TMR素子の素子構造を示します。GMR素子には、スピンバルブ膜に対して電流を流す方向によりCIP型とCPP型があります。

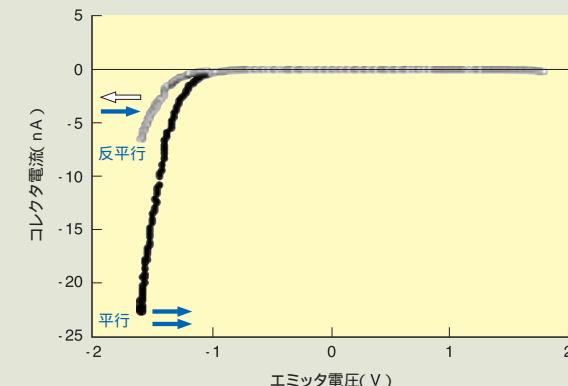


図3. スピントランジスタの電流対電圧特性 - エミッタ電極に負電圧を加えるとコレクタ電流が流れます。ベース層の磁性体が磁化平行状態(+)ではコレクタ電流が大きく、反平行状態(-)ではコレクタ電流が小さくなります。

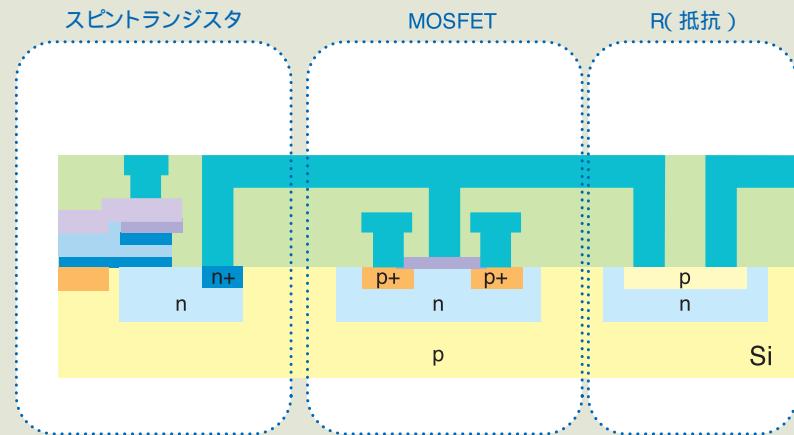


図4. 半導体プロセス技術との融合例 - スピントランジスタとMOSFET, RCによるセンサ構成図で、配線の浮遊容量を低減するため、スピントランジスタとMOSFETを同一基板上に形成します。

磁気抵抗効果素子について

磁性体 / 非磁性体 / 磁性体からなる磁性積層膜は、スピンバルブ膜と呼ばれ、大きな磁気抵抗効果を示すことが知られています(図2)。外部磁場により上下の磁性層の磁化を互いに平行な状態から反平行な状態に変化させると、積層膜の電気抵抗が十数%程度増大します。この大きな抵抗変化は、既にHDDの再生ヘッド(GMRヘッド)に応用されています。また、TMR素子は、薄い絶縁体を2枚の強磁性体電極で挟んだ素子で、二つの強磁性体の磁化の向

きが反平行な状態では、平行な状態より電気抵抗が数十%増大します。

スピントランジスタとは

スピントランジスタは1996年にオランダ、トウェンテ大学のMonsmaらによって提案されました。スピントランジスタは、図1に示すようにスピンバルブ膜をベース層に用いたホットエレクトロニクス型三端子素子の一種です。この素子はエミッタ電極(金(Au)/アルミニウム(AI))、トンネル絶縁層(アルミナAI-O)、ベース電極(鉄(Fe)/Au/Fe)、コレクタ電極

(n型半導体ガリウムヒ素(nGaAs)、あるいはシリコン(Si))から構成されています。エミッタ電極からベース電極へ注入されたホットエレクトロンは、ベース電極中でスピンバルブ膜の磁化の向きに応じた散乱を受け、ショットキー障壁を超えた電子がコレクタ電極に流れ込み、信号電流として観測されます。外部磁場によりベース電極の磁性体の磁化が反平行な状態から平行な状態に変化すると、コレクタ電流が3~4倍、変化率として表すと200~300%増大します(図3)。このコレクタ電流の変化率は、従来のGMR素子と

比較して1けた以上大きな値が得られるので、素子サイズが微細化しても超高密度磁気記録用磁気センサとして十分大きな出力信号が得られると考えられます。

また、スピントランジスタを不揮発メモリ用のメモリセルとして用いることもできます。スピントランジスタは、MRAM(磁気不揮発メモリ)のメモリセルとして開発されている二端子素子のTMR素子とは異なり、トランジスタ機能を持つことから、情報のアドレス指定に用いるCMOS(相補型金属酸化膜半導体)を必要としない新規の不揮発論理素

子を構成することができます。

超高密度磁気記録実現に向けて

スピントランジスタは、出力電流の変化率が大きいという利点がありますが、一方で、磁化平行状態の出力電流の絶対値が小さいという欠点があります。そのため、磁気センサとして用いた場合、配線の浮遊容量により現状の性能では高速な読み出し動作ができません。

出力電流の絶対値を大きくするためには、電流透過率(コレクタ電流 / エミッタ電流)を向上させる必要があります。そこで、まず、ベー

ス層 / 半導体界面のショットキー特性を制御し、かつ薄くて均一なトンネル絶縁層を作製する技術を開発し、電流透過率の向上を図っています。特にトンネル絶縁層の平坦性や均一性は、電流透過率の向上に不可欠であることがわかっています。この点を更に改善することによって、現状の電流透過率をあと1けた引き上げ、高密度磁気記録センサ実現に必要とされる電流透過率 10^{-2} を達成できると考えています。

更に、ナノ秒での読み出し動作を行うには、配線の浮遊容量を低減するため、図4に示すように、信号を増幅するMOSFET(MOS(Metal Oxide Semiconductor)型効果トランジスタ)と同一基板上に素子を作り込むといった技術課題があります。

今後の展望

スピントランジスタの実用化に向けて、素子特性の向上を図り、数百G(ギガ: 10^9)ビット/in²の高密度磁気記録用磁気センサを実現します。また、半導体プロセス技術に磁性材料を融合させる技術を開発し、新たなアプリケーションを生み出していく

きます。

佐藤 利江

研究開発センター
新機能材料・デバイスラボラトリー主任研究員