

SoC を構成する CPU コア TX System RISC

Embedded TX System RISC Processor Core for System-on-Chip (SoC)

関口 浩 三谷 了 中村 雅人

SEKIGUCHI Hiroshi

MITANI Ryo

NAKAMURA Masato

東芝は、従来から RISC(縮小命令セットコンピュータ)アーキテクチャとして MIPS(注1)を採用し、1995年から 32/64 ビット組込みプロセッサコアとして、TX19, TX39, TX49, TX79 を市場に投入してきた。更に、上位の TX99 を開発中である。これらは、SoC(System on Chip)の設計技術である ASIC(Application Specific IC)手法の IP(Intellectual Property)として整備され、当社汎用プロセッサあるいは顧客向けカスタム SoC として多くの応用分野で使用されている。これらのプロセッサは、40 MHz 帯から 1 GHz 帯までをカバーし、命令体系は上位互換である。更に、近年、MeP(Media embedded Processor)などのデジタル音声画像処理プロセッサなどと補完的に使われ、多くのマルチメディア LSI のシステムコントローラとして、中心的な役割を果そうとしている。

Toshiba has launched the TX19, TX39, TX49, and TX79 series 32/64-bit processor family on the market since 1995 employing MIPS-based reduced instruction set computer (RISC) architecture. We are also currently developing the TX99 high-end processor. These processors are available as intellectual property for application-specific IC (ASIC) design methodology and are implemented in Toshiba standard processors or customized system-on-chips (SoCs). Their speeds cover the range from 40 MHz to 1 GHz with instruction set upward compatibility.

Recently, these processors have been used for digital audio/video processing functions in devices such as the media embedded processor (MeP) in a single chip, providing system control functions for various multimedia LSIs.

1 まえがき

近年、モバイル機器に見られるシステムの小型化や低消費電力の要求と、ネットワークやデジタル情報家電に代表される処理能力の高速化の要求に伴い、SoCの需要が高まっている。このSoCは、機器の小型化、低消費電力化、高速処理化などの異なる要求特性を応用機器ごとに最適化すべく、必要な機能と特性を一つのLSIに集約したもので、プロセッサと機能ブロックから成る。これらのプロセッサや機能ブロックの多くは、業界標準のスペックを満たすものが使われ、多くの異なるSoCで再利用できるIPの形態に整備されている。

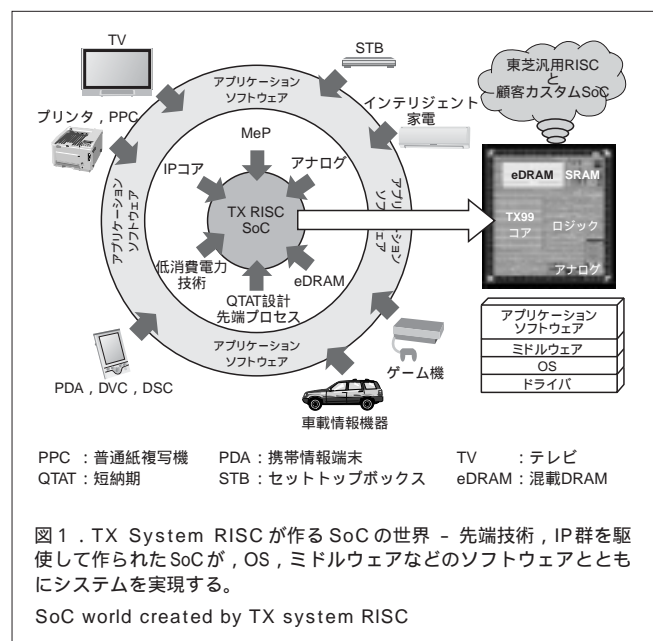
また、SoCは、プロセッサや機能ブロックなどのハードウェアのみならず、それらのハードウェアを制御するためのソフトウェアや、ソフトウェア開発環境、更にはSoC搭載システム開発のための開発環境の提供が必須である。

東芝は、このSoCのプロセッサとして、MIPSアーキテクチャを採用し、TX RISCプロセッサを95年以来市場に投入してきた。以下に、当社のTX RISCコアと汎用プロセッサの特長、及び狙うマーケットについて述べる。

(注1) MIPS は、MIPS Technologies, Inc. の商標。

2 SoC に向けた TX System RISC のコンセプト

TX System RISC は、ASIC 設計手法の IP として用意され、SoC におけるシステムコントローラとして使用される(図1)。



SoCは、プロセッサを中心に、ダイレクトメモリアクセスコントローラ(DMA)、割込みコントローラなどのプロセッサと密に結合した専用機能ブロック、PCI(Peripheral Component Interconnect)コントローラやEthernet^(注2)コントローラなどの拡張インタフェース及び通信用機能ブロック、更には、MPEG-2(Moving Picture Experts Group-phase2)/MPEG-4やMP3(MPEG-1 Audio Layer 3)/WMA(Windows MediaTM(注3)Audio)などのデジタル音声画像圧縮伸長ブロックなどから、その分野に必要な機能を選び、一つにしたLSIである。多くは、当社の汎用製品として市場に投入されるが、あるものは、顧客のカスタム製品として、その顧客特有の機能ブロックをも入れたカスタム特有のLSIになることもある。これらのハードウェアを動作させるためのオペレーティングシステム(OS)、デバイスドライバを用意し、分野によっては、ミドルウェアやアプリケーションソフトウェアも当社が提供している。また、システムの開発を支援するコンパイラ、デバugg、評価ボードなども提供している。

3 TX System RISCのコアラインナップ

TX System RISCは、米国のMIPS社(MIPS Technologies, Inc.)との契約により導入したMIPSアーキテクチャ採用の当社オリジナルプロセッサである。低消費電力重視の32ビットコアから、パフォーマンス重視の64ビットコア、更には64ビットスーパースケラアーキテクチャまで、シームレスなコアを提供する(図2)。

また、これらのコアは、プロセスのデザインルールの各世代において開発されており、ワンチップ化に必要なIPと同一プロセスのコアを選択することができる。

4 各ファミリーの概要

TX System RISCにはTX19, TX39, TX49, TX79のコアがラインアップされており、当社は、これらのコアを組み込んだ多くのRISCプロセッサを開発してきた。また、これ以外に、最上位コアであるTX99コアも開発中である。

4.1 TX19ファミリー
TX19は、MIPS社の32ビットR3000ATM(注4)をベースとして当社が開発したTX39プロセッサに、高コード効率の拡張命令セットであるMIPS社のMIPS16TM(注5)ASE(Application Specific Extension)を追加して、当社で独自開発した高性能な32ビットRISCプロセッサである。

32ビットRISCコアでありながら、命令セットの一部を16ビットに圧縮することにより、命令コードサイズを大幅に削減できる。これはアプリケーションソフトウェアをチップに内蔵したROMのみに格納させ、部品点数を減らしてモバイル機器などに有効とするためである。

また、当社のCISC(複合命令セットコンピュータ)系マイコンに内蔵したタイマ、DMA、AD(Analog to Digital)コンバータなど各種周辺機能と同一のIPを多く内蔵させることで、16/32ビットCISC製品からのアップグレードを容易にする。また、割込みの応答性を高速化し、リアルタイム制御が必要

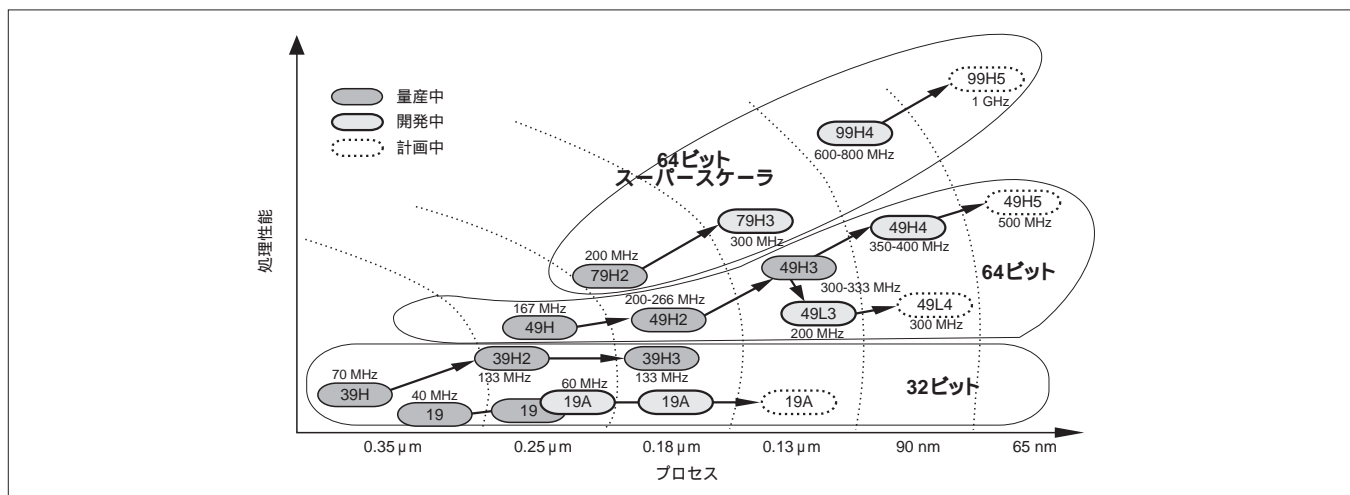
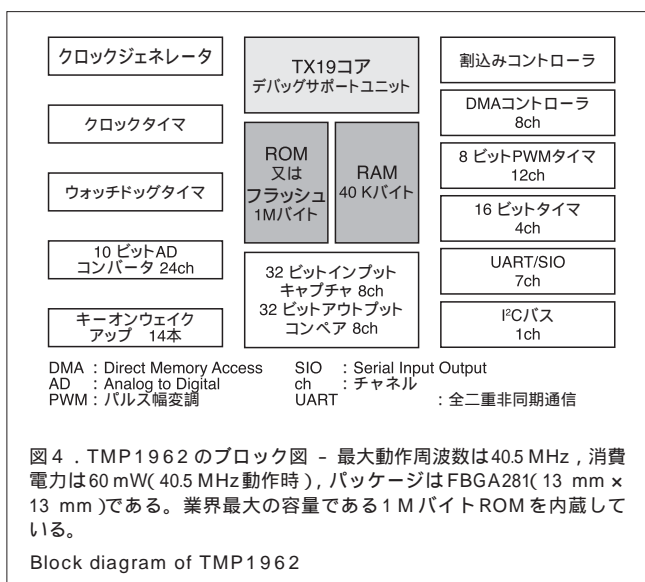
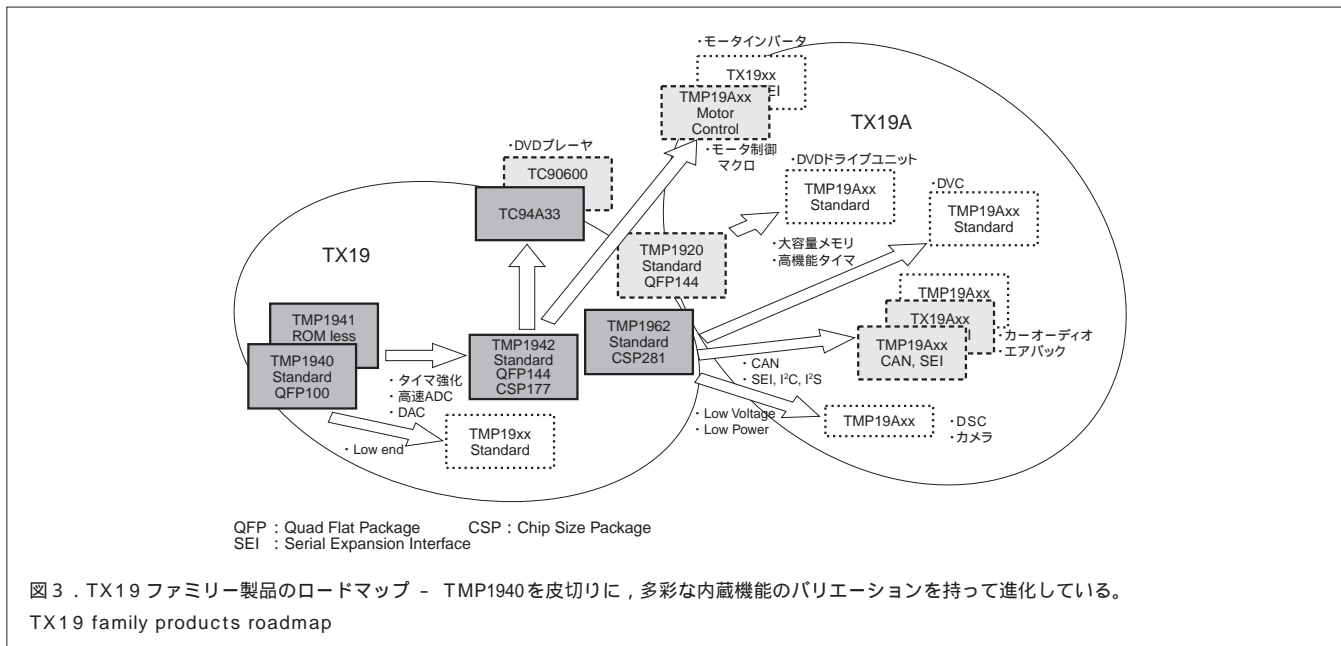


図2 . TX System RISCコアのロードマップ - 32ビット, 64ビット, 64ビットスーパースケラのコアを、0.35 μmから65 nmまでの各プロセス世代において提供していく。
TX system RISC core roadmap

(注2) Ethernetは、富士ゼロックス(株)の商標。
(注3) Windows Mediaは、米国Microsoft Corporationの米国及びその他の国における商標。

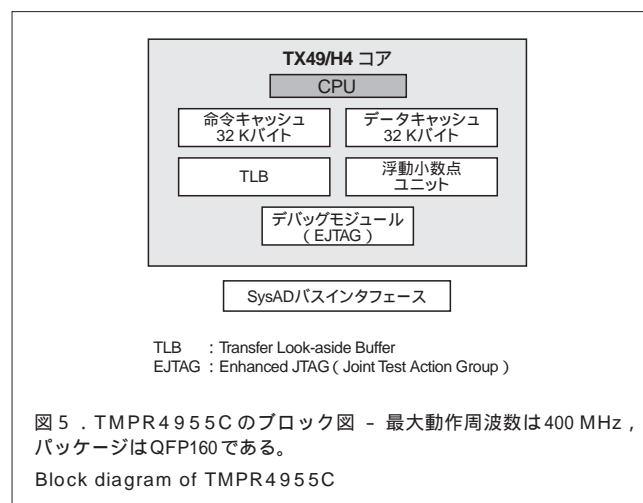
(注4)(注5) R3000A, MIPS16は、MIPS Technologies, Inc.の商標。



となるエンベデッドシステム向けに最適化されたプロセッサコアである。デジタルビデオカメラ(DVC), デジタルスチールカメラ(DSC), カーオーディオ, 家電製品からデジタル情報家電, 車載関連まで幅広く応用される。

TX19 ファミリーには、当初開発されたTX19 コアのほかに、コード効率と割り込み応答性を更に高めたTX19A コアがある。

TX19 ファミリーの汎用製品のロードマップを図3に示す。各種アプリケーションソフトウェアに応じて、CAN(Control Area Network)内蔵, モータ制御回路内蔵, タイマ本数増加, 内蔵ROM/RAM容量増加などのバリエーションがある。汎用製品の一例として、TMP1962のブロック図を図4に示す。



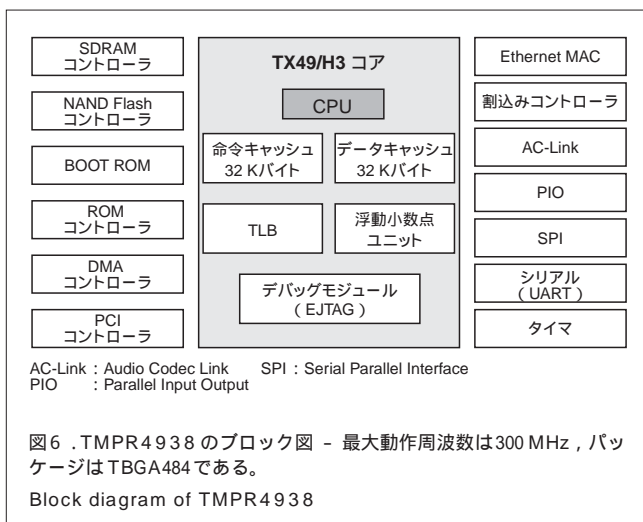
4.2 TX39 ファミリー

TX39は、R3000A™をベースに当社が開発したオリジナルプロセッサであり、TX System RISCの中でもっとも歴史のあるコアである。5段のシングルパイプライン動作のコアで、整数演算器と命令一次キャッシュ、命令データキャッシュを持つ。携帯機器、カーナビゲーション、普及版SOHO (Small Office Home Office)ルータなどに採用されている。

4.3 TX49 ファミリー

TX49は、64ビットアーキテクチャであるMIPS III™(注6)をベースに当社が開発したオリジナルプロセッサである。5段のシングルパイプライン、整数演算器、浮動小数点演算器、命令一次キャッシュ、命令データキャッシュを持ち、動作周波

(注6)(注7) MIPS III, MIPS IV は、MIPS Technologies, Inc. の商標。



数は ,200 MHz から 400 MHz までに到達しようとしている。

TX49 ファミリーの汎用製品は ,多くの周辺機能を内蔵せずシンプルな構成とした SysAD バスインタフェース仕様の製品と ,各種周辺機能を内蔵した PCI バスインタフェース仕様の製品とに大別される。前者の代表製品として ,TMPR4955C のブロック図を図5に示す。レーザプリンタなどの OA 機器が主なターゲットとなる。

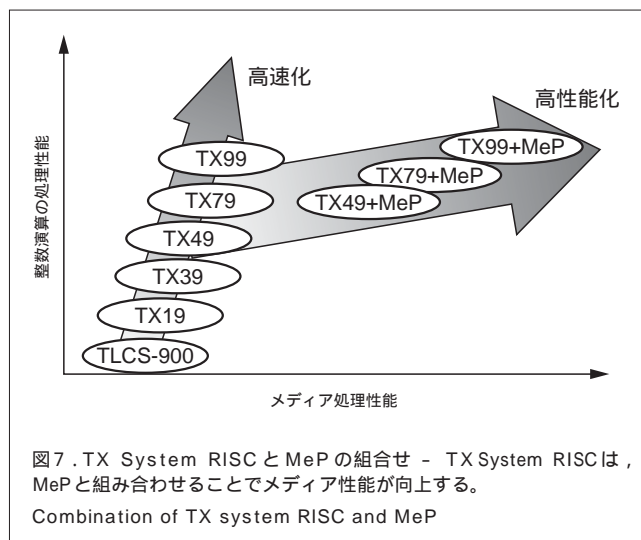
後者の例として ,TMPR4938 のブロック図を図6に示す。PCI コントローラのほかに ,Ethernet MAC ,DMA コントローラ ,SDRAM(Synchronous DRAM)コントローラ ,NAND Flash コントローラなど多彩な周辺機能を1チップ化し ,省部品化を図っている。情報家電やネットワークプロセッサに応用される。

4.4 TX79 ファミリー

TX79 は ,MIPS III™ に MIPS IV™(注7)整数命令と 128 ビット幅 SIMD(Single Instruction Multiple Data)型マルチメディア命令(MMI)を加え ,当社が開発したオリジナルプロセッサである。二つの整数命令が同時に発行できる対称型スーパースケラアーキテクチャを採用し ,すべてのデータパスが 128 ビット幅であり ,二つの 64 ビットデータを並列に処理する。汎用品の TMPR7901 は ,2チャンネルの PCI バスインタフェースや ,2チャンネルの 10/100 M ビット Ethernet MAC などを内蔵しており ,家庭用サーバなどのデジタル情報家電に最適である。

5 MeP と組み合わせたシステムソリューション

アプリケーションソフトウェアのシステムコントロール機能をつかさどる TX System RISC と ,デジタル信号処理を実現するコンフィギュラブルなマイクロコントローラである MeP の



組合せは ,特にマルチメディア機器のような大量の音声・画像のデジタルデータを高速に処理するシステムに対して ,最適なソリューションである。

図7は ,整数演算性能に優れる TX System RISC が , MeP との組合せによりメディア性能を向上させることを示している。

6 あとがき

今後もプロセスの進化に合わせ ,TX System RISC 既存ファミリーの新しい SoC や汎用品を展開していく。また ,新しい TX99 ファミリーも近い将来市場に投入される予定で ,500 MHz ~ 1 GHz の高速プロセッサの要求に応えていく。



関口 浩 SEKIGUCHI Hiroshi
セミコンダクター社 システム LSI 事業部 マイクロプロセッサ統括部長。RISC プロセッサの企画 , 拡販業務に従事。
System LSI Div.



三谷 了 MITANI Ryo
東芝エルエスアイシステムサポート(株)マイコン応用技術統括部シニアエキスパート。RISC プロセッサの応用技術業務に従事。
Toshiba LSI System Support Co.,Ltd.



中村 雅人 NAKAMURA Masato
セミコンダクター社 システム LSI 事業部 マイクロプロセッサ統括部主務。RISC プロセッサの企画 , 拡販業務に従事。
System LSI Div.