

重水素による極薄ゲート酸化膜の高信頼化実証と信頼性向上機構の解明

Realization of Highly Reliable Ultrathin Gate Oxide by Deuterium Incorporation

三谷 祐一郎 佐竹 秀喜

MITANI Yuichiro

SATAKE Hideki

高集積化が進む LSI デバイスに用いられる薄いゲート酸化膜の高信頼化プロセスの一つとして、水素 (H_2) の同位体である重水素 (D_2) をゲート酸化膜に導入する技術を検討した。 D_2 の導入は、一般的に素子形成後の D_2 アニールが知られているが、われわれはゲート酸化膜形成に D_2 燃焼酸化、ゲート電極多結晶シリコン (Si) に重水素シラン (SiD_4) ガスによる成膜を試みた。その結果、ゲート酸化膜と Si 基板の界面の欠陥生成量 (界面準位量)、及びストレス誘起リーク電流 (SILC) を低減させるという D_2 アニールでは得られない新たな効果があることを明らかにした。これは、酸化膜成長過程で、より安定な重水素結合がゲート酸化膜全体にわたって形成されるために、電気的なストレスを印加したときに生成される、界面及び膜中の欠陥生成量が低減したためと予想している。

We investigated the effect of deuterium incorporation on the reliability of ultrathin gate oxide films. Deuterium pyrogenic oxidation and deuterated poly-Si deposition were utilized for deuterium incorporation into gate oxide films. As a result, interface-state generation and stress-induced leakage current (SILC) were significantly suppressed. From a physical analysis, it was found that deuterium atoms were introduced throughout the entire SiO_2 film and more stable deuterium bonds were realized by deuterium pyrogenic oxidation.

1 まえがき

LSI デバイスの高集積化が進むに伴い、高速・低消費電力化の要求がますます高まっている。LSI デバイスの高速性能を維持するためには、ゲート酸化膜の薄膜化が必須である。最近では、膜厚が 1 nm (1 cm の 1 千万分の 1) を下回るゲート酸化膜を利用したトランジスタも、研究レベルで報告されている¹⁾。しかし、ゲート酸化膜が薄膜化するとゲート酸化膜に印加される電界が高くなるので、信頼性の確保が重要な課題となってきた。

ゲート酸化膜の信頼性の劣化は、電気的なストレス下においてゲート酸化膜中あるいは界面に生成される欠陥によって引き起こされると考えられており、その起源の一つに水素結合が考えられている。すなわち、ゲート酸化膜中あるいは界面に存在する水素結合が電気的ストレス印加で切れて欠陥となる。したがって、この水素に起因した欠陥生成を抑制するプロセス技術は、ゲート酸化膜の高信頼化にとって重要である。

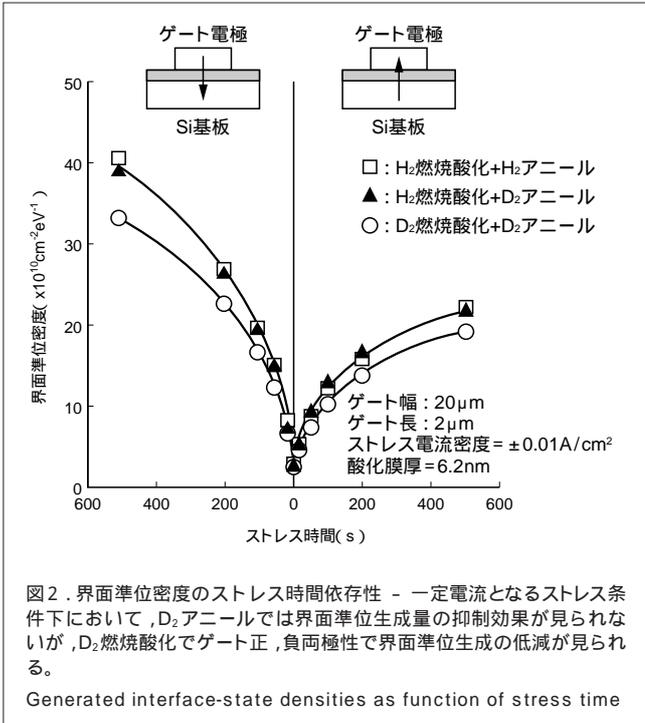
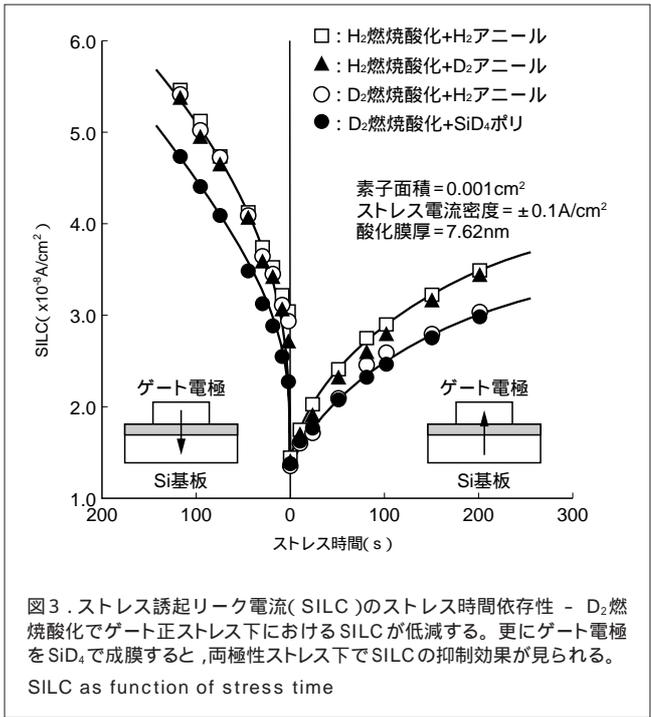
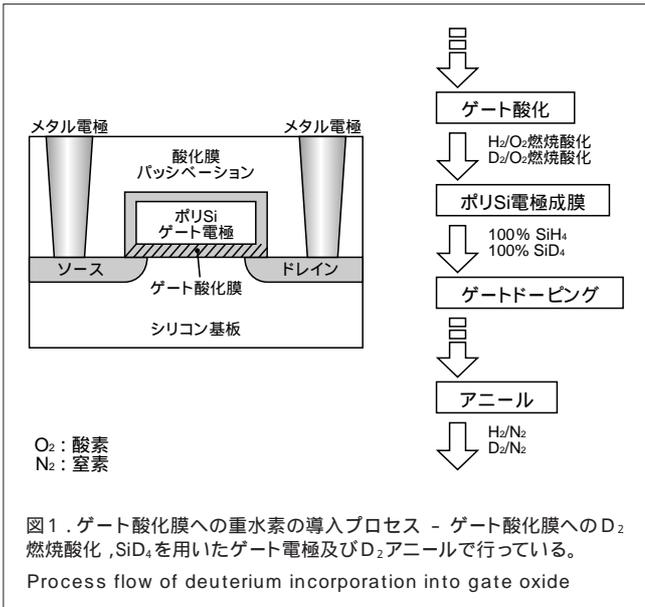
ここでは、ゲート酸化膜の高信頼化プロセスの一つとして、 H_2 の同位体である D_2 をゲート酸化膜に導入する新たな技術について述べる。特に、酸化膜形成時に D_2 ガスを用いる D_2 燃焼酸化で、電気的なストレス印加によるゲート酸化膜の膜中や界面に生成される欠陥の量を抑制することを実証した。

2 重水素による極薄ゲート酸化膜の高信頼化

ゲート酸化膜中に重水素を導入する方法としては、一般的にトランジスタ作製工程の終盤で行う 400 ~ 500 程度の D_2 アニールが知られている。これは、デバイス作製の際にゲート酸化膜界面などに生成される欠陥を、 H_2 ガスでアニールすることにより不活性化させることを目的としたプロセスである。この H_2 ガスの代わりに D_2 ガスを用いることで、ホットエレクトロンストレス下における界面特性を向上させることが既に知られている²⁾。

一方われわれは、図 1 に示されるように、 D_2 アニールのみではなく、 H_2 を用いた H_2 燃焼酸化によるゲート酸化膜の代わりに D_2 を用いた D_2 燃焼酸化を行い、またゲート電極として用いられている多結晶 Si 膜を成膜する材料ガスに SiD_4 を使うなどして、より効果的に D_2 を導入することを試みた³⁾。

図 2 は、ゲート電極に正及び負の電圧を印加して一定電流が流れ続けるようにしたときに生成される界面欠陥の量 (界面準位量) を比較した結果である。これに見られるように、 D_2 アニールの場合にはゲート電極の正、負にかかわらず、ほとんど改善効果が見られていないが、 D_2 燃焼酸化を用いることで、ゲート両極性で界面準位量が明確に低減していることがわかる。



更に、SILCに対するD₂の効果を図3に示す。SILCは、電気的なストレスを印加した後のゲート電流の増加量と定義され、電気的なストレスでゲート酸化膜の膜中に生成される欠陥を介して流れる電流と考えている。したがって、SILCを指標として、膜中に生成される欠陥量を間接的に評価・比較することが可能であると同時に、SILCを低減させる技術は、ゲート酸化膜の高信頼化のために必須である。図3に見られるように、界面準位量の場合と同様、D₂アニールのみではSILCの低減はほとんど見られないのに対して、D₂燃焼酸化をすることで、ゲート正ストレスにおいてSILCが低減され

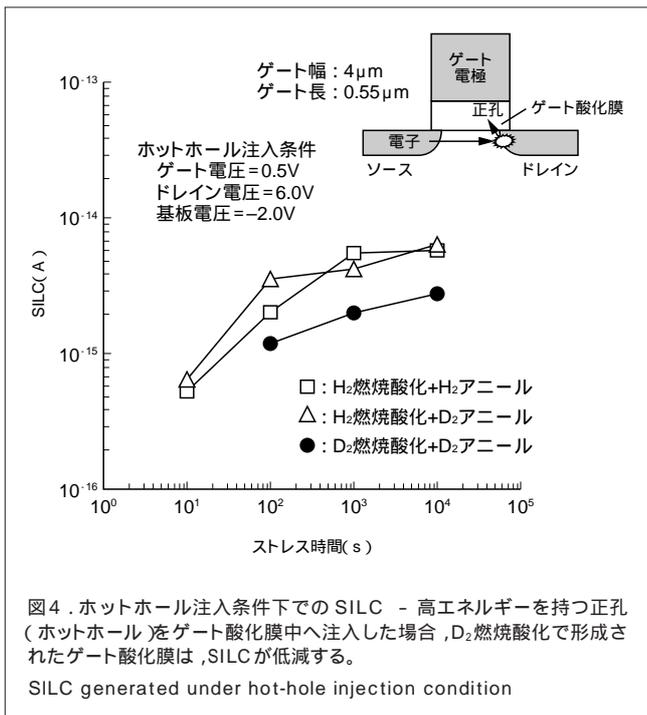
ていることがわかる。

更に、ゲート電極多結晶シリコンの成膜にSiD₄を用いることにより、ゲート正ストレス下のみではなく負ストレス下でもSILCの低減が実現されている。図2及び図3に示した実験結果は、一定電流ストレスにより高いエネルギーを持つ電子(ホットエレクトロン)を膜厚方向に注入する条件下でのゲート酸化膜の劣化である。ゲート酸化膜の劣化は、このようなホットエレクトロンの影響に加えて、正孔の存在とも密接な関係があると言われている。

そこで、図4の挿入図にあるように、トランジスタのドレイン端でインパクトイオン化を起こして、高いエネルギーを持つ正孔(ホットホール)を生成し、ホットホールに対する重水素の効果調べたところ、図4のような結果が得られた⁴⁾。図4は、ホットホール注入下でのSILCが時間に対して増加していく結果を示している。これによれば、図2及び図3で見られたのと同様に、D₂アニールではSILCの低減にほとんど効果が見られないのに対し、D₂燃焼酸化により、顕著な低減効果が得られた。

以上のように、重水素をアニールで導入するのではなく、酸化膜形成過程で重水素を導入するD₂燃焼酸化、あるいはSiD₄によるゲート電極多結晶Si成膜により、ホットエレクトロンあるいはホットホールがゲート酸化膜中に注入される条件下で、界面準位生成量及びSILCを低減させることができることを明らかにした。

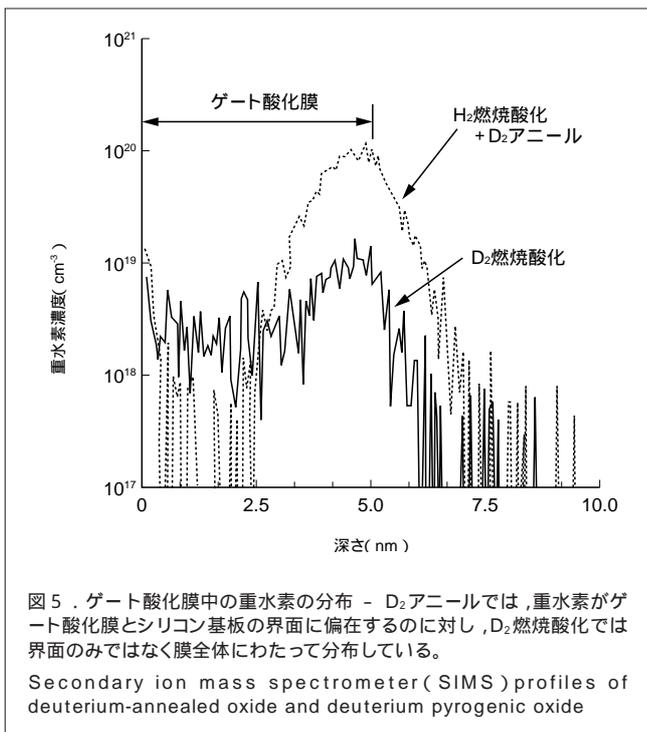
次に、重水素によってゲート酸化膜の劣化が抑制されたメカニズムについて考察を行う。



3 重水素によるゲート酸化膜高信頼化の起源

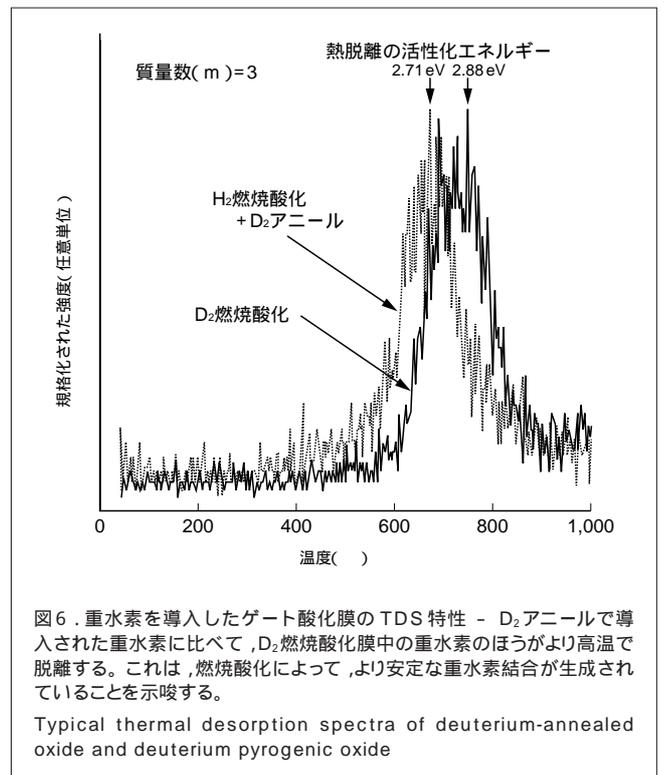
ここでは, 重水素でゲート酸化膜の界面及び膜中の欠陥生成が抑制されたメカニズムについて, D₂アニールとD₂燃焼酸化とを比較することで考察する。

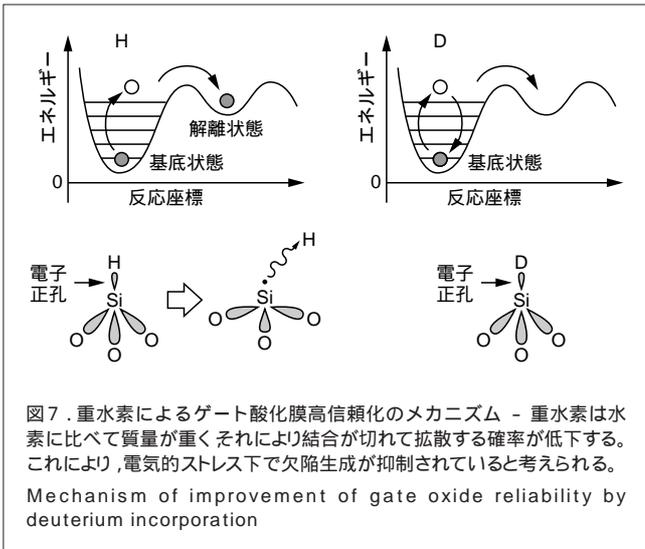
図5にアニールでD₂を導入したゲート酸化膜及びD₂燃焼酸化膜の膜中の重水素の分布を二次イオン質量分析法



(SIMS)で測定した結果である。図5に示されるように, D₂アニールでは, ゲート酸化膜とSi基板の界面近傍に重水素が偏在していることがわかる。D₂アニールでホットエレクトロン耐性が向上するという結果から, アニールで導入された重水素は, ゲート酸化膜とSi基板の界面に存在するSiの未結合手(界面欠陥)を終端し不活性化させていると考えられる。

一方, D₂燃焼酸化膜の場合は, 界面のみではなく膜中全体にわたって存在していることがわかる。これは, 酸化膜が成長する過程で, 重水素原子が取り込まれるためと考えられる。また, このようにしてD₂燃焼酸化膜に取り込まれる重水素は, アニールで導入された重水素に比べて安定であることがわかっている。図6は, D₂アニールした酸化膜とD₂燃焼酸化膜中の熱脱離特性(TDS)を示している。これは, それぞれの酸化膜を加熱し脱離してくる成分を質量分析計を用いて分析する方法で, ここでは重水素に関連した典型例として, 質量3のスペクトルを示す(質量3は, HD分子に相当)。図6に示されるように, D₂燃焼酸化膜のスペクトルは, D₂アニールした酸化膜のスペクトルに比べて, より高温で脱離を始め, またスペクトルがピークを示す温度も高温側にシフトしていることがわかる。このスペクトルのピークとなる温度から, 熱脱離の活性化エネルギーを求めることができ, それぞれ2.71 eV, 2.88 eVと見積もられる。このことは, 酸化膜が成長する過程で導入された重水素のほうがアニールで取り込まれた重水素より脱離しにくい, つまりD₂燃焼酸化膜中の重水素の結合状態がより安定であることを示している。





以上の結果から、 D_2 燃焼酸化によるゲート酸化膜の高信頼性のメカニズムについて以下のように考えている。水素に起因したゲート酸化膜の界面や膜中の欠陥は、高いエネルギーを持つ電子や正孔の注入で、界面及び膜中に存在する水素結合が切断されて水素が拡散することにより、生成される⁵⁾。図7に示すように、高いエネルギーを持つ電子あるいは正孔がゲート酸化膜中に注入される際、Siと結合している水素あるいは重水素は、エネルギーを与えられて反結合状態まで励起される。このとき、水素は質量が小さいので拡散し、その場には未結合のシリコンが残り、欠陥として作用する。

これに対して、重水素は水素に比べて質量が2倍重いことから、水素より拡散しづらく、再びエネルギーを失ってシリコンと再結合し、欠陥が生成される確率が減少する。これが、 D_2 導入でゲート酸化膜の信頼性が向上した起源であると考えられる。更に、 D_2 アニールでは、重水素はゲート酸化膜とSi基板界面に導入し、界面欠陥を不活性化させるのに対し、 D_2 燃焼酸化では、酸化膜成長過程でより安定な重水素結合を形成しながらゲート酸化膜全域にわたって取り込まれていくことがSIMSやTDSの結果から示されている。

これらのことから、重水素をゲート酸化膜に導入する方法の違いによって重水素効果の大小が現れるのは、ゲート酸化膜中の重水素プロファイルと重水素結合の安定性で説明されると考えており、膜全体にわたってより安定な重水素結合が生成される結果として、 D_2 燃焼酸化膜の信頼性が向上したと考えられる。

4 あとがき

LSIのゲート酸化膜の急激な薄膜化に伴って、長期信頼性の確保が重要な課題とされているゲート酸化膜の高信頼化技術の有力な候補として、 D_2 燃焼酸化技術について述べ

た。一般的にホットエレクトロン耐性向上で知られている D_2 アニールに対して、ゲート酸化膜を成長させる過程で D_2 を利用する D_2 燃焼酸化、更にはゲート電極ポリシリコンを SiD_4 で成膜を試みた。

その結果、ホットエレクトロン耐性のみならず、ゲート酸化膜の膜厚方向に印加する一定電流ストレス下においても、界面準位生成並びにSILCの低減が実現された。 D_2 燃焼酸化膜中の重水素分布及び熱脱離特性から、酸化膜が成長する過程で膜全体にわたって、より安定な重水素結合が形成されたために、ゲート酸化膜中に注入される高いエネルギーを持つ電子や正孔に対して、欠陥が生成されにくくなったと考えられる。

この重水素によるゲート酸化膜信頼性向上技術は、 D_2 ガスが通常の H_2 ガスと物性や安全性に大きな差はなく取扱いがしやすいこと、また通常使われている H_2 ガスを D_2 ガスに置換すれば実現可能であることから、現状のLSIプロセスとの整合性も優れている。したがって、今後 D_2 プロセスの需要は増加していく傾向が予想される。また、重水素は安定でかつ水素に比べて物理分析しやすいことなどからも、高信頼化技術の実用プロセスという面のみではなく、ゲート酸化膜の劣化メカニズムを明らかにするためのプローブとしても利用価値が高い。

今後、今回得られた結果に基づき、ゲート酸化膜の信頼性の起源を明らかにするとともに、電氣的に信頼性の高いゲート絶縁膜プロセス技術開発を加速していく。

文 献

- (1) Chau, R., et al. "30nm Physical Gate Length CMOS Transistors with 1.0 ps n-MOS and 1.7 ps p-MOS Gate Delays". IEEE International Electron Devices Meeting Technical Digest. 2000, p. 45 - 48.
- (2) Lyding, J. W., et al. Reduction of hot electron degradation in metal oxide semiconductor transistors by deuterium processing. Appl. Phys. Lett. 68, 1996, p.2526 - 2528.
- (3) Mitani, Y., et al. Suppression of Stress-Induced Leakage Current After Fowler-Nordheim Stressing by Deuterium Pyrogenic Oxidation and Deuterated Poly-Si Deposition. IEEE Electron Devices. 49, 2002, p. 1192 - 1197.
- (4) Mitani, Y., et al. "Experimental Evidence of hydrogen-Related SILC Generation in Thin Gate Oxide". IEEE International Electron Devices Meeting. 2001, p.129 - 132.
- (5) Satake, H., et al. Correlation between two dielectric breakdown mechanisms in ultra-thin gate oxides. Appl. Phys. Lett. 69, 1996, p. 1128 - 1130.



三谷 祐一郎 MITANI Yuichiro

研究開発センター LSI 基盤技術ラボラトリー研究主務。
LSI プロセス技術及び信頼性評価技術の研究・開発に従事。
応用物理学协会会员。
Advanced LSI Technology Lab.



佐竹 秀喜 SATAKE Hideki

研究開発センター LSI 基盤技術ラボラトリー主任研究員。
LSI 用絶縁膜形成プロセス技術・信頼性評価技術の研究・開発に従事。応用物理学协会会员。
Advanced LSI Technology Lab.