

W-CDMA 端末用 送受信 IF-IC チップセット

Transmitter/Receiver IF IC Chip Set for W-CDMA Mobile Cellular Phones

川口 俊治

KAWAGUCHI Shunji

大西 安雄

OONISHI Yasuo

IMT-2000(International Mobile Telecommunications-2000)規格の一方式である W-CDMA(Wideband-Code Division Multiple Access)システムは、2 GHz 帯を利用した広帯域(5 MHz/チャンネル)の無線通信系を持ち、これを実現するためのポイントとなる送信 IF(中間周波数)/RF(高周波)-IC、受信 IF-IC、フラクショナル-N 方式 PLL(Phase Locked Loop)IC のチップセットを開発した。これら 3 製品に採用した新規開発の回路技術と当社独自の業界最小 TQON(Thin Quad Outline Non-leaded)パッケージは、今後更に多様化する移动通信システム分野における無線部の基礎技術として期待できる。

The Wideband Code Division Multiple Access (W-CDMA) system, one of the IMT-2000 standards, uses the 2 GHz frequency range for wireless communication and has a wide bandwidth (5 MHz/channel).

Toshiba has developed a chip set for this system consisting of a transmitter intermediate frequency/radio frequency (IF/RF) IC, receiver IF IC, and fractional-N phase locked loop (PLL) frequency synthesizer IC. The new circuits used in these ICs and Toshiba's proprietary plastic package called the thin quad outline non-leaded package (TQON), the smallest package in the industry, are expected to become the core elements for present and future mobile communication systems.

1 まえがき

W-CDMA 端末は、テレビ(TV)電話や高速データ通信など、音声から動画までの幅広いマルチメディア情報を伝送可能にする第3世代の移动通信端末である。これらの通信機能を実現する無線系向けに、5 MHz/チャンネルの広帯域にわたり低雑音、低ひずみ、広ダイナミックレンジの送信と受信二つの IF-IC と、高速周波数切換え(高速ロックアップ)特性、低消費電力、小型化を実現した PLL-IC を開発し、小型 TQON24 パッケージにそれぞれ封入した(図1)。

ここでは、これらの主要な技術ポイントについて述べる。

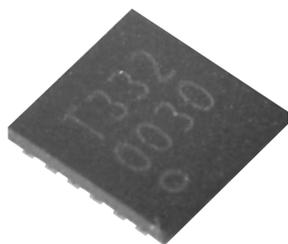


図1. 開発製品の外觀(TQON24) - 開発した3製品は、業界最小軽量の TQON24 ピンパッケージに封入している。

TQON 24-pin package

2 製品開発コンセプト

W-CDMA 端末の DS-CDMA/FDD(Direct-Sequence-CDMA/Frequency-Division Duplex)方式は、送受信周波数は異なっているものの通信中は送受信同時に動作することから、無線部構成は、送受信の相互干渉による高調波の影響や外部からの妨害波の影響による通話品質の低下(送信ひずみ劣化、受信感度劣化)を最小限に抑えることが技術課題である。そのため、2 GHz の無線信号を数百 MHz の IF に変換し、妨害波の影響を受けにくくするヘテロダイン方式でチップセットを開発した(表1)。

端末は基地局からの電波情報を受信して高精度の送信電力制御を行うため、技術課題である広範囲の利得可変(ダイナミックレンジ)とリニアリティ特性を実現した回路を送受信 IC 用に新規開発し、高速ロックアップに対してはフラクショナル-N 方式 PLL を開発した。

小型化に対しては、高周波特性に優れた当社独自開発の TQON パッケージを採用して業界最小・最軽量を実現した。

低消費電力化に対しては、2 GHz 帯動作の PLL-IC と送信 IC に当社製高周波 Bi-CMOS(Bipolar-Complementary Metal Oxide Semiconductor)プロセスを採用し、数百 MHz の IF 周波数帯で動作する受信 IC は、低雑音と低ひずみ重視のバイポーラプロセスを採用した。

表 1 . 開発製品の概要

Outline of individual ICs

項目	送信 IF-IC	受信 IF-IC	PLL-IC
機能構成	直交変調器 IF AGC アンプ アップコンバータミキサ	直交復調器 IF AGC アンプ 2ndLo用 VCOTr	フラクショナル-N方式 RF:2.6 GHz ,IF:1.2GHz デュアルPLL 内蔵
プロセス	Bi-CMOS	バイポーラ	Bi-CMOS
ピン数	すべて 24ピン		
パッケージ	TQON24(3.4 mm x 3.4 mm x 0.5 mm ,0.5 mm ピッチ)		

2ndLo用 VCOTr : 第 2 中間周波数を発振させるための VCO 用トランジスタ

3 無線通信システムの概要

今回開発した 3 製品の各ブロック構成を図 2 に示す。

送信, 受信系ともに無線回路はヘテロダイン方式で, IF 段と RF 段で自動利得制御(AGC)を行う方式を採用している。今回開発した送信 / 受信 IF-IC の AGC アンプはそれぞれの部品バラツキを考慮して, 90 dB 以上の可変ダイナミックレンジを持っており, 低利得から高利得動作の可変範囲で低ひずみ, 高リニアリティを実現している。

シンセサイザ部は, 2 GHz 帯の RF 周波数と数百 MHz 帯の IF 周波数を発振させるため 2 チャネルの PLL を内蔵しており, それぞれ高速ロックアップ可能なフラクショナル-N 方式を採用している。

送信部は, 直交変調器(QMOD)に BBIC(Base Band IC)からの QPSK(Quadrature Phase Shift Keying)信号と PLL2 からの出力信号(IFLo)を入力すると, IFLo の 1/2 の

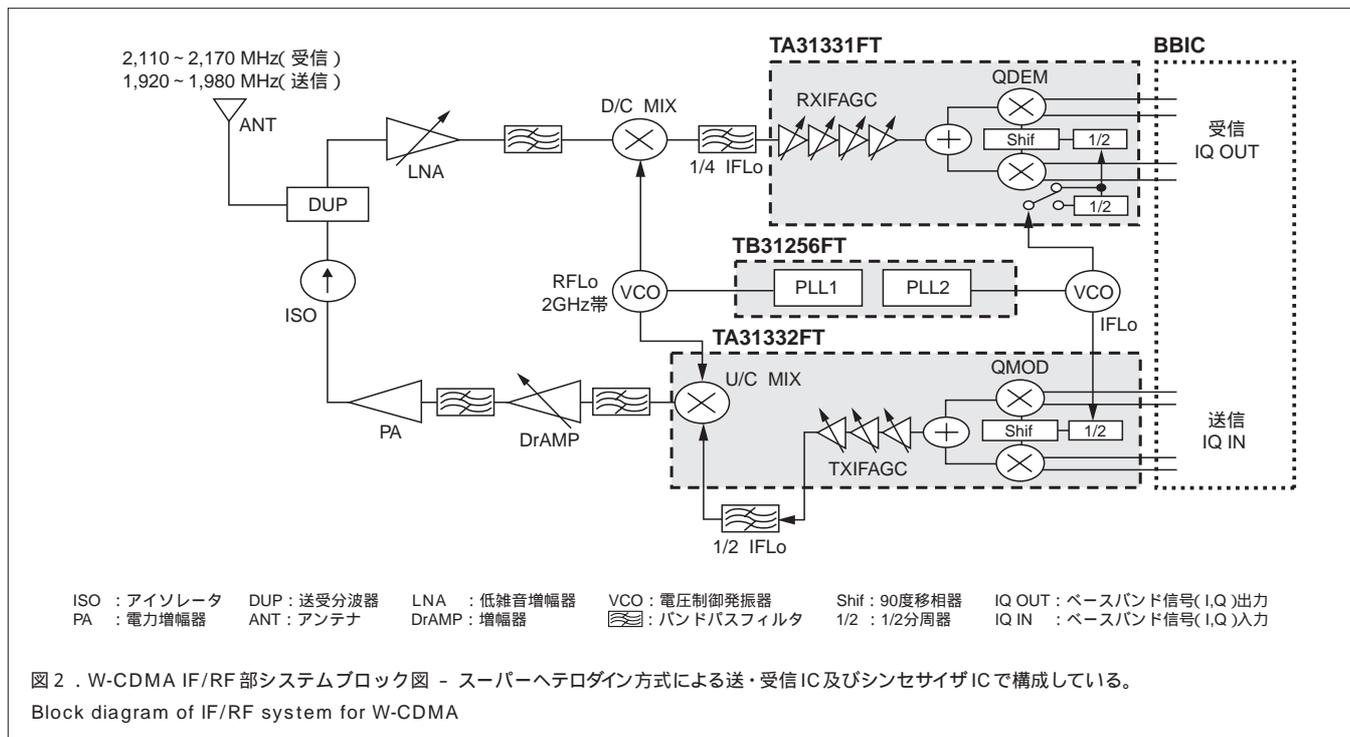
周波数で直交した変調信号を後段の送信 AGC(TXIFAGC)アンプから出力する。この変調信号をいったん外部の IF バンドパスフィルタにて帯域外ノイズを低減した後, 再びアップコンバータミキサ(U/C MIX)に入力し, PLL1 からの出力信号(RFLo)を乗算して, 所定の送信帯域(1,920 ~ 1,980 MHz)を出力する。

受信部は, ダウンコンバータミキサ(D/C MIX)で IFLo の 1/4 の周波数に変換された無線信号を受信 IF-IC に入力し, 受信 AGC(RXIFAGC)アンプと直交復調器(QDEM)で検波可能なレベルに制御して BBIC に出力する。

4 チップセット製品概要

4.1 送信 IF/RF-IC(TA31332FT)

W-CDMA システムで採用されているスペクトラム拡散方式は, 広範囲で高精度の送信電力制御が必要であり, 可変利得アンプは利得制御電圧に対して, 広範囲に指数関数の利得変化(log-linear な利得変化)と高安定性が要求されている。一般的に AGC アンプとしてギルバートセル方式が広く採用されているが, 利得制御補正を行わない場合, 低利得時には消費電流の増大と雑音特性の点で不利とされている。そのため今回開発した送信 IF/RF-IC の AGC アンプは, ギルバートセル方式の特徴である, ①利得変化が単調であり利得制御しやすい, ②雑音は利得に比例している, ③素子バラツキによるひずみの劣化が少ない, という点を生かしつつ, ギルバートセル回路に制御電圧を非線形変換する回

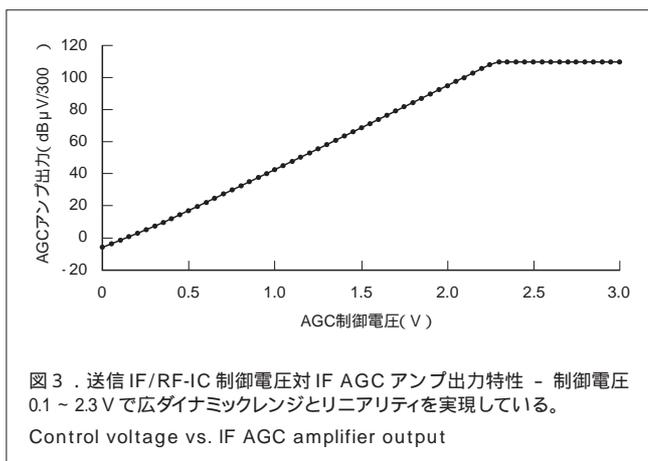


路を付加することで、制御電圧範囲内では完全に log-linear な利得変化を最高動作周波数 600 MHz で実現した。出力可変幅は -7 ~ -100 dBm である。

また、温度変化時の利得変化を補正する回路も付加することで利得可変範囲内での温度偏差を最小限に抑えている。

送信 RF 周波数に変換する U/C MIX については、ダブルバランス方式を採用して低雑音、低ひずみを実現している。

送信 IF AGC アンプの制御電圧対 AGC アンプ出力特性を図 3 に示す。今回採用した Bi-CMOS プロセスは f_T (遮断周波数) = 20 GHz、CMOS 部は 0.6 μ m ルールである。



4.2 受信 IF-IC (TA31331FT)

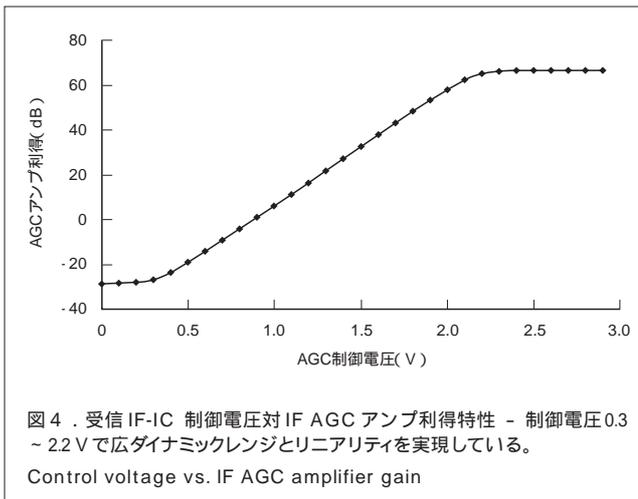
受信部についても送信部と同様に広範囲で高精度の電力制御が必要であり、AGC アンプは利得制御電圧に対して、広範囲に log-linear な利得変化と高安定性が要求されている。

また受信系は、送信系に比べて数百 MHz の IF 周波数帯での動作であることから、回路実績と安定性を重視して、ほかのアプリケーションにも採用している多段接続型の変利得アンプを採用した。この方式は、ギルバートセル回路を多段接続し、それぞれの回路セルを独立に利得制御するものである。この方式では、送信 IF-IC の AGC アンプに比べて回路セルのダイナミックレンジが狭くなるため、ひずみ性能が不利となるが、利得制御の方法を工夫することにより、ひずみ性能と雑音性能を最適化している。

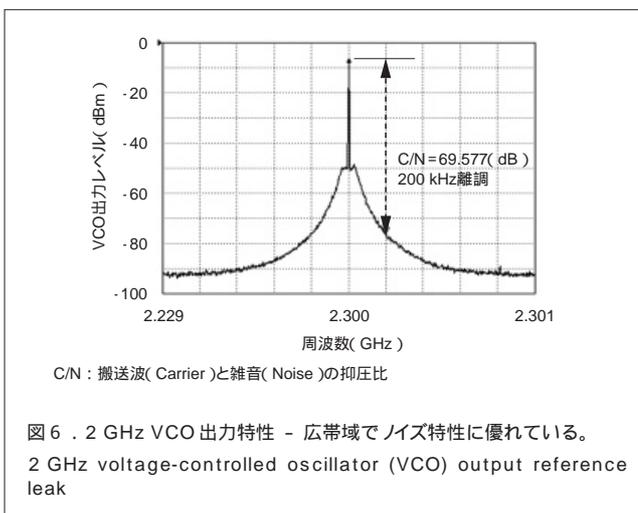
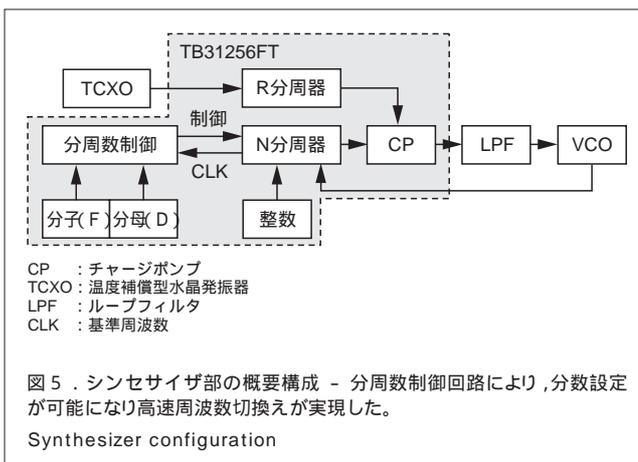
バイポーラプロセスで設計した受信 IF AGC アンプの制御電圧対 AGC アンプ利得特性を図 4 に示す。利得可変幅は 93 dB である。

4.3 PLL 周波数シンセサイザ IC (TB31256FT)

周波数シンセサイザの構成要素である PLL-IC に対する技術課題は、高速ロックアップと低雑音化 (低ひずみ) である。この課題に対しては、従来方式の整数分周 (Integer-N) 方式に代え、特性の優れたフラクショナル-N 方式の PLL 回路を開発することで解決した。



シンセサイザ部の概要構成を図 5 に示す。通常の PLL では、整数の分周器 (N 分周器, R 分周器) が使用されるため、位相比較周波数をチャンネルステップ周波数以上に設定できないが、今回開発したフラクショナル-N 方式 PLL は、N 分周器の分周数を時分割で制御することにより、等価的に分数分周



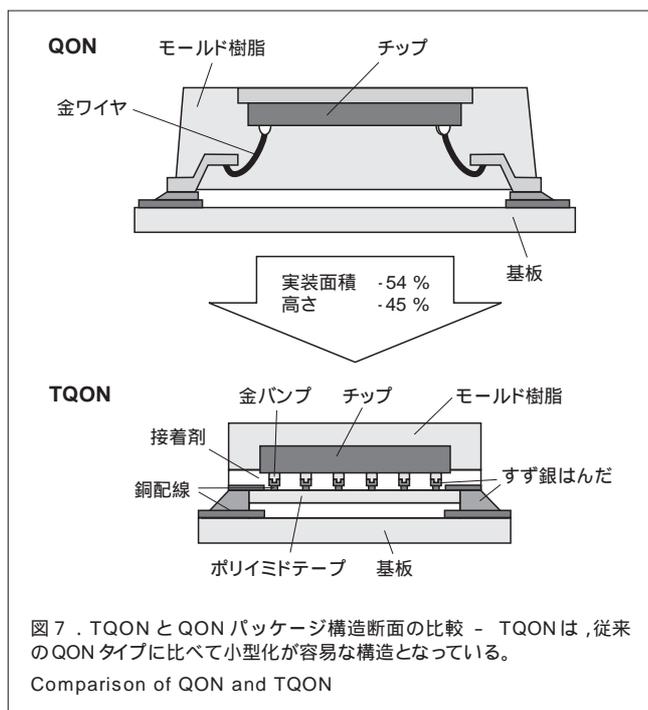
を実現している。これにより、チャンネルステップ周波数の整数倍の大きな位相比較周波数で動作させることができる。

すなわち、N分周器を分数(N+F/D)で指定できるように工夫することにより、位相比較周波数を通常のPLLのD倍に設定することが可能となり、ロックアップとS/N(Signal to Noise ratio)が改善できる。理論上は、位相比較周波数をD倍に設定すれば、ロックアップは1/D倍に、ジッタによるノイズは1/D倍に改善する。例えば位相比較周波数を2倍にすると、S/Nは3dB改善するわけである。この構成にてW-CDMAに必要な高速ロックアップと低雑音を同時に実現した。電圧制御発振器(VCO)の出力特性を図6に示す。

5 TQON パッケージ開発による超小型化実現

W-CDMA 端末は、従来の端末に比べてマルチメディア対応による多機能、高機能化された部品が内蔵されており、BBIC などデジタル制御部品は増えている。しかし、端末は現行第2世代と同等の携帯性にする必要があり、無線通信部は更なる小型化、薄型化、軽量化が要求されている。その実現のため、当社は高周波特性に優れた業界最小、薄型、軽量化を図ったTQONパッケージを開発した。採用したTQON24パッケージのサイズは3.4mm×3.4mm×0.5mm(0.5mmピッチ)で、従来の当社小型QON(Quad Outline Non-leaded)パッケージとの比較で実装面積54%削減、高さ45%低減、質量0.01gを実現した。内部構造比較を図7に示す。

内部構造は従来の金ワイヤ接続ではなく、チップをテープに直接バンパ接続する構造により、高周波特性を改善すると



ともに薄型化、軽量化を図った。また側面に端子を出すことで、従来タイプと同様に高周波特性のチューニングのしやすさと端子接続の視認性を確保しており、現時点でモールド樹脂タイプの同様なピン数パッケージでは最小クラスである。また、近年要求されている鉛フリーにも対応している。

6 今後のIC開発の課題

今回開発したIC回路技術を基礎にして、更に無線部の小型化を進めるためには、方式変更による外付け部品削減や周辺回路の内蔵が不可欠である。外部部品である中間周波数用バンドパスフィルタを必要としない直接変復調方式の回路技術の確立と、周辺回路であるVCO、LNAなどをICに内蔵することで高集積化を推進する予定である。

また、高集積化に伴い、回路ブロック間の相互干渉問題やピン間アイソレーションなど、回路技術だけではなくICパターンレイアウトなどの配線技術も確立する必要がある。低消費電力化については、今回採用したBi-CMOSプロセスの高周波対応化として、SiGe-HBT(シリコンゲルマニウム-ヘテロ接合バイポーラトランジスタ)対応とCMOS部の更なる微細化を進めていく。

7 あとがき

今回W-CDMA 端末用として開発した高周波ICの動作概要と回路構成の技術的ポイントについて述べた。

今後、W-CDMAは世界標準(IMT-2000)として、ほかの移動通信システム(GSM(Global System for Mobile communications)など)との複合端末化が予想されることから、高周波ICとしては、システム共用の回路技術確立による高集積化と更なる低消費電力化、小型化を推進する。

文献

- (1) S.Otaka et al. "A Low-Power Low-Noise Accurate Linear-in-dB Variable-Gain Amplifier with 500-MHz Bandwidth," IEEE J. Solid-State Circuits, 35, 12, 2000, p.1942-1948.



川口 俊治 KAWAGUCHI Shunji

セミコンダクター社 システムLSI事業部 アナログ・ペリフェラル統括部参事。携帯電話用RFLSIの開発に従事。System LSI Div.



大西 安雄 OONISHI Yasuo

東芝デジタルメディアエンジニアリング(株) モバイルシステム技術担当シニアエンジニア。携帯電話用RFLSIの企画・開発に従事。Toshiba Digital Media Engineering Corp.