

高速・高精度マスクパターン描画技術が拓く次世代半導体デバイス

今日の情報社会を支えている基盤技術に半導体集積回路(LSI)の微細化技術があります。LSI製作プロセスのうちパターン焼付けの流れを示すと図1のようになります。設計された回路パターンは、まずマスクと呼ばれる基板に形成されます。次にこのマスクを原版として、ステッパと呼ばれる転写装置を用いてウェーハ上にパターンを縮小転写します。つまり、マスクパターンが基準となって回路が形成されます。したがって、マスク上への回路パターン形成には完全性が要求されることになり、マスクパターン形成技術はLSI製作の鍵を握っていると言えます。

マスク上にパターンを形成する方法には、電子ビーム描画装置を用いる方法とレーザー描画装置を用いる方法とがあります。微細化をけん引する先端的マスクパターン形成には解像性に優れた前者が用いられます。

当社では25年以上前から電子ビーム描画技術の研究開発に取り組み、主にマスク描画への応用を行ってきました。その成果は社内でも用いられてきましたが、1999年に電子ビームマスク描画装置として外販を開始しました。

ここでは、当社と(株)ニューフレアテクノロジーとが共同で開発した描画装置と次世代に向けた技術開発について紹介します。

ロードマップのキャッチアップと加速
ウェーハ上のパターン寸法が250 nm (1nm=100万分の1mm)以下になると、ステッパの解像限界でマスクパターンを転写する必要から、マスクパターンの誤差が転写性能に大きく影響するようになってきました(95年ころ)。そのため、

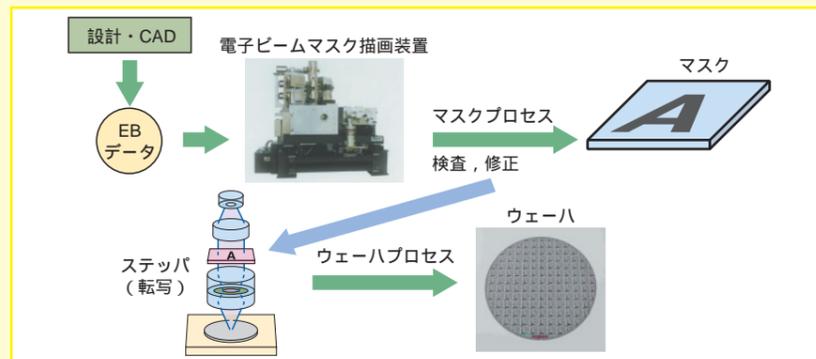


図1. 設計データからウェーハパターン焼付けまでの流れ 設計データに基づいてマスク描画装置によりマスクのパターンを形成し、マスクを原版としステッパを用いてウェーハ上に微細パターンを形成します。

表1. 半導体ロードマップの中のマスクパターンに対する性能要求の推移

(a) 1994年	量産開始時期(年) 世代	1998 250 nm	2000 180 nm	2001 130 nm	2002 110 nm	2003 90 nm	2004 80 nm	2005 70 nm	2006 65 nm	2007 60 nm
	位置精度	44	-	32	-	-	26	-	-	18
寸法均一性	40 25	-	30 18	-	-	20 13	-	-	16 10	-
(b) 1999年	量産開始時期(年) 世代	1999 180 nm	2000 130 nm	2001 110 nm	2002 90 nm	2003 80 nm	2004 70 nm	2005 65 nm	2006 60 nm	2007 55 nm
	位置精度	39	35	31	27	25	23	21	-	-
寸法均一性	24	21	17	13	12	11	10	-	-	-
(c) 2001年	量産開始時期(年) 世代	1999 180 nm	2000 130 nm	2001 115 nm	2002 110 nm	2003 90 nm	2004 80 nm	2005 70 nm	2006 65 nm	2007 60 nm
	位置精度	-	-	27	24	21	19	17	15	14
寸法均一性	-	-	10.4	9.2	8.0	7.2	6.4	5.6	4.2	

マスクのパターンはそこから急激に高精度化が要求されるようになりました。94年版の半導体ロードマップの中でマスクに要求された精度の一例を表1(a)に示します。例えば、130 nm世代は2004年に達成される予測で、パターン寸法の均一性は13 nmが要求されるものの実現困難ということで20 nmが目標でした。位置精度には26nmが要求されていました。

要求精度を達成し、かつ実用的な描画速度を得るために、当社は様々なブレークスルー技術を開発し実用化しました。99年以降に市販された電子ビームマスク描画装置((株)ニューフレアテクノロジーから販売)は以下に述べるブレークスルー技術を用いており、世界最高の精

度を誇っています。99年版のロードマップ(表1(b))で示された性能を満足し、完全に要求精度をキャッチアップできたと考えています。その後装置の改良を進め、2001年版のロードマップ(表1(c))の加速に完全に対応できました。同時に従来では困難とされた性能(赤や黄色で示した)も技術的に可能になったことが示されています。当社の技術がロードマップを塗り替えたわけです。現在、先端半導体の製作に使用されるマスクの多くがこの装置で描画されています。

高速・高精度パターン描画技術
当社の電子ビームマスク描画装置及び可変形成ビーム(VSB)描画方式を図2(a),(b)に示します。電子ビームをS1,

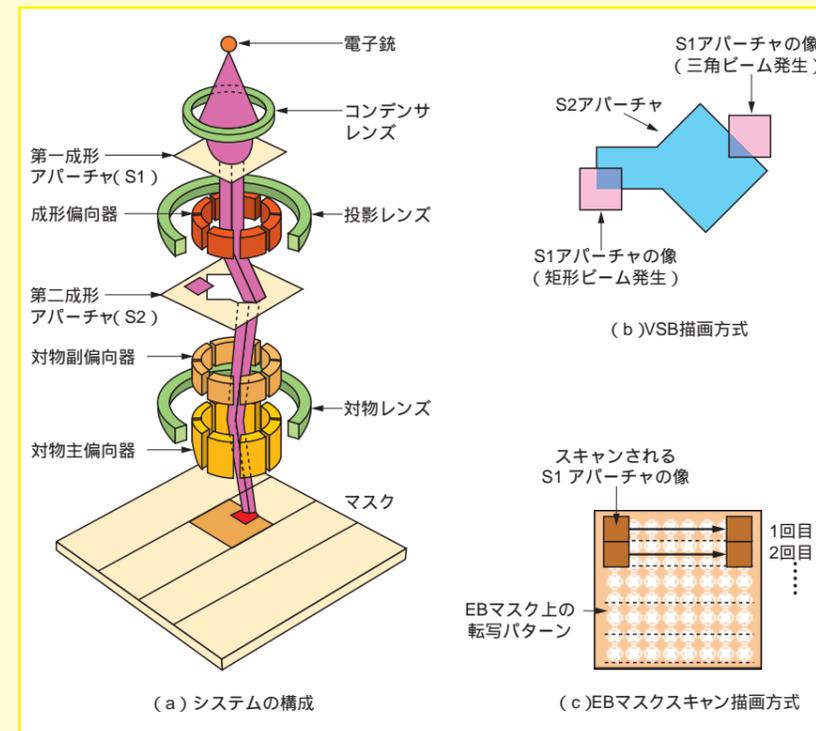


図2. 電子ビームマスク描画装置 VSB方式ではS1アパーチャ像とS2アパーチャ像との重なりを調節することにより、任意の寸法の矩形あるいは三角形のビームを発生させます。EBマスクスキャン方式ではS1アパーチャ像をスキャンすることにより、大面積のパターンの転写を行います。

S2アパーチャを通して矩形(くけい)あるいは三角形に成形してマスク基板上の所定の位置に集光し、これを高速でON/OFFさせて任意のパターンを描画します。この方式では、従来の丸ビーム方式に比べ高速描画が可能です。更に、ビームの高速・高精度偏向を可能とする偏向アンプを開発しました。これらによって高速描画が可能となったのが第1の技術ポイントです。

次に、パターンの高精度化のために、マスク基板内部からの反射電子の影響によって寸法が変化する近接効果をリアルタイムで補正する技術、反射電子の装置内での再反射を低減させる技術、重力ひずみ以外のひずみをまったく生じさせないマスク保持技術、徹底したノイズ低減

や温度制御などの技術、また電子ビームのドリフト低減技術や高精度の電子ビーム制御技術を開発し、安定化と高精度化を達成しました。これが第2の技術ポイントです。また、描画プロセスとほかのプロセスとのインターフェースとなる搬送系では、マスクにパーティクルが付着しないための様々な構造や機構を開発し、これによりパターン上の欠陥の発生を低減しました。

更に、描画データのデータ量の増大に対応した大規模データ処理回路技術、ノイズに対するロバスト性を高めた回路技術や装置設置環境の精度への影響を抑える耐環境技術、0.001 以下の温度制御が可能なステージ技術を開発し、長期安定化に対応させました。これが第3の

技術ポイントです。これらの技術開発によって、100 nm世代までのマスク描画が可能と考えています。

次世代の高速マスク描画技術
当社では、更に微細な70 nm世代以降に対応する要素技術開発を進めています。微細化が進むに従って描画時のショット数は大幅に増大し、この結果描画時間が非常に長くなると予想されます。

この問題を解消する方法の一つとして考案し、研究を行っているのが“EB(電子ビーム)マスクスキャン描画方式”です。図2(c)に示すように、同じパターンの描画要素をあらかじめ決めておき、この部分は転写によってパターンを描画する方式です。この方式では、複数の転写用開口を形成したEBマスクをS2アパーチャの位置に配置してあります。転写用開口の選択範囲を広げるために、EBマスクはステージ機構を用いて移動可能となっています。転写用開口上を電子ビームをスキャンしてマスク基板にパターンを転写することにより、転写パターンの大型化とVSB方式との併用が可能となります。この方式の採用により、大幅な描画時間の短縮ができると考えています。既に研究用のプロトタイプ機が完成して評価を進めています。

このように当社は、半導体素子の製作において鍵となるマスクの製作に使用される電子ビーム描画技術を提供し、世界の半導体産業の発展に貢献しています。

研究開発センター
LSI基盤技術ラボラトリー技監
東條 徹
研究開発センター
LSI基盤技術ラボラトリー主任研究員
小笠原 宗博