

歴史的にシステム開発と半導体技術がどうかかわってきたかについて述べ、特にテクノロジードライバという観点から、2000年前後が、本格的なシステムオンチップ(SOC)時代に向けての大きな変革期であることを、Emotion Engine(EE)の出現や携帯電話のトレンドなどから明らかにする。更に、SOCを実現していくための半導体技術として解決すべき課題を示し、その解決法について言及する。

The relationship between system development and semiconductor technology from the historical point of view is described in this paper. The year 2000 marked a time of transition, especially from the perspective of technology drivers, toward the full-scale system on chip (SOC) era. This is explained in terms of the architecture of the Emotion Engine (EE) and the generational change in cellular phones. Semiconductor technology issues related to SOC are also discussed, and the directions for solutions are briefly mentioned.

SOC に向けて

SOCという概念は、非常に簡単である。半導体技術の進歩によって、チップ上にシステムにとって必要な機能をすべて実現することが可能になってきたものである。

したがって、最初は比較的簡単なものに始まり、次第に複雑でしかも高性能なものが作られてきている。最近SOCが脚光を浴びるようになってきた理由は、一つは機器の小型化が図れるため、高性能な携帯電話をはじめとするいわゆるモバイル機器が急速に伸びているためであり、もう一つは、いわゆるテクノロジードライバと呼ばれる、半導体技術を引っ張る高性能機器もSOCになってきたことが挙げられる。

ここでは、半導体技術の進歩とシステム機器の歴史的なかわりから、ゲーム機などを例に、2000年前後が一つの変革期であることを論じ、またこれをベースに今後の機器開発に関連したSOCを中心とした半導体産業の進むべき道を考察する。

半導体技術の歴史

半導体の歴史を見ると、1947年にトランジスタが、57年にICが発明されて以来、一貫して微細化、高速化を成し遂げ、今日では10億個以上のトランジスタが集積可能になってきている。微細化は、ほぼ3年間で4倍というペースを30年にわたって守りつづけており、今後もしばらくその傾向は続くものと予想されている。この半導体自身の進歩は、誕生以来直線的に進んできたわけであるが、システムにとっての影響は、必ずしも直線的に進んできたわけではない。

実際にはほぼ10年周期で技術開発の中心が変化し、しかもおもしろいこ

とに、標準部品中心の時代と、特定システム専用部品の時代が交互に現れている。これを簡単にまとめると表1のようになっている。

この表は、その時代を技術的にリードする特徴的な製品が出荷され始めた時期から技術的なけん引役を退くまでを示しており、それぞれ5年程度のオーバラップがある。性能的に頂点を極め、ビジネス的にもっとも輝くのは、最後の5年間くらいである。

2000年の変革期の現象

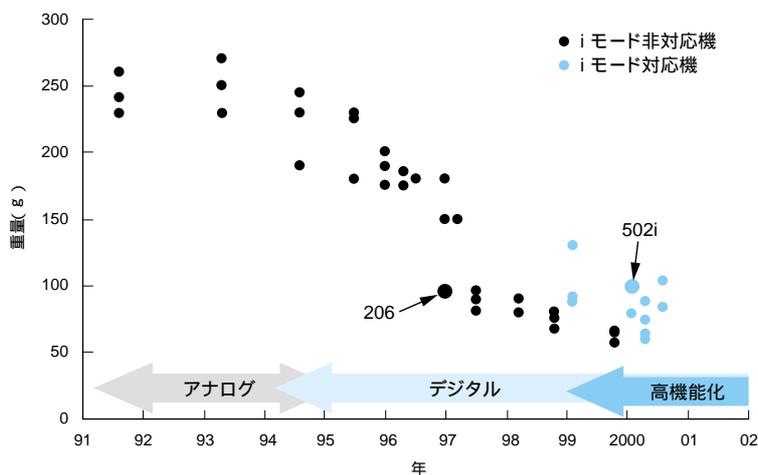
表1のそれぞれの開始年代は、これらの製品が半導体技術を引っ張り始めた時期を示しており、製品自体

表1. 年代別テクノロジードライバ
Technology drivers in each decade

年 代	テクノロジードライバ(特徴的な製品)	半導体
1950 ~ 65	トランジスタラジオ, テレビ	個別部品(トランジスタ)
60 ~ 75	メインフレーム(IBM360)	電卓用IC, メインフレーム用IC
70 ~ 85	ミニコン(DEC PDP11)	標準TTL, DRAM, 汎用MPU
80 ~ 95	ワークステーション(SUN SPARC Station)	専用MPU + ASIC
90 ~ 2005	PC(Windows®)	標準MPU + 標準周辺チップセット
2000 ~ 15	ゲーム機, 通信, 家電(PS2)	専用システムLSI(SOC)

TTL : Transistor Transistor Logic

ASIC : Application Specific Integrated Circuit



*日経エレクトロニクスより

図3. 携帯電話の進歩 携帯電話の競争は、初期のアナログからデジタルへ、更に軽量化競争を経て、2000年を境に高機能化競争に移り変わっている。

Advancement of cellular phones

一つは、ついにPCの年間出荷台数がテレビを超えれば限界普及率に達したこと、二つ目は、携帯電話の台数が加入電話を超え、更に伸びようとしていること、三つ目は、データ通信の需要が電話の容量を超えたことで、こちらはまだまだブロードバンド時代へ向けて伸びようとしていることである。

これらの変化はかなりドラスティックに起きており、まさに時代の変革期を迎えていることがわかる。

■ 今後の半導体の課題

このような変化を支える本格的なSOC時代を迎えるにあたって、今後半導体事業が発展するために解決すべき課題をいくつか考えてみる。

■ システム開発の形態

SOC時代においては、開発すべきシステム製品の目的に合ったチップを開発する必要がある。そのためには、従来以上にシステム開発者と半導体開発者が連携をとって開発する必要がある。システム開発者といえども、良い物ができたら持って来いという態度では済まなくなっている。

例えば従来の単なる計算機であれ

ば、機器開発側はMPUの周波数さえ気にしていればよかったし、MPU開発側は基本的には周波数を上げるための努力を払いさえすれば新製品を作ることができた。

しかし、例えばEEのようなSOCにおいては、機器の仕様とチップの仕様が深く結び付いており、従来より緊密な協力体制が必要になってくる。特に、テストにおいてすべてのケースを尽くすことは不可能であり、機器設計サイドが重要な組合せのケースを指摘し、実際に使われるケースに注力することが重要になってくる。

したがって、緊密な協力関係を保つためには、機器開発側と半導体開発側が距離的に近い所にいることがますます重要になる。

■ SOCのための半導体技術

今後、デジタル家電及び携帯電話を中心としたモバイル通信用SOCがリーディングエッジになっていくにあたっては、その考え方を従来と変える必要がある。従来ともっとも異なる点は、コストと性能に対する考え方である。

従来ずっとリーディングエッジであった計算機においては、メインプレー

ムはもちろんPCでさえ、常に性能が優先されてきた。このことは、例えば、20%速度の速いMPUは、倍の値段で売れることから明らかである。またメモリにおいても、1チップ当たりの容量の大きなものはその発売当初、ビット単価はしばらくの間前世代のものよりも高く売れていた。しかし現在では、容量の大きなDRAMは、最初からビット単価が前の世代のものを下回らないと売れなくなっている。

このことはデジタル家電、モバイル通信がリーディングエッジになってきたことと無関係ではない。極端なことを言えば、テレビは映ればいいのであって、20%速いMPUを搭載していることは何の意味もないし、メモリを余分に積む理由もない。これはゲーム機においてもしかりである。EEも、その使命を終えるであろう数年後まで同じ性能(周波数)を保ち続けるし、メモリ容量も増えない。

このような条件を持つリーディングエッジ開発は、当然従来と考え方を変える必要がある。もっとも重要な違いは、コストパフォーマンスを最初から考慮する必要があること、開発期間の短縮を目指す必要があることである。このことは一見あたりまえのようだが、実はかつてのリーディングエッジ開発では無視されていた点である。このことは表1のSOC時代になって一つの製品専用のLSIが主流になっていくこととも符合している。

したがって、リーディングエッジ製品といえども、すべてのIP(Intellectual Property)を作るわけにはいかない。そのためのIP流通の仕組みは非常に重要であるが、それ以上に、高性能のIP利用のための設計環境が重要である。

■ SOCのための設計及びソフトウェア環境

リーディングエッジ製品の開発のためには、新しい半導体プロセスばかりでなく新しい設計環境が重要である。

例えばEEの開発のためには、一部専用のCADを開発して使ってきた。

例えば、大きなチップで遠くに信号を伝えるために、途中にリピータと呼ばれるゲートを配置する必要が出てきたが、当時それを行う効果的なツールが存在しなかったため、プロジェクト内で自作する必要があった。それも現在では普通のこととなり、いくつかのツールでは既に対応しているものが増えてきている。大規模なSOCを実現するために必要な環境として、ビヘイビアレベルからの合成を行う高位合成ツール、1パスソリューションと呼ばれる回路合成とプレースメントを同時に行うツール、ブロック単位の開発を行うためのフロアプラ

ンツール、検証を効率よく行うためのフォーマルベリフィケーションなどが現れてきている。

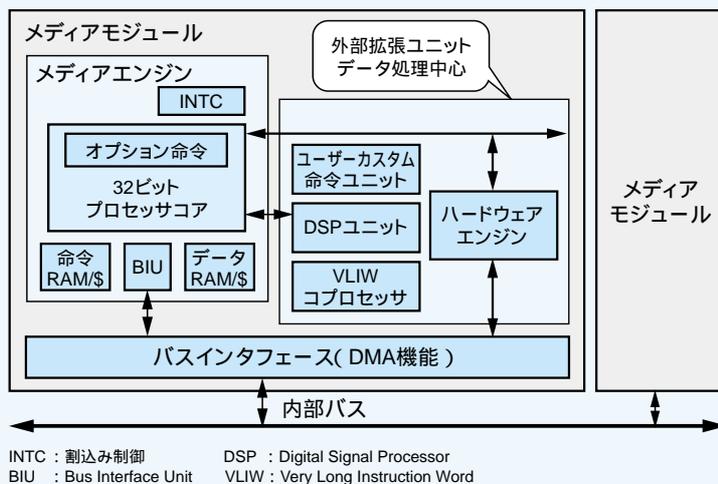
ただし、SOC時代の設計危機を解消する手段としてのIPを利用するための設計環境は、これで十分ではない。例えば、特に従来ワイヤードロジックで組まれることが多かった家電用のLSIも、その規模の増大と高い処理周波数の要求にこたえるために、開発期間の延びに耐えられなくなってきている。この状況を解決するためには、新しい発想を持った開発環境が必要である。そのための一つの手法として、従来のワイヤードロジックをメディアプロセッサ環境に置き換えることが挙げられる。一般に単

体のメディアプロセッサは、単一の処理を行う場合には、ワイヤードロジックに比べて、チップ面積も消費電力も競争力を持たないが、目的ごとに最適化し、専用ハードウェア、演算専用エンジンなどを含めたSOCの中核という位置づけが重要である(囲み記事参照)。メディアプロセッサを開発環境の一部と考えることにより、Q-TAT(Quick Turn Around Time)と効率を両立させることができる。そのためには、その目的に合わせた開発環境が重要であり、ソフトウェア開発環境とハードウェア開発環境を統合していく必要がある(図4)。これに向けた動きも盛んになってきているが、始まったばかりであり今後充実が

メディアプロセッサ MeP

音声の圧縮などを行う信号処理用プロセッサ、いわゆるDSP(デジタルシグナルプロセッサ)が大市場を形成していったのに刺激されて、90年代の後半から、画像処理もソフトウェアで行うことを目的としたMPACT、Trimedia、Equatorなどのメディアプロセッサの試みが、いくつかのベンチャー企業を中心に行われた。しかし、これらはいずれも、その本来のターゲットであるデジタル家電に入り込むことができず、ニッチ市場で使われるにとどまっている。この理由はいくつか考えられるが、いちばん大きな理由は、メディアプロセッサを企画した人たちが、家電のマーケットを知らないコンピュータの人たちだったことにある。すなわち、性能さえ出れば高い値段で売れると錯覚したことにある。ところがこのマーケットは、古くからハードワイヤードのチップが強力な競争相手として存在し、メディアプロセッサは、コスト、消費電力とも競争力を持たなかったのである。

しかし、やはり2000年くらいからデジタル家電、携帯電話などが本格化するに従って、ASICのハードワイヤード手法が限界に達して、メディアプ

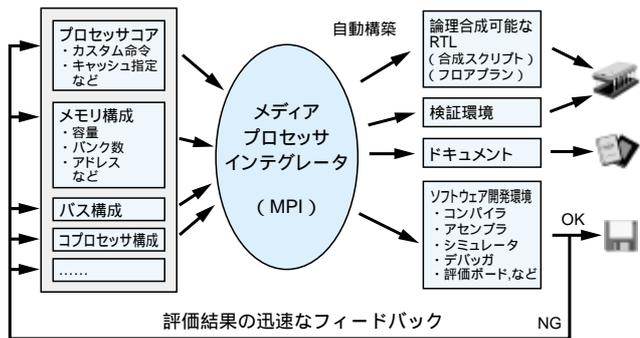


メディアプロセッサの構成例 簡単なコプロセッサにVLIW演算器、ハードウェアエンジンなどを必要に応じて付加することによって、ASICアプローチに近いコストパフォーマンスと柔軟性を兼ね備えたものを作ることができる。

ロセッサを中心とするSOCが求められてきている。そのための新しいアプローチがいくつか始まっており、もともとコンフィギャラブルプロセッサとしてスタートしたTensilicaやARCもメディア処理をターゲットにしており、コンフィギャラブルではないがスケラブルを売り物にしたBOPSなども現

れてきている。われわれも次世代の開発環境を目指して、MePというコンフィギャラブルなメディアプロセッサを提案している。この環境を使えば、チップ面積も、消費電力もハードワイヤードと遜色ない、目的にもっとも適したメディアプロセッサを含むSOCを短時間で開発できる。

LSIのコンフィグレーション指定



RTL : Register Transfer Level

図4 . メディアプロセッサ(MeP)の開発環境
メディアプロセッサでは、目的に合った機能・性能を能率よく実現でき、開発期間短縮という開発環境の整備が重要な意味を持つ。

Media processor development environment

期待される。このような開発環境は、より深くシステムと結び付いている必要があり、そのノウハウを取り込んでいく必要がある。そのためには、これらの開発環境自身もユーザーに近いところで開発される必要がある。

消費電力

もう一つの大きなテーマは消費電力削減である。これには二つの意味がある。携帯電話などの電池駆動の製品においては、当然のことながら様々な工夫が凝らされ、電池の進歩とあいまって、今では、携帯電話の待ち受け時間が数百時間に達している。おそらくこの傾向は今後も続き、ますます高機能で電池寿命の長いものが作られていくであろう。

実はこれとは別に、いわゆる高性能品の領域では、事態はもっと深刻である。現在 MPU は、世代交代ごとにその消費電力がほぼ倍増しており、2 GHz クラスのものでは 100 W に近くなるようとしている。図5に示すように、2005年ころになると2.5倍に達する。EEの消費電力は、開発当時約20 W程度であるが、これをすなおに延長し、トレンドに沿った高性能チップを2005年目標に設計すると、その消費電力は、高性能MPUと同じく100~300 Wに達してしまう。これでは、か

りに冷却システムがなんとかあったとしても、とうてい家電製品として受け入れられる値ではない。

実は歴史的に見ても、この消費電力が半導体の世代交代を促し、ECL(エミッタ結合論理回路)、TTLをおさえ、高性能計算機においてもC-MOS(相補型金属酸化膜半導体)が主流になった大きな要因となっているが、残念ながら今のところCMOS以外の可能性をわれわれは持っていない。しかも電源電圧が1V以下になるため、電流は200~300 A程度となり、電力の供給方法も見直す必要がある。何らかのブレークスルー、又は多少性能を犠牲にしても消費電力を抑える設計方法を確立する必要がある。

これらの問題点を踏まえてシステム設計、SOC設計、半導体デバイス・プロセス設計を行うことが、今後の発展のかぎとなっている。

今後のシステムLSIへの取組み

90年代は、空白の10年と言われ、マイクロプロセッサを含む日本のシステムLSIは有力な顧客を近くに持たなかったために、米国の後塵を拝してきた。しかし以上述べてきたように、

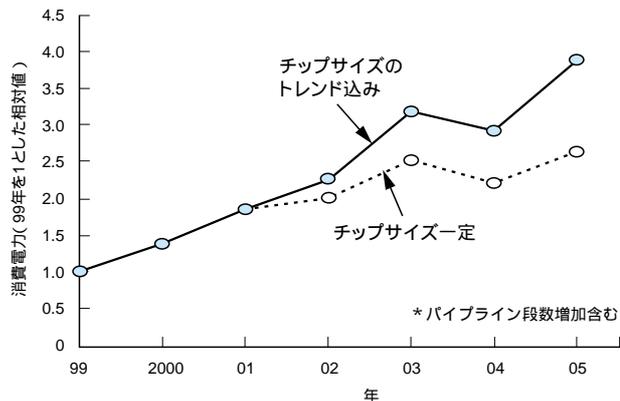


図5 . 高性能MPUのチップ消費電力トレンド
高性能分野では、半導体の世代が進むに従って消費電力は急速に大きくなっていき、近い将来耐えがたいレベルに達する。

Trend in power consumption of high-performance CPUs

デジタル家電及びモバイル通信が半導体のテクノロジードライバになっていく時代においては、従来以上に幅広いシステム設計技術、半導体設計技術及びプロセス・デバイス技術の密接な連携が不可欠になっている。今日まで何とか家電産業が生き残ってきたこと、及び携帯電話を中心とする通信技術で世界をリードしていることは、われわれの最大の強みである。

一方、ここに挙げた中での最大の課題は、SOCにとってもっとも重要な設計技術とソフトウェア開発環境を、ほとんどアメリカを中心とした海外企業に頼っていることである。この状態も、今後はリーディングエッジ開発の新しいパラダイムを必要とされることから、解決可能であると考えている。

この課題を克服し、強みを最大限に生かして、ユーザーといっしょに、強いシステムLSIを開発していきたいと考えている。



齋藤 光男
SAITO Mitsuo

セミコンダクター社 首席技監。
次世代ブロードバンド システムLSIの企画・開発に従事。IEEE、電子情報通信学会、情報処理学会会員。
Semiconductor Co.