

実装高度化を進展させるパッケージ技術

Packaging Technologies Driving Assembly Products toward Higher Density

田口 英男
TAGUCHI Hideo

伊藤 誠悟
ITO Seigo

特集
②

携帯電話・モバイル機器など電子機器の小形・薄形・高機能化を実現するために、高密度実装に対応した半導体パッケージが求められている。当社は、この市場要求にこたえるために、半導体デバイスとほぼ同じ大きさのBGA(Ball Grid Array)や一つのパッケージに二つのデバイスを重ねて搭載できるStacked MCP(Multi Chip Package)などの新規パッケージを開発した。更に、二つ以上のデバイスを一つのパッケージに搭載できるSystem Block Moduleを開発し、世界で初めて四つのデバイスを搭載したSystem Block Moduleにおいて、1Gビットのフラッシュメモリの動作を確認した。

Semiconductor packages must be suitable for high-density assembly in order to realize small, thin, and high-performance electronic products such as portable and mobile products. To meet this demand, Toshiba has developed a ball grid array (BGA) having almost the same size as a semiconductor device, and a stacked multichip package (MCP) allowing two devices to be stacked in one package. We have also developed System Block Module that enables more than two devices to be stacked in one package, and have confirmed 1 Gbit flash memory operation by System Block Module with four devices.

1 まえがき

半導体パッケージは、半導体デバイス技術の進歩と電子機器の進歩との調和を図りながら進歩してきており、半導体パッケージの形態はその時代の技術が集約されている。現在の携帯電話、モバイル機器などに代表される小形・軽量・薄形の情報端末機器が実現され普及している要因の一つには、小形・薄形など高密度実装に対応した半導体パッケージが開発されたからにはほかならない。電子機器の分野では、携帯電話、モバイル機器などは高機能化が進み、小形・軽量・薄形など高密度実装に対応した半導体パッケージの開発が商品をヒットさせるうえで重要な要素になってきている。各社が様々な高密度実装に対応した半導体パッケージを提案するなかで、当社は早くからワイヤボンディング技術を用いたmBGA(memory BGA)、FBGA(Fine pitch BGA)、LGA(Land Grid Array)、Stacked TSOP(Thin Small Outline Package)、Stacked MCP(Multi Chip Package)を開発し、現在、ゲーム機器や携帯電話向けに量産している。また、よりいっそうの高密度実装を実現するために、複数のデバイスの搭載が可能な当社独自のSystem Block Moduleの開発に取り組んでいる。これらのメモリ用パッケージの開発状況について次に述べる。

2 半導体パッケージの開発動向

半導体パッケージは、高密度実装の要求にこたえるために開発されてきている。実装密度の意味をあらためて考え

ると“パッケージが実装される領域に収まっているデバイスの面積”と置き換えることができ、実装密度は“デバイス面積/パッケージ面積”と定義できる。この実装密度を高くすることがパッケージ技術者の重要な課題になっている。

当社のメモリデバイス用パッケージの開発動向を図1に示す。高密度実装を実現するために、パッケージ周辺に配置していた実装用の端子をパッケージの下面に配置したBGAが発案された。このBGAは、パッケージ面積とデバイスの面積にほぼ等しく、一つのパッケージを搭載したパッケージとしては、ほぼ限界の実装密度になっている。更に、高密度実装に対応するために一つのパッケージの中に複数のデバイスを搭載したパッケージが発案され、2枚のデバイスを重ね

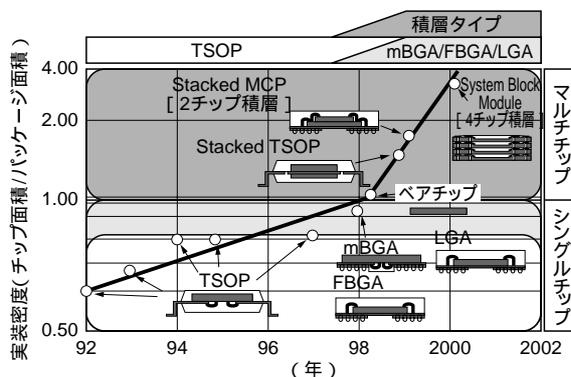


図1. メモリデバイス用パッケージの開発動向 メモリデバイス用パッケージは、実装密度を高めるためにBGAと積層パッケージに移行していく。

Trend of package development for memory devices

て搭載したStacked TSOPやStacked MCPをここ数年で開発・量産してきた。また、二つ以上のデバイスを搭載するためのパッケージは各社模索されているなかで、当社ではSystem Block Moduleの開発に取り組んでいる。

3 mBGA, FBGA, LGA

中央にボンディングパッドが配置されたチップに対応するためにmBGAを他社に先駆けて開発した。また、周辺にパッドが配置されたチップに対応するためにFBGAを開発した。それらの構造と実装密度を図2に示す。従来のパッケージに比較してパッケージ面積が35%程度に小さくなり、チップ面積にほぼ等しくなっている。これらのBGAは、化学的に安定なポリイミドテープを採用することで信頼性が高く、微細配線技術が活用できるため電気的な特性も確保しやすいなどの利点がある。

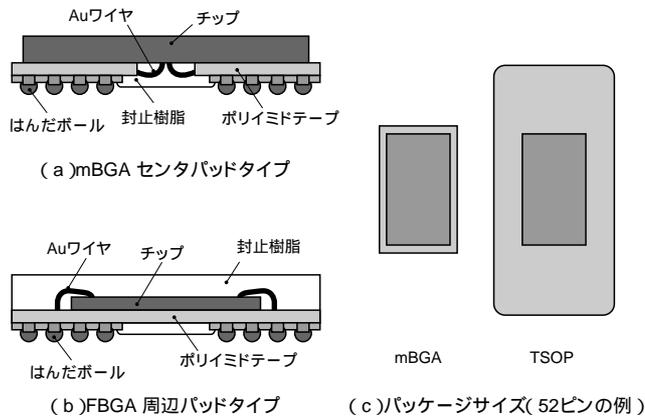


図2. mBGA, FBGAの構造とTSOP, mBGA実装密度比較 ボンディングパッドの配置がチップのセンタの場合にはmBGA(a)を、周辺の場合にはFBGA(b)を採用する。mBGAはTSOPの35%程度のパッケージサイズである(c)。

Structures of mBGA and FBGA, and comparison of assembly densities of TSOP and mBGA

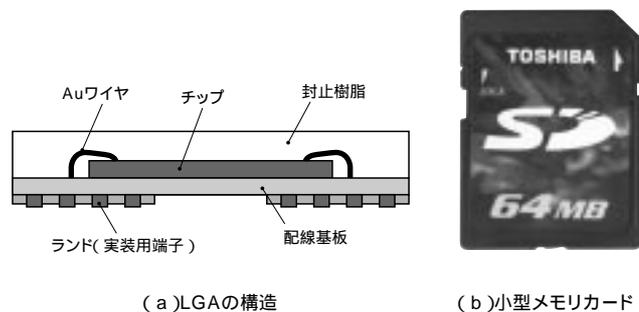


図3. LGAの構造と小型メモリカード LGAの端子は突起状ではないため、パッケージの反りが基板実装の接合に影響する。このLGAは小型メモリカードに採用されている。

Structure of LGA, and external view of small-size memory card

薄いパッケージの市場要求も強く、この要求に対応するために厚さがわずか0.6 mmのLGAを開発した。LGAは図3に示すように、ほかのパッケージと異なり端子が突起状ではないため、パッケージの反りが基板実装での接合不良につながる。開発にあたって、材料の熱膨張率や寸法を最適にすることで反りを50 μm以下に押さえることに成功している。このLGAは、小型のメモリカードに採用されていて、今後、市場規模が拡大することを期待している。

4 Stacked MCP

Stacked MCPの構造を図4に示す。パッケージ外形はFBGAと同じであるが、内部に二つのチップを重ねて配置し高密度実装を実現している。このパッケージを量産するにあたっていくつかの新規技術を開発した。その一つが、チップを基材に接着するダイボンディング技術である。従来のペースト技術によるダイボンディングでは、ペースト樹脂の流れ出しにより、下段チップのワイヤボンディングが困難になるなどの課題があった。この課題を解決するために、フィルムによるダイボンディング技術を開発した。

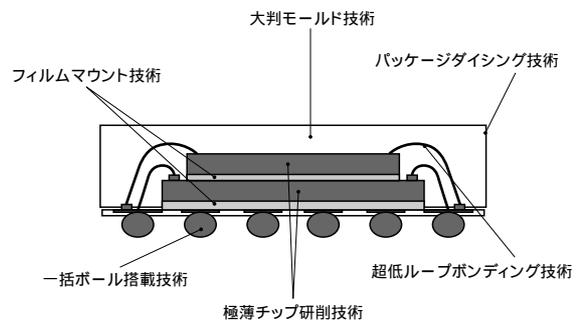


図4. Stacked MCP構造と新組立技術 Stacked MCPは、FBGAと同じ外形の中に二つのチップを重ねて搭載している。このStacked MCPには、フィルムマウント技術やパッケージダイシング技術など六つの新技術が採用されている。

Structure of stacked MCP, and new assembly technology

また、従来の金型でパッケージの外形を切断する方法ではパッケージサイズをチップサイズに近づけることができない問題があった。この課題には、ブレードによるパッケージダイシング技術を開発した。そのほかの新規採用技術を構造とともに図5に示す。

このStacked MCPは、携帯電話機器市場からの引合いが強く、メモリ容量の異なる3種類のフラッシュメモリと4種類のSRAMをユーザーの要求に基づいて組み合わせ、提供している。フラッシュメモリとSRAMを一つのデバイスに混載したシステムLSIに対応すると、12種類のデバイス開発が必要であるが、Stacked MCPを利用することで、わずか7種類

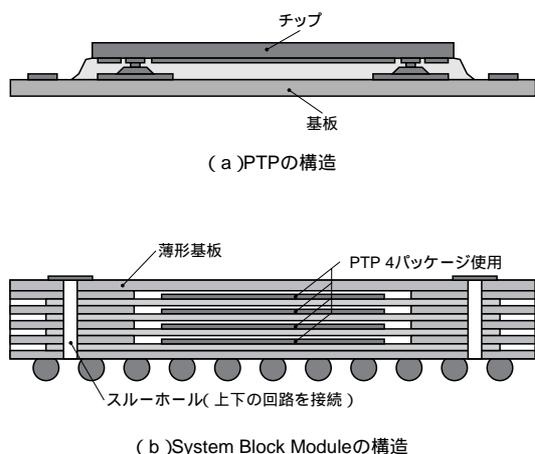


図5 . PTPとSystem Block Moduleの構造図 System Block Module (b)は厚さ130 μmのPTP(a)を積層して構成される。PTPに使用されるチップの厚さは当社開発の“先ダイシング技術”で、ごく薄に研削されている。

Structures of PTP and System Block Module

のデバイス開発で対応できるという利点がある。

5 System Block Module

Stacked MCPは、二つのチップを積層することで高密度実装を実現している。更に、高密度実装を実現するためには三つ以上のチップを積層する必要があり、System Block Moduleを開発している。この構造を図6に示す。

System Block Moduleは、厚さ130 μmの紙のように薄いパッケージであるPTP(Paper Thin Package)を重ね合わ



図6 . System Block Moduleの外観 四つのフラッシュメモリを搭載し、1 Gビットのメモリ容量を一つのパッケージで実現している。System Block Moduleの外形状はFBGAと同じである。

External view of System Block Module

せ、実装基板のスルーホール接続と同等技術を使用して、上下のPTPを電気的に接続している。厚さ130 μmのPTPを実現するために、世界で初めてウエーハをごく薄に研削する“先ダイシング技術”を開発した。

また、Stacked MCPでは良品・不良品の区別がつかない段階でチップが積層されるため、二つのチップの一つが不良の場合には良品チップがむだに使用されてしまう課題があり、三つ以上のチップを積層する場合には経済的ではない。これに対しSystem Block Moduleは、PTPの段階で良品チップを選別し積層することが可能なため、良品チップをむだなく使用できる利点がある。これをDRAMやフラッシュメモリに適用することで、デバイス技術だけでは実現できない大容量のメモリデバイスの供給が可能になり、また、メモリ、ロジック、バイポーラなど一つのLSIに集積することが困難な回路を、一つのパッケージに搭載し供給することも可能である。現在、四つのフラッシュメモリを搭載した1GビットのSystem Block Moduleで全チップの動作が確認された。

6 あとがき

高密度実装に対応した半導体パッケージとしてmBGA、FBGA、Stacked MCPなどの新パッケージがここ数年間で開発されてきた。なかでも、Stacked MCP、System Block Moduleは、電子機器の回路の一部を一つのパッケージに取込み、デバイス技術だけでは実現できない機能を一つの部品として供給する点で画期的である。半導体パッケージは、今後、より高密度実装を目指すとともにシステムの取込みが行なわれ、その付加価値を増すものと期待している。



田口 英男 TAGUCHI Hideo
セミコンダクター社 四日市工場 メモリパッケージ技術部グループ長。メモリパッケージの開発・生産技術に従事。
Yokkaichi Operations



伊藤 誠悟 ITO Seigo
セミコンダクター社 四日市工場 メモリパッケージ技術部主務。フラッシュメモリのパッケージの開発に従事。
Yokkaichi Operations