

家庭用ゲーム機を進化させるリアルタイム三次元CG技術

Real-Time 3DCG Technologies Evolving Consumer Game Consoles

国松 敦
KUNIMATSU Atsushi

森 健一
MORI Kenichi

田胡 治之
TAGO Haruyuki

家庭用ゲーム機の三次元コンピュータグラフィックス(3DCG)性能を大きく向上させるLSIアーキテクチャを考案し製品化した。現実感のある3DCG画像をリアルタイムで生成するには、非常に高い浮動小数点演算性能が求められる。当社は、 4×4 行列とベクトルの演算など3DCGで多用される計算を効率よく処理できるVLIW(Very Long Instruction Word)アーキテクチャを考案し、高速な積和演算器と除算器を組み合わせ、5.5 GFLOPS(Giga Floating point Operations Per Second)というスーパーコンピュータ級の演算能力を持つLSIの開発に成功した。

We have developed a new LSI architecture for a new consumer game console. In order to create realistic three-dimensional computer graphic (3DCG) images in real time, massive floating-point computer power is required. We developed a new very long instruction word (VLIW) architecture oriented to 3DCG operations, including 4×4 matrix operations, a high-speed floating-point accumulator, and a floating-point divider. Supercomputer-class performance of 5.5 GFLOPS (giga floating point operations per second) is obtained.

1 まえがき

リアルタイム3DCGは、ユーザーの操作が画面の3DCG映像に即座に反映される技術であり、LSI技術の進歩に伴って普及が進んでいる。

近年、リアルタイム3DCGの応用分野としてもっとも進歩し続けているのが家庭用ゲーム機である。当社は(株)ソニー・コンピュータエンタテインメント(以下、SCE社と略記)とシステムLSI“EmotionEngine^(注1)”⁽¹⁾を共同開発した。このLSIを搭載したPlayStation2^(注2)は、SCE社から2000年3月4日に発売され、82日間で200万台を出荷する大ヒット商品となっている。

ここでは、家庭用ゲーム機の重要技術となったリアルタイム3DCGに着目し、ばく大な演算性能が求められる背景と、それを実現するLSIアーキテクチャ技術について述べる。

2 リアルタイム3DCG技術の概要

3DCGは、図1に示すように、3Dのモデルデータから、ユーザーの視点位置から見た二次元の透視投影画像を計算する技術である。3Dモデルはポリゴン(多角形)から構成され、これにテクスチャと呼ばれるビットマップ画像を貼り付けてリアリティを出している。ポリゴンは平面であり、滑らかな曲面や緻密(ちみつ)な構造を表現するには多くのポリゴン

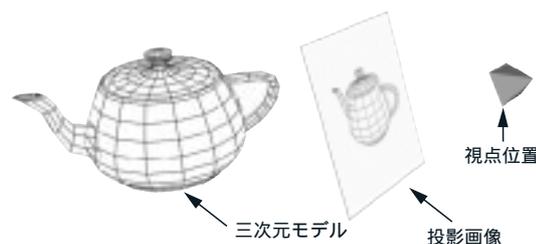


図1 .3DCGの概念 三次元モデルを視点から見た二次元投影画像を計算する。遠くの方は小さく見えるように透視投影を用いる。
Concept of 3DCG

が必要である。ポリゴンは頂点単位で3D座標値や色情報などを保持し、座標変換もこの頂点単位で行われる。座標変換は平行移動と透視投影を含むため、頂点座標を四次元の同次座標で表し、座標変換を表す 4×4 の行列に対する掛け算として計算される。

リアルタイム3DCGは、映画などの前もって時間を掛けて作られるCG映像と異なり、ユーザーからの入力に即時に応じて3Dモデルの位置などの情報を更新し、1秒間に60枚(又は30枚)のCG画像を計算描画し続けなくてはならない。例えば、1万頂点から構成される緻密な人体の3Dモデル一体を登場させるには、1秒間に60万頂点の座標変換を計算する能力が必要となる。

また、ユーザーからの入力に応じた3Dモデルの更新にも演算が必要である。例えば、レースゲームでは、自動車の運動シミュレーションを用いて、ユーザーのハンドル操作から

(注1)(注2) EmotionEngine及びPlayStationは(株)ソニー・コンピュータエンタテインメントの商標及び登録商標。

1/60秒後の自車の位置を計算する。他の車についても、自車との衝突を考慮しつつ1/60秒進んだ状態を計算する。この更新された3Dモデルから次画面のCG画像を計算する。近年、この物理的なシミュレーション部分にも正確さが求められ、必要な演算性能は増加する一方である。

3 リアルタイム3DCGのためのLSIアーキテクチャ

システムLSI“EmotionEngine”の構成を図2に示す。高性能を達成するにはデータ転送速度も重要であり、ワンチップ化することで広い内部バスを持てる。大きな3つのユニット、CPUコア⁽²⁾、ベクトル演算ユニット“VU0”及び“VU1”⁽³⁾が高いグラフィックス演算性能を達成する。

CPUコアはMIPS^{®(注3)}準拠で、128ビット長のレジスタを持つ128ビットプロセッサである。通常処理は64ビットで行われるが、マルチメディア命令使用時には128ビットレジスタに複数のデータを入れて複数演算を並列に実行できる。

二つのベクトル演算ユニット“VU”は、3DCGで多用される演算を効率よく実行するために最適化された共通のVUアーキテクチャから成る。VU1の構成を図3に示す。VUアーキテクチャは、UEU(Upper Execution Unit)とLEU(Lower Execution Unit)を備え、VLIW命令で両方同時に実行する。

UEUでは、4並列の浮動小数点積和演算器(fMAC)を実行し、グラフィックスで多用される4×4行列と4要素のベクトル演算を実行する。4並列fMACの動作は図4のとおりで、

128ビットのレジスタに格納された4個の32ビット浮動小数点数の演算を同時に行う。VUは“ブロードキャスト(配布)”機能を持ち、特に行列演算を効率よく実行できる。図4の例では、ソースレジスタ1のyフィールドに入った浮動小数点数が四つのfMACにブロードキャストされ、ソースレジスタ2の4個の浮動小数点数とそれぞれ積和演算される。

LEUでは、浮動小数点除算、ロード・ストア、整数演算などの計算をどれか一つ実行することができる。

VU0はCPUコアとコプロセッサ接続されており、密接に関連して動作できる(図2参照)。VU0の用途は、物理シミュレーションなどの複雑な処理を主とする。自動車の挙動や波打つ水面などの動きがここで計算される。

VU1はDSP(Digital Signal Processor)的であり、単体でプログラムを実行する。主な処理は、3DCG処理要素の計算で、座標変換、透視変換、照光処理、曲面生成などである。VU1の実行結果は直接レンダリング用LSIに送られる。

このようにVU0とVU1を用意することで、VU0でシミュレーション計算を行いながら、VU1で透視変換など3DCG演算を並列に処理することができる。

4 VUの動作例

VUは内蔵インストラクションメモリに格納されたVUプログラムにより処理を実行する。例えば、座標変換は図5のようにUEUの命令4個で実行できる。4×4行列演算で、x、y、z、wがそれぞれ同じ項に出現していることに着目し、ブロードキャスト機能を利用する。図5の4×MULA(積算命令：最後にAのつく命令は計算結果をACC(ACCumulation

(注3) MIPSは、米国MIPS Technologies, INC.の登録商標で、同社が開発したRISC(Reduced Instruction Set Computer)型CPUの総称。

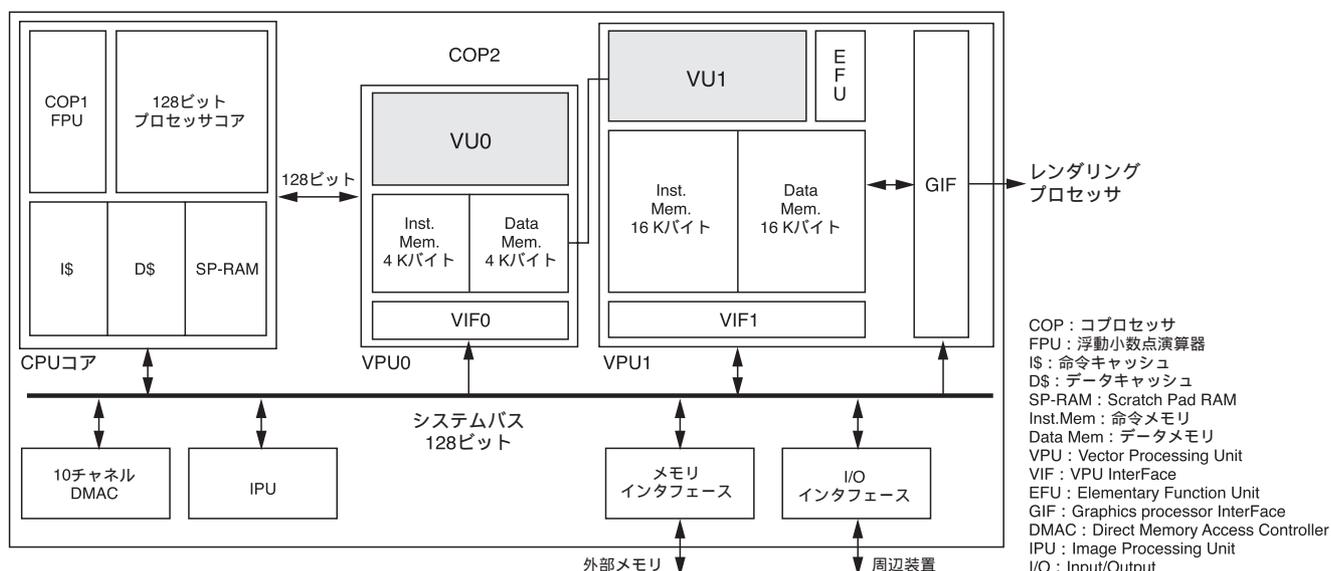


図2 “EmotionEngine”の構成 CPUコア、ベクトル演算ユニットVU0及びVU1を含むシステムLSIで、内部システムバスは128ビットである。 Configuration of "EmotionEngine"

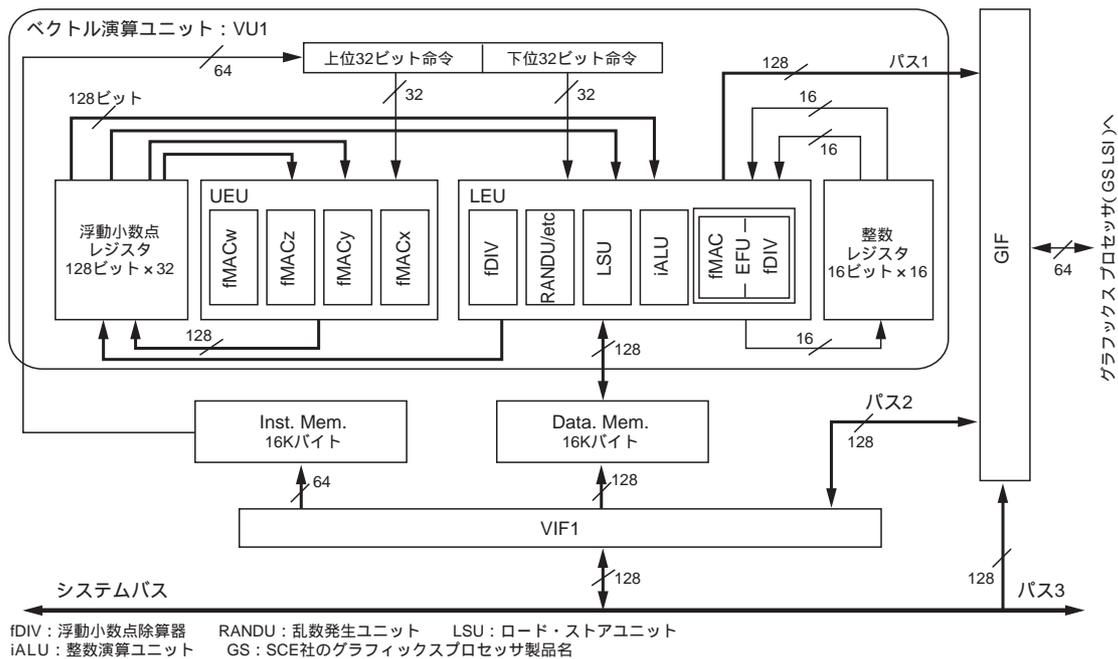


図3 . VU1の構成 積和演算ユニット fMAC を四つ持つ。UEUとLEUユニットが同時にそれぞれの32ビット命令を実行するVLIWアーキテクチャである。

Configuration of vector unit1 (VU1)

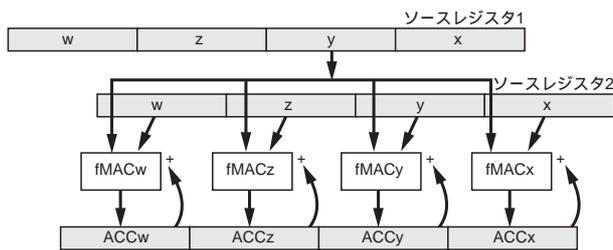


図4 . 4並列の浮動小数点積和演算命令 (fMADD) 演算 四つの積和を同時に行う場合、ブロードキャスト付き命令により効率的にデータを配布できる。この例では、yがブロードキャストされている。

Four parallel fMADD operations

register)に出力する)ではxフィールドをブロードキャストしながら、4並列で乗算を行い、次の4×MADDA(加算命令)ではyフィールドをブロードキャストしながら4並列の積和演算を実施している。最後の4×MADDでwフィールドをブ

ロードキャストしながら4並列積和演算を行い、結果を汎用レジスタに出力する。

より複雑な例は図6に示す透視変換である。透視変換では座標変換した結果のw要素を除算し、除算結果を先の座標変換の結果(x,y,z)に乗ずることで計算する。ここで、ソフトウェアパイプライン技術を使うことで、データのロード及びストア、ループの制御も含めた各頂点の処理を7サイクル間隔で次々と開始できる。

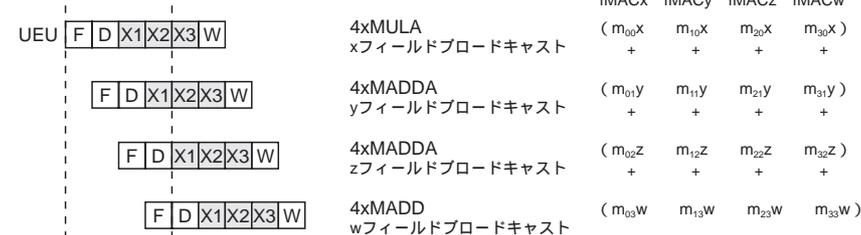
5 性能比較

EmotionEngineに組み込まれた二つのVUは、スーパーコンピュータ級の5.5 GFLOPSの浮動小数点演算性能を持つ。

Pentium[®](注4)3 SSE(Streaming SIMD(Single Instruction Multiple Data)Extensions)との3DCG演算の性能比較

(注4) Pentiumは、米国Intel Corporationの商標。

座標変換処理の命令パイプライン動作



4サイクル間隔で処理を開始できる
F: Fetch D: Decode X1-3: eExecute W: Write back

図5 . 座標変換パイプライン 4×4行列と4次元ベクトルの積を4サイクル間隔で実行できるパイプライン処理の例を示す。

Geometry transformation pipeline

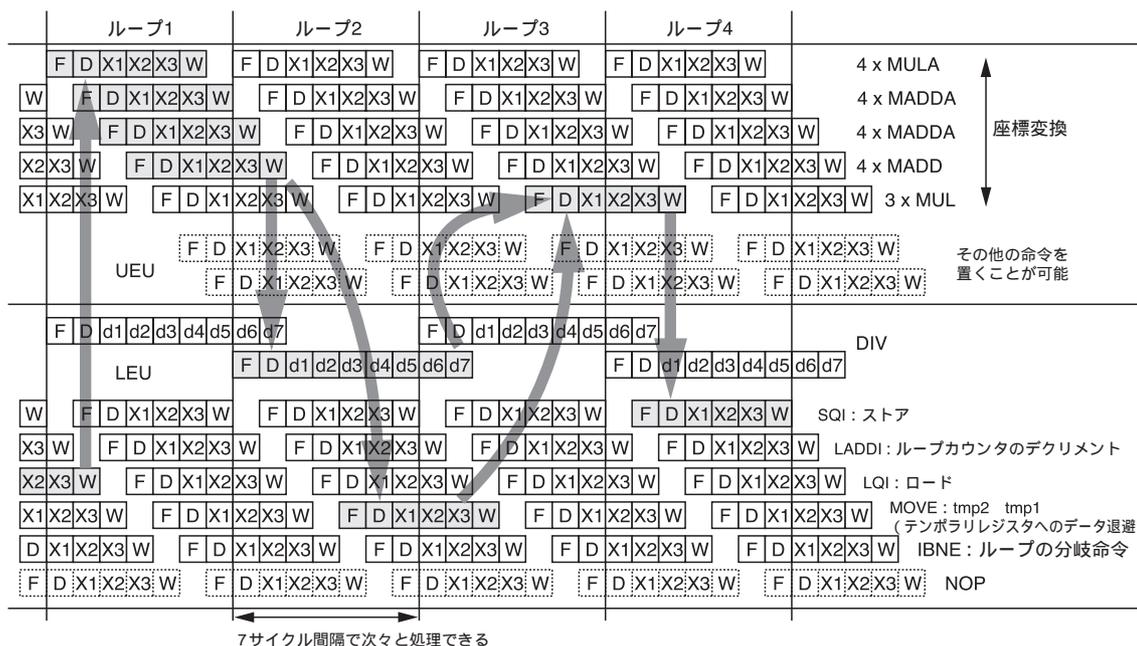


図6 . 透視変換処理 座標変換に加えて除算を含む透視変換を効率良く行うソフトウェアパイプライン処理の例を示す。除算の処理サイクルと同じ7サイクル間隔で実行できる。

Perspective transformation

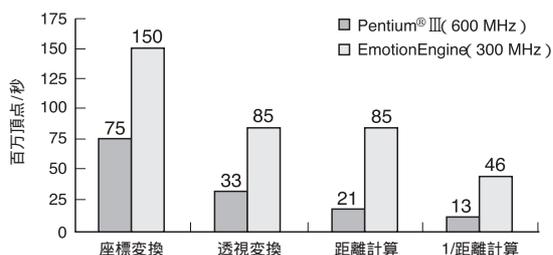


図7 . 性能比較 300 MHz の EmotionEngine と 600 MHz の Pentium®3 のグラフィックス演算能力を比較した。

Performance comparison

を図7に示す。EmotionEngine(300 MHz)については実際にプログラムを作成し性能を測定した。Pentium®3 SSE (600 MHz)では理論上最高と思われる性能を算出した。座標変換はEmotionEngine が2倍の性能である。これはVU0とVU1の二つのVUを持つことに起因する。更に、高速な除算器を持つことから、透視変換、距離計算、1/距離計算ではその性能差を広げている。なお、通常の整数演算処理については Pentium®3 の方が高速である。

6 あとがき

VUによって家庭用ゲーム機は格段にリアルな画像とアニメーションを生成できるようになった。しかし、人間や衣服の動きなど、更に演算能力を必要とするリアルタイム3DCG

表現が求められており、今後もそのための高性能なLSIアーキテクチャを研究・開発していく所存である。

文献

- (1) KUTARAGI, K., et al. "A Microprocessor with 128b CPU, 10 Floating-Point MACs, 4 Floating-Point Dividers, and MPEG2 Decoder". ISSCC Dig. Tech. Papers. Feb. 1999, p256 - 257.
- (2) F. Michael Raam, et al. A High-Bandwidth Superscalar Microprocessor for Multimedia Applications. ISSCC Dig. Tech. Papers. Feb. 1999, p258 - 259.
- (3) KUNIMATSU, A., et al. 5.5 GFLOPS Vector Units for Emotion Synthesis. Hot Chips 11 Conference Record. Aug. 1999, p71 - 82.



国松 敦 KUNIMATSU Atsushi

セミコンダクター社 システムLSI事業部 システムLSI開発センター主務。CG向け高性能システムLSIアーキテクチャの研究・開発に従事。IEEE 会員。
System LSI Div.



森 健一 MORI Kenichi

研究開発センター マルチメディアラボラトリー研究主務。CG及びバーチャルリアリティ技術の研究・開発に従事。
Multimedia Lab.



田胡 治之 TAGO Haruyuki

セミコンダクター社 システムLSI事業部 システムLSI開発センターグループ長。高性能マイクロプロセッサの研究・開発に従事。IEEE、電子情報通信学会会員。
System LSI Div.