パワーエレクトロニクス用大容量 IEGT

High-Power Device IEGTs for Power Electronics

家坂 進	小倉 常雄	西谷 和展
IESAKA Susumu	OGURA Tsuneo	NISHITANI Kazunobu

大容量パワーエレクトロニクス装置では,従来のサイリスタ,GTO(Gate Turn-Off thyristor)といった大 容量パワーデバイスに替わり,IGBT(絶縁ゲート型バイポーラトランジスタ:Insulated Gate Bipolar Transistor)の応用が進んでおり,より高耐圧のIGBTが求められていた。しかし,IGBTを高耐圧化する場合 には,オン電圧の増大をいかに克服するかが問題となっていた。

当社は,これを低減できる電子注入促進(IE)効果を見出し,GTO並みの低いオン電圧特性があり,IGBT同様に駆動が容易で,かつ高い遮断能力を備えた4.5 kV級IEGT(注入促進型絶縁ゲートトランジスタ: Injection Enhanced Gate Transistor)を開発した。当社独自開発の信頼性の高い圧接型パッケージとともに,高耐圧化の進んできたモジュール型も製品開発し多岐の応用に対応している。

With the spread of insulated gate bipolar transistor (IGBT) applications in high-power electronics systems, the need for higher voltage IGBTs is growing. However, the IGBT has the major problem of increased saturation voltage (Vce(sat)) at higher voltage ratings.

We identified an electron injection effect, and using this effect we have developed a 4.5 kV Injection Enhanced Gate Transistor (IEGT) having a low saturation voltage like a gate turn-off thyristor (GTO) and excellent switching performance like an IGBT. In addition to an original, highly reliable, press-pack type IEGT, we have also developed a high-voltage module type.

This paper describes the basic structure and electrical characteristics of these IEGTs.

1 まえがき

従来,交通,鉄鋼,電力などの社会インフラを支えている 産業分野において,高信頼性を要求される高耐圧大容量変 換装置には,GTO又は光サイリスタといった大容量の電流 駆動型電力素子が使用されてきた。

GTOでは,既に6kV級の素子も実用化されているが,大 容量のスナバ回路が必要であることや,リアクトルを必要と するなど周辺回路が大きくなる問題があった。

一方,IGBTは制御がしやすく,周辺回路が簡略化できる こと,システム全体としての損失を低減できることなどから, 低電圧の装置への採用が進められてきている。しかし,低 耐圧のデバイスを多数,直列,並列にして高電圧装置に応用 する場合は,装置として複雑となり部品点数も増えることか ら,システム開発者からは,より高耐圧・大容量のIGBTの 開発が望まれてきた。IGBTを数kVに高耐圧化すると,従 来の技術においては急速に定常損失が増大してしまい,そ の結果,従来のサイリスタ,GTOを使用した場合に比べて, 大幅に装置全体としての損失が増えてしまうとされていた。

当社は、IGBTのゲート構造を電子注入効率の促進という 観点から検討することによって、IGBTとしての優れた遮断 特性を保持しながら、低いオン電圧を実現できる IEGTを 開発した。以下に、IEGTの原理と基本構造、及び製品特性

について述べる。

2 IEGT の基本原理

IEGTは, MOS(Metal Oxide Semiconductor)ゲートに よる電圧駆動で大電流を制御できるパワーデバイスであり, IE効果を導入することによりIGBTと同様なMOSゲートに よる電圧駆動性と,高破壊耐量性に加えて低オン電圧特性 を実現した素子である。ここでは,IE効果の原理について IGBTと比較しながら説明する。

従来のIGBTの断面構造とオン状態におけるnベース中 のキャリヤ分布を図1に示す。pコレクタ層から注入された 正孔は,pベース層が正孔に対して障壁とならないためにp ベース層に向かって単調減少していく。このため,nベース 層の幅が大きくなる,すなわち高耐圧化するに従ってpベー ス層付近のキャリヤ数が少なくなってしまい,オン電圧が増 大することになる。これが,従来のIGBTにおいてオン電圧 が大きくなる理由であった。これに対して,図2に示した IEGTでは,pベース層付近のキャリヤ分布が,IGBTと違う ことがわかる。これは,トレンチ構造とエミッタコンタクトの 間引き構造により正孔に対する障壁が形成されているため に,正孔のpベース層への流れ込みが減少し,相対的に電 子の注入量が増加したことによるものである。



図1.IGBTの断面構造とキャリヤ分布 エミッタ側のキャリヤが 少なくなっている。

Cross-sectional view of IGBT and carrier distribution



図 2. IEGT の断面とキャリヤ分布 エミッタ側のキャリヤが増大 し,電子の注入量が増加する。

Cross-sectional view of IEGT and carrier distribution

このIE効果をシミュレーションを用いて定量的に検討した。トレンチ深さ(T)とハーフセル幅(W)の積(TW)と電子の注入効率()の関係を図3に示す。TWを大きくするとが大きくなることがわかる。すなわち,トレンチ構造の設計により電子注入を促進できる。更に,図1に示したIGBTでも,pベース層の間隔を大きくすることにより,IEGTのWを大きくするのと同様な効果を持つことがわかった。Wと

の関係を図4に示す。Wを大きくするとが大きくなることがわかる。これは,pベース層の面積が減少したために, 正孔のpベース層への流れ込みが減少し,相対的に電子注入が促進されたものと考えられる。すなわち,IGBTにおいても電子注入の促進が可能であり,このように設計されたプレーナ構造のIGBTをプレーナIEGTと呼ぶことがある。

トレンチ IEGT とプレーナ IEGT の1チップのオン電圧を ほぼ同一のターンオフ損失を条件に比較したのが図5 であ



図3.トレンチIEGTにおけるトレンチ形状との関係 TWを大きくするとが大きくなる。

Electron injection efficiency vs. (Half-cell width) x (Trench depth) in trench IEGT



図4. プレーナ IEGT における W と の関係 W を大きくすると が大きくなる。

Electron injection efficiency vs. p-base half-cell width in planar IEGT



図 5 . トレンチ IEGT とプレーナ IEGT の電流電圧特性 トレンチ タイプはプレーナタイプに比べて飽和電圧が低い。 Measured current-voltage characteristics of trench and planar IEGTs

る。トレンチ構造のIEGTでは,電子注入を促進できるよう に設計されたプレーナIEGTに比較しても,オン電圧が30A で約1V以上低減できていることがわかる。これは,図3と 図4を比較してもわかるように,トレンチIEGTの方が,を 大きくできることによるものと考えられる。

以上述べたように,IEGTは,エミッタ側の素子構造を工 夫することにより,電子注入を促進し,オン電圧を低減する ことに成功した。これにより,4.5 kV級高耐圧の電圧駆動パ ワーデバイスを実現することができた。

3 IEGT の構造

大電流高耐圧の用途には,従来,サイリスタ,GTOで採用 されてきた圧接型のパッケージと,比較的低耐圧・小容量に 使われてきたモジュール型の二つのタイプが使用されてい る。取り扱う電力が大きく,高信頼性を要求される電力変 換装置,機関車,高速鉄道車両,大容量モータなどの分野に は圧接型が要求され,比較的負荷の軽い近郊電車,汎用モ ータには後者が使われてきた。

MOS系デバイスの特性改善には,チップの微細化技術に よる改善が必要である。LSIなどとのプロセスの共通技術, 設備を生かしていくと,従来のGTOなど1チップ/素子では限 界があり,複数チップによる構成が必須条件と考えられる。

当社は,高信頼性を要求される分野に対応できるよう,独 自にマルチチップ圧接型パッケージの開発を行い,これを高 耐圧IGBT及びIEGTに採用している。

圧接型パッケージを例に構造を説明する。図6はIEGT チップのパターンの例である。チップサイズは15mm角となっており,周辺部は4.5kVの高耐圧を安定的に保持するため,SIPOS(Semi-Insulated POlycrystalline Silicon)パッシ ベーションを施してある。その上に,絶縁パスの確保と組立 時の位置合わせのため樹脂製フレームが接着されている。

750 A - 4.5 kVの圧接パッケージ内部構造を図7に示す。 前述のIEGTチップ15個とFRD(Fast Recovery Diode)6



図7. 圧接型 IEGT の内部構造 周辺部に IEGT チップ,中央部に FRD チップが入っている。ゲートも圧接構造となっている。左右は め合わせて一体となる。 Internal structure of press-pack package

個を,樹脂ガイドフレームにより上下の電極ポストに固定している。

電極構造は,構造解析の結果に基づき,厚みの異なる複数のチップを均一に圧接できるように設計されている。はんだや,ボンディングワイヤを使用しておらず,全電極を圧接で構成しているため,高い信頼性が確認されている。

また,複数のチップを並列に動作させる場合,パッケージ 内部の微少インダクタンスとチップ特性との組合せにより電 流振動現象が発生することがある。この点にも配慮し,電 極構造を設計している。

パッケージの技術の流れとして,低電圧・小容量の分野から始まったモジュール型パッケージも,耐圧を上げ信頼性を向上する努力が払われてきた。パッケージを大きくした場合の接合はんだの熱的疲労問題を,当社は基板に複合材料を採用することでいち早く解決した。

4 製品と特性

商品化された IEGT 3 品種の外観を図8 に,それらの定格 と主要特性を表1 に示す。製品のパッケージは,電極直径



図 6 . IEGT チップと FRD チップ 15 mm × 15 mm で,周辺に樹 脂フレームが接着されている。 IEGT and fast recovery diode (FRD) chips



図 8 . 圧接型及びモジュール型 IEGT の外観 圧接型 125 (左上), 85 (右上)とモジュール型(下)を示す。 IEGT products

表1.圧接型及びモジュール型 IEGT の特性と応用分野	纾
Electrical characteristics of IEGTs and their application	1

製品名	ST750GXH21	ST1500GXH21	MG800GXH1US51		
パッケージ形態	圧接構造	圧接構造	モジュール		
外形寸法 (mm)	電極 85 最大外形 120 厚み 26	電極 125 最大外形 162 厚み 26	ベース 140 × 130 高さ 38		
耐電圧 (V)	4,500				
コレクタ電流 (A)	750	1,500	800		
IEGT オン電圧(V)	typ.4.5	typ.4.5	typ.5.0		
ダイオードオン電圧(V)	typ.4.2	typ.4.2	typ.3.5		
スイッチング損失 (J) @Vcc=2,700V I _c =定格値	Eon : typ.2.5 Eoff : typ.3.0 Edsw : typ.2.0	Eon : typ.6.0 Eoff : typ.8.0 Edsw : typ.3.0	Eon : typ.2.8 Eoff : typ.2.1 Edsw : typ.2.2		
熱抵抗 (K/kW) (トランジスタ) (ダイオード)	15.4 39.0	7.7 20.0	10.0 19.0		
主な応用分野	直流送電・無効電 延モータ駆動 , 電 気機関車・電車モ-	鉄綱圧延モータ駆 動 , ファン・ポンプ モータ駆動 , など			
Eop: IECT ターンオン 提生					

Eoff: IEGT ターンオフ損失

Edsw: FRD スイッチング損失

85 mm と 125 mm の平形圧接構造(Press Pack type)と プラスチックケースモジュール型の2種類である。いずれも, 電圧型インバータ応用に適した逆並列ダイオードを内蔵して いる。

圧接構造は、電力送配電分野での多直列用途に適してお り、モジュール型は直列接続数の少ない応用に適している。 これらの応用についても表1に示した。

IEGT の高い安全動作領域を示す例として,1,500 A 定格の圧接型 IEGT のターンオフ波形を図9 に示す。スナバレス



図9.ST1500GXH21のターンオフ波形 断している。 Turn-off waveform of ST1500GXH21



回路において,V_{cc}(電源電圧)=3.3 kVで4 kAの電流を遮 断しており,ターンオフに要する時間は同様定格のGTOの 1/10程度と短い。オン電圧とスイッチング損失のトレードオ フは,カソード側とアノード側の最適注入制御により良好な 値を示している。

5 あとがき

IE効果を利用することにより,低損失高耐圧MOS系デバイスIEGTを開発した。既に,プレーナゲート構造のチップを搭載した圧接型,モジュール型の製品も開発完了し,大容量装置への適用が始まっている。

更に,トレンチゲート構造にすることにより,特性を向上させたIEGTの開発を進めている。

今回は,耐圧としては4.5 kVまでの製品について述べた。 システム技術者からは,より高い耐圧のIEGTの開発が望ま れており,6 kV級以上のIEGTを開発中である。

その結果,従来GTO,光点弧サイリスタ(LTT: Light Triggered Thyristor)などの高耐圧大電力デバイスを使用 してきた分野において,IEGTに置き替わる領域が今後大幅 に拡大すると予想している。

文 献

- (1) 特許第2950688号.
- (2) 北川光彦, ほか.電子注入促進型トランジスタ(IEGT).東芝レビュー.
 52, 2, 1997, p.35 37.
- (3) Matsuda H. " New Advanced Power Semiconductors ". PCIM98 .1998 , p.139 144 .
- (4) Matsuda H., et al . " High Power(4.5 kV,4 kA turn-off)IEGT ". EPE'99-Lausanne . No.812, 1999, p.1 - 4 .

家坂 進 IESAKA Susumu

セミコンダクター社 ディスクリート半導体事業部事業部 長附。パワー半導体素子の設計・開発に従事。電気学会 会員。

Discrete Semiconductor Div.

小倉 常雄 OGURA Tsuneo

セミコンダクター社 ディスクリート半導体事業部 ディス クリート半導体開発部グループ長。パワー半導体素子の 研究・開発に従事。IEEE,電気学会会員。 Discrete Semiconductor Div.



西谷 和展 NISHITANI Kazunobu

セミコンダクター社 ディスクリート半導体事業部 ハイパ ワーデバイス技術部グループ長。パワー半導体素子の応 用技術開発に従事。

Discrete Semiconductor Div .