

## 電波応用機器における信号処理技術

Technologies for Signal Processing

木原 弘喜  
KIHARA Hiroki平山 文男  
HIRAYAMA Fumio岡本 徹也  
OKAMOTO Tetsuya猿渡 信文  
SARUWATARI Nobufumi

無線通信装置，レーダ装置を代表とする電波応用機器においては，市場のニーズに対応して高機能化，高性能化が進んでいる。また，競争の激化に伴い，小型化や低コスト化の実現も必須である。電波応用機器の信号処理は，リアルタイム性を要するものが多く，従来はハードウェアにより実現されていたが，近年の半導体技術の進歩により，DSPやFPGAを用いたソフトウェア化が可能となっている。

ここでは，DSP，FPGA，ゲートアレーを用いた電波応用機器における最近の有用な各種信号処理技術について，事例を中心に紹介する。

In the field of radio wave application systems such as radar and radio communication equipment, sophisticated functions and high performance are required to meet the needs of the market. Moreover, downsizing and low cost are vital to ensure competitiveness. Real-time processing capability is required for most applications in this field, which formerly required dedicated hardware. Due to the remarkable progress of semiconductor technologies, processing with software and the use of field programmable gate array (FPGA) and digital signal processor (DSP) technologies have become possible.

These papers describe various recent signal processing technologies for radio wave application equipment, centering around actual cases of application.

## 信号処理技術の最新動向

Present Status and Future Prospects of Signal Processing Technologies

近年の半導体技術の進歩が，従来の信号処理技術に変化をもたらしめている。

従来から，装置を小型化，高速化，低コスト化する場合に用いられる方法として，信号処理回路の半導体集積化(ゲートアレー化)がある。半導体プロセスの微細化技術の進展に伴い，従来のハードウェア構成では大きさ，消費電力，コストの面で製品化が困難と思われていた装置の実現が可能になっている。大規模な信号処理回路を必要としながら，小型化，低コスト化が要求されるCDM(Code Division Multiplex)方式の通信機器がその一例である。ゲートアレー化は，高機能，高速処理で低コスト，低消費電力の装置を実現する信号処理プラットフォームとして現時点でもっとも現実的な選択である。しかし，多額の開発コストと長い開発期間を要するため，少量生産品あるいは試作装置への適用が難しい。

ゲートアレー化のほかに，回路を半導体集積化する手段として，FPGA(Field Programmable Gate Array)がある。近年，FPGAの大容量化，高速化が急速に進んでおり，ゲートアレーの代替として使用できる場面が多くなっている。少

量生産品や試作装置では，FPGAを利用した方がゲートアレーに比べてコストや開発期間の面で有利となる場合がある。例えば，装置の開発段階では，小規模な回路の変更ならばゲートアレーに比べてFPGAの方が容易に行うことができる。更に，FPGAを用いると従来の回路図入力による設計に加えて，HDL(Hardware Description Language)を用いたソフトウェアによる設計を行うことが可能である。規格化されたHDLの使用により，異なるメーカーのFPGAに対する設計を共通化できる。ゲートアレー化にもスムーズに移行できるなどの利点から，HDLによる設計手法はますます普及していくものと思われる。

ゲートアレー化，FPGA化は，信号処理を実現するうえでは，従来のハードウェアによる処理の延長線上にある。一方，高速DSP(Digital Signal Processor)の出現が，従来ハードウェアにより行われていたリアルタイム信号処理をソフトウェア処理で実現できる環境を生み出している。

DSPによる信号処理のソフトウェア化により，ゲートアレー化，FPGA化と同様に装置の小型化が可能となる。また，ソフトウェアによる信号処理は，これまで実現が困難な適応型の処理に柔軟に対応することができるという利点を持っている。このため，リアルタイム信号処理のソフトウェア化は今後加速する傾向にある。

今後，DSPのよりいっそうの性能向上とコスト面での改善が進めば，信号処理のほとんどをソフトウェアで処理することも可能と思われる。しかし，現時点においては，装置に要

求される機能,性能,大きさ,コストなどを考慮して,複数の信号処理プラットフォームを最適に組み合わせた信号処理を実施している。

以下に,DSP,FPGA,ゲートアレーを用いた電波応用機器における信号処理技術について,適用事例を示す。(木原)

## 気象レーダの信号処理技術

### Signal Processing Technology for Weather Radar

#### 1 まえがき

気象レーダの信号処理は,パルスの送信周期(数百 $\mu$ s~数ms)ごとに入力するデータ列をリアルタイム(送信周期内)に処理する必要があるため,高速な信号処理が不可欠である。このため,従来の気象レーダでは信号処理をすべてハードウェアで構成していた。しかし,近年のDSPの能力向上は目覚ましく,汎用DSPを使用したソフトウェア処理によってレーダの信号処理が実現できるようになった。

当社では,気象庁札幌管区向けの気象レーダにおいて,ソフトウェア処理を用いた信号処理部(図1)を開発,納入した。

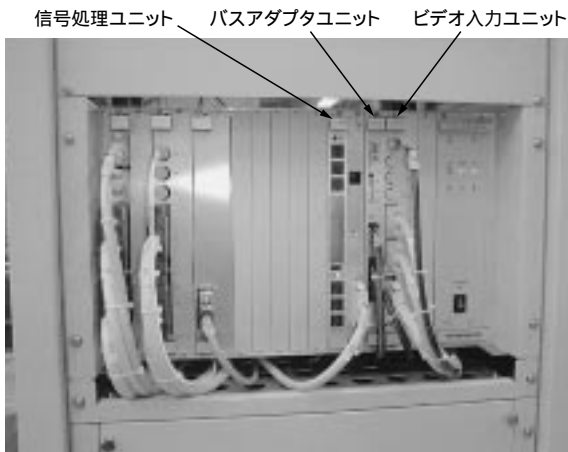


図1. 気象庁札幌管区向け気象レーダの信号処理部 汎用DSPを用い,ソフトウェアで信号処理している。

Signal processing unit of weather radar for Sapporo District Office of Meteorological Agency

#### 2 気象レーダの信号処理部

気象レーダには,空中の降水粒子に当たった電波のエコ

一の強弱から雨量を観測する強度系処理と,位相変化から風向きと速度を観測する速度系処理がある。今回納入した気象レーダは,強度系処理を行う装置であり,信号処理部としてはエコーに対して以下の処理機能を備えている。

- (1) 干渉波除去 方位方向に隣り合うデータの相関を検出し,干渉波<sup>(注1)</sup>の除去を行う。
- (2) LOG/LIN変換 LOG(対数特性)データからLIN(直線特性)データへの変換及びその逆変換を行う。
- (3) MTI(Moving Target Indicator) エコーの交流成分(気象エコー)を抽出し,グラウンドクラッタ(地形エコー)を除去する。
- (4) 方位平均 方位方向のデータに対して,平均化を行う。
- (5) 距離平均 距離方向のデータに対して,平均化を行う。

#### 3 ソフトウェア化による効果

次に,ソフトウェア化による効果,利点について示す。

##### 3.1 装置の小型化,低コスト化

従来,印刷基板数枚で構成していた処理機能を,DSP一つに置き換えられるため,基板枚数を大幅に削減できる。従来のハードウェア処理方式では220mm×233.35mmサイズの基板20枚で構築されていた信号処理部を,この装置では160mm×233.35mmサイズの基板3枚にまとめた。これにより,装置の小型化とともに大幅なコストダウンを実現した。

##### 3.2 仕様に対する柔軟性

ハードウェアと比較して処理内容の変更を容易に行える。

#### 4 システム構成

##### 4.1 採用したDSPについて

高速信号処理をソフトウェア処理で実現するためには,複数のプロセッサを並列に動作でき,かつ高速で多チャンネルのインタフェースが必要である。この装置では,この条件にもっとも適した高度なインタフェース機能を持つアナログデバイス社製のDSP(ADSP-21062 SHARC<sup>(注2)</sup>シリーズ)を採用した。

SHARCシリーズの主な仕様を以下に示す。特に(5),(6)は,レーダの高速な信号処理を実現するうえで,もっとも重要な要素である。

- (1) 32ビットプロセッサ
- (2) IEEE(米国電気電子技術者協会)浮動小数点フォーマットをサポート

(注1) 他レーダ装置の送信波に対するエコー。

(注2) 詳細については,ADSP-2106x SHARCユーザーズマニュアル(アナログデバイス社)を参照のこと。

- (3) 120 MFLOPS( Floating point Operations Per Second )の処理速度
- (4) 2 MビットのSRAM( Static RAM )内蔵
- (5) 1サイクルで乗算器とALU( Arithmetic Logic Unit )の並列演算 ,二つのメモリ空間からのリードライト ,命令フェッチが可能
- (6) 外部インタフェースとして六つのリンクポートを持ち ,他のプロセッサと120 Mバイト/sの転送レートで高速データ転送が可能

#### 4.2 信号処理部のハードウェア構成

信号処理部は ,ビデオ入力 ,信号処理及びバスアダプタの各ユニットにより構成される( 図2 )。

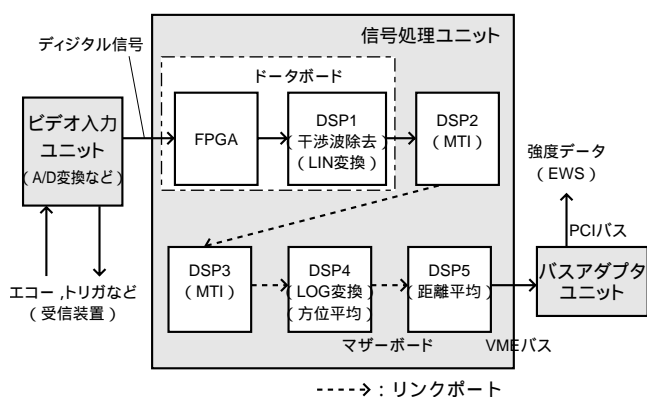


図2 . 信号処理部のハードウェア構成 汎用DSP上のソフトウェア処理で ,気象レーダの信号処理を実現している。

Configuration of signal processing unit

4.2.1 ビデオ入力ユニット ビデオ入力ユニットは ,受信装置から入力されるエコーを2.4 MHzでA/D( Analog to Digital )変換し ,4サンプリングデータごとに加算平均して0.6 MHzの信号として信号処理ユニットへ出力する。また ,装置全体の基準となるシステムトリガやシステムクロックなどを生成して受信装置経由で出力している。

4.2.2 信号処理ユニット 信号処理ユニットは ,5個のDSPを実装したユニットである。

このうち ,四つのDSPは図2に示すようにマザーボードに搭載され ,もう一つのDSPはドータボード上にFPGAとともに実装される。このFPGAからDSP1にFIFO( First In First Out )メモリ経由でデータを出力する。各DSPは ,リンクポートを経由してデータの入出力を行う。

4.2.3 バスアダプタユニット バスアダプタユニットは ,VME PCI( Versa Module European - Peripheral Component Interconnect )のバス変換を行う基板であり ,信号処理部から後段処理を行うEWS( Engineering Work

Station )へ処理( 強度 )データを出力する。

## 5 ソフトウェア設計手法

ソフトウェア処理での高速信号処理を実現するDSPの並列化構成は ,以下に示すように細分化した各処理の演算速度 ,使用メモリ量から決定される。

- (1) 演算速度により決定される項目 パルスの送信周期ごとに入力される距離方向に分割された1,600個のデータに対して ,演算可能な処理時間でDSPを割り当てる。
- (2) 使用メモリ量により決定される項目 DSPの外部メモリを使用すると ,転送に時間がかかり処理速度が遅くなることから DSPの2 Mビットの内部メモリを用いて ,演算できる処理単位に機能を分割する。

これら演算速度 ,使用メモリ量を考えたうえで ,図2に示すように5個のDSPに機能を分割した。複数のDSPを安定に動作させるには ,各DSPを相互に同期させる必要があり ,それぞれのDSPが入力 ,演算 ,出力の一連の処理を送信周期内に行うことで実現している。次に ,ソフトウェアを開発するにあたり考慮した内容を述べる。

- (1) DSPの特徴を最大限に生かすために ,2章にて示した各処理単位ごとにアセンブラ言語で開発する。
- (2) 動作制御やデータ編集などの単純処理は ,メンテナンス性に配慮してC言語で開発する。

## 6 あとがき

ソフトウェア信号処理は ,エコーから速度成分を分析して風の向きや速さを観測するドップラー気象レーダへも同様に適用されている。レーダ信号処理の他分野への適用としては ,航空管制分野などがあり ,今後よりいっそうの利用拡大が期待される。  
( 平山 / 岡本 )

## CDM復調器の技術

Technologies for CDM Demodulator

### 1 まえがき

近年のデジタル信号処理技術の進歩により身近になった通信方式の一つとして ,CDM( Code Division Multiplex )方式がある。CDM方式は ,変調( 1次変調 )された信号に対してランダム性のあるパターン( 拡散コード )を掛け算し( 2次変調 ) ,スペクトラムの帯域を送信情報帯域の数倍に拡散させて送信する方式である。

当社では、トヨタ自動車(株)、富士通(株)などとモバイル放送(株)を設立し、CDM方式の優れたマルチパスフェージング耐性と高速移動受信への適性を応用したSバンド(2.6GHz帯)衛星放送サービスの事業化を進めている。Sバンドモバイル衛星放送システムの無線機能を表1に示す。

表1. Sバンド モバイル衛星放送システムの無線機能  
Radio section of S-band mobile satellite broadcasting system

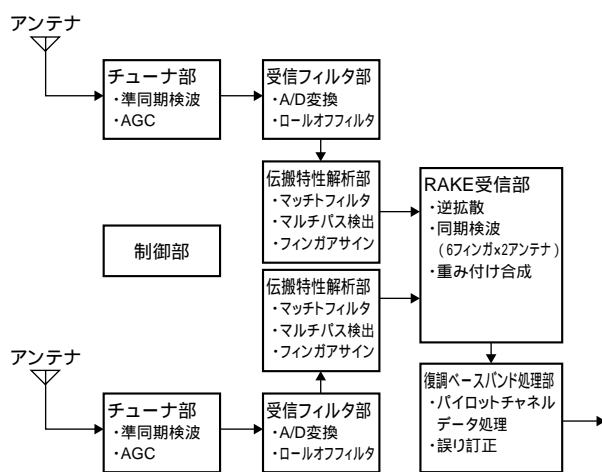
項目	仕様
無線周波数	Sバンド 2,630 ~ 2,655 MHz
チャンネル多重化方式	直交コードによる同期多重(CDM)
チップレート/拡散帯域	16 Mcps / 20 MHz
拡散符号	M系列 + Walsh符号
変調方式	QPSK
復調方式	パイロットチャンネル同期検波
最大情報速度	256 kbps/コード
伝送容量	256 kbps × 約30チャンネル
ダイバーシチ	アンテナ + RAKE

cps : chips per second    QPSK : Quadrature Phase Shift Keying

ここでは、モバイル放送(株)との受注契約に基づき製作した試作受信装置のCDM復調器における信号処理について述べる。

## 2 構成

この装置では、異なる経路を通った二つの信号を合成することで受信品質が向上するスペースダイバーシチを採用し



AGC : Automatic Gain Control

図3. CDM復調器の機能ブロック構成    スペースダイバーシチを採用しているため、アンテナから伝搬特性解析部まで2式ずつ実装している。

Hardware configuration of CDM demodulator

ている。このため、アンテナ、チューナ、受信フィルタ及び伝搬特性解析の各機能を2式ずつ実装している(図3)。

各アンテナで受信した信号は、チューナ部で準同期検波され、受信フィルタ部において4サンプル/チップ(65.536 MHz)でA/D変換される。拡散コードのビットをチップと呼ぶ。受信フィルタ以降の処理はデジタル信号処理で行い、伝搬特性解析部、レイク(RAKE)受信部においてCDM復調処理を行う。復調ベースバンド処理部では、CDM復調データに対する同期処理、誤り訂正処理及びデスクランブル処理を行い、復調データを出力する。

## 3 伝搬特性解析部

伝搬特性解析部は、受信波のマルチパス伝搬特性(受信時間、振幅、位相)を解析し、RAKE受信部で復調処理を行うために必要な解析結果を得る。このシステムでは、パイロットチャンネルを利用して得られるマルチパス伝搬特性情報によりCDM復調を行う、パイロットチャンネル同期検波方式を採用した。伝搬特性解析部では、パイロットチャンネルに含まれる無変調データ期間を利用してマルチパスの伝搬特性を解析する。

伝搬特性解析部は、マッチトフィルタ、マルチパス検出回路、フィンガアサイン回路から構成される(図4)。

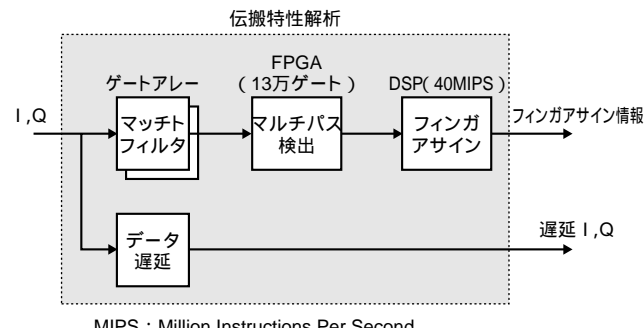


図4. 伝搬特性解析部のブロック構成    マッチトフィルタを用いた複数の逆拡散回路で、各パスの伝搬特性を得る。  
Configuration of multipath analyzer

マッチトフィルタは、パイロットチャンネル用拡散コードによる8,192段の相関器である。マッチトフィルタは、一つのアンテナ系につき二つのゲートアレイにより実現した。ゲートアレイは、チップレートの4倍(65.536 MHz)で動作し、スリープ動作による省電力機能を備えている。

マルチパス検出回路は、マッチトフィルタから出力される相関値出力から信号電力を算出し、電力の大きさからマルチパスの検出を行う。マルチパス検出回路は、一つのFPGAにより実現した。



フィンガアサイン回路は、パスの個別情報及び過去の検出結果から得られる履歴情報をパステープで管理し、最適パスの復調を各フィンガに割り当てる。続いて、それぞれのパスに対する信号対干渉電力比による重み係数を算出し、RAKE受信部にて重み付け合成を行う。フィンガアサイン回路はDSPにより実現した。

#### 4 RAKE受信部

受信波には、送信設備(衛星及び地上再送信設備)から送られる直接波のほかに、建造物などに反射して到達する複数の反射波(マルチパス信号)が含まれている。反射波は、直接波に干渉を及ぼし受信品質の劣化を招く(マルチパスフェージング)。特に、高層建造物の多い都市部では、マルチパスフェージングによる受信障害が大きな問題となる。

反射波を利用して逆に受信品質を向上させる技術としてRAKE受信がある。RAKE受信は、各マルチパス信号ごとに独立して相関を取り、相関タイミングの時間差及び位相を補正して合成することで受信品質を向上させる。この装置のRAKE受信部は、アンテナごとに六つの逆拡散回路と同期検波回路を持ち、最大六つのマルチパス信号の復調・合成を行う。各パス(直接波及び反射波)に対応した逆拡散回路、同期検波回路をフィンガと呼ぶ。12個の逆拡散回路を四つのFPGAにより実現し、同期検波・合成処理は四つのDSPにより実現した(図5)。

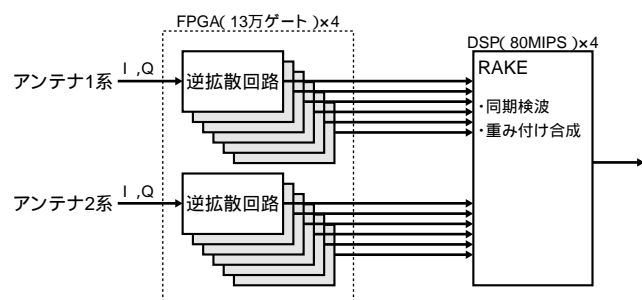


図5 . RAKE受信部のブロック構成 最大六つのマルチパス信号の復調・合成を行えるように、アンテナごとに六つの逆拡散回路、同期検波回路を持つ。

Configuration of RAKE receiver

#### 5 あとがき

CDM復調器では、従来の通信方式と比較して高速で大量の信号処理が要求される。装置の試作では、FPGA、DSP及び一部機能にゲートアレー化を用いることにより、目的とする信号処理を短時間で実現することができた。試作受信

装置を用いた(社)電波産業会の実証実験結果を基に、1999年7月の電気通信技術審議会においてこのシステムの一部答申がなされた。この結果、今後の受信端末開発に向けたLSI化に道筋をつけることができた。(木原)

## 通信用アンテナのデジタルビーム形成技術

### Digital Beam-Forming Antenna Technology for Communications

#### 1 まえがき

無線通信の分野では、周波数利用効率の向上を目的として、アンテナを高機能化する要求が高まっている。一方、半導体デバイスの急激な進歩により、これまで通信用としての装置化が困難と考えられていたDBF(Digital Beam Forming)アンテナが現実のものとなりつつある。

当社では、無線通信への適用を目指して、従来から考案されているFFT(Fast Fourier Transform)やCORDIC<sup>(注3)</sup>(COordinate Rotation Digital Computer)などの信号処理アルゴリズムを取り入れ、現時点で入手可能なFPGAを用いたDBFアンテナを開発した。これにより、デジタルビーム形成技術を用いた通信用アンテナの実現に向け前進することができた。主要な性能諸元を表2に示す。

表2 . DBFアンテナの仕様 Specifications of DBF antenna

項目	仕様
無線周波数	21.028 GHz
アンテナ素子数	64素子(8×8)
IF周波数	3 MHz
A/D変換レート	12 MHz
A/D変換ビット数	10ビット
信号の帯域幅	3 MHz
マルチビーム数	49ビーム

#### 2 DBFアンテナの概要

DBFアンテナは、複数のアンテナ素子を持っている。各アンテナ素子の出力に複素数の重み係数を与え、各出力を

(注3) CORDICとは、直交座標系の座標回転を応用して、三角関数や逆三角関数を計算に用いられているアルゴリズムである。この装置の信号処理でも頻繁に使用した $\sqrt{X^2+Y^2}$ などの演算を、小規模な回路で実現することができる。

加算合成することにより所望のアンテナ指向特性を得ることができる。従来のフェーズドアレーアンテナでは、各アンテナ素子からの出力信号の位相をRF(Radio Frequency)帯の位相器により制御している。これに対して、DBFアンテナの位相制御は、デジタル信号処理回路を用いた乗算や加算などの演算で行う。このため、DBFアンテナでは、小規模なハードウェアの追加で並列処理が可能となり、所望な複数のビーム形成が必要であるマルチビームアンテナを比較的容易に実現できる。

### 3 装置構成

今回開発した装置は、アンテナ部、D/C(周波数変換)部、A/D変換部及びデジタル信号処理部に分かれる(図6)。アンテナ部で受信された信号は、D/C部で周波数変換され、A/D変換部でデジタル信号に変換される。

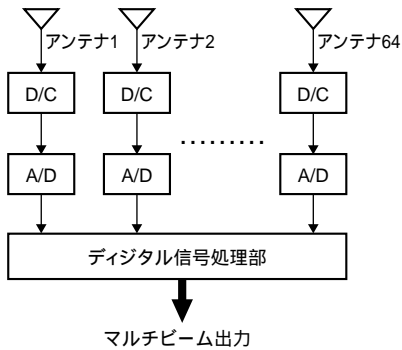


図6 . DBFアンテナの構成 受信信号を周波数変換及びA/D変換した後、デジタル信号部で所望のマルチビームを形成する。  
Configuration of DBF antenna

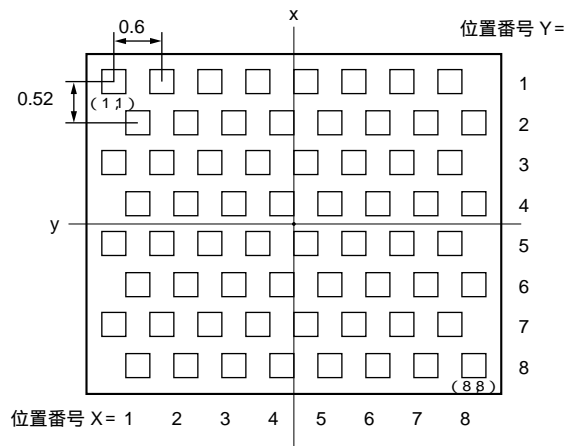


図7 . 64素子アレーアンテナの配置 アンテナ利得とグレーティング特性に優れた、正三角形配列を用いた8×8の平面アレーアンテナを示す。  
Structure of 64-element array antenna

アンテナ部は、64素子のパッチアンテナからなり、正方形配列と比べ同等な利得とグレーティング特性とを得るために素子数が少なくすむ正三角形配列(図7)とした。D/C部はMMIC(Monolithic Microwave Integrated Circuit)を使用することで従来のハイブリットICを使用したタイプと比較して小型化、低価格化を実現している。デジタル信号処理部は、DBFアンテナ実現においてもっとも重要な構成部品であり、動作内容を次章に示す。

### 4 デジタル信号処理部

デジタル信号処理部は、直交検波部とマルチビーム形成部とで構成される(図8)。高速な信号処理ができ、シミュレ

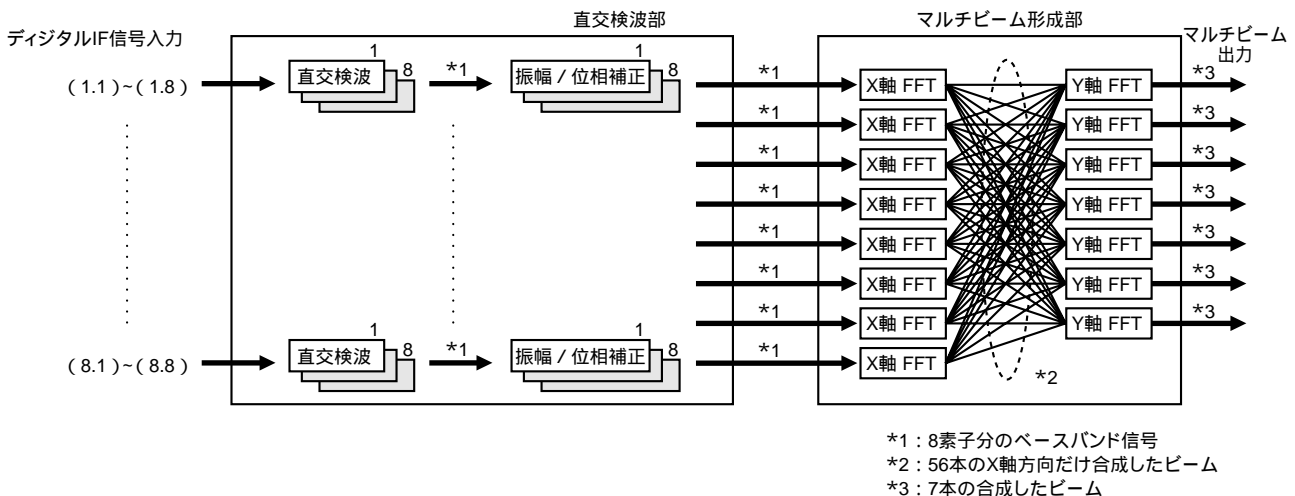


図8 . デジタル信号処理部の構成 位相補正にCORDIC,マルチビーム形成にFFTアルゴリズムを採用し、小規模な回路構成にしている。  
Configuration of digital signal processing block

ーション及び回路修正を容易に行えることから、ほとんどの機能をFPGAで実現している。

#### 4.1 直交検波部

直交検波部では、デジタルIF(Intermediate Frequency)信号を入力し、I、Q(複素数の実部と虚部)のベースバンド信号に周波数変換する。また、各系統間のアンテナ素子からA/D変換器までの利得差と位相差とを合わせるための補正機能を含んでおり、この位相補正機能をCORDICにより実現している。

#### 4.2 マルチビーム形成部

マルチビーム形成部では、二次元空間FFTにより49個の固定ビームを形成しており、各ビームともに所望とするアンテナ指向特性を得ている。それぞれのビームの配置を図9に示す。マルチビームを形成するための信号処理では、FFTアルゴリズムを採用することで反復する演算を共通化でき、回路規模を縮小できた。

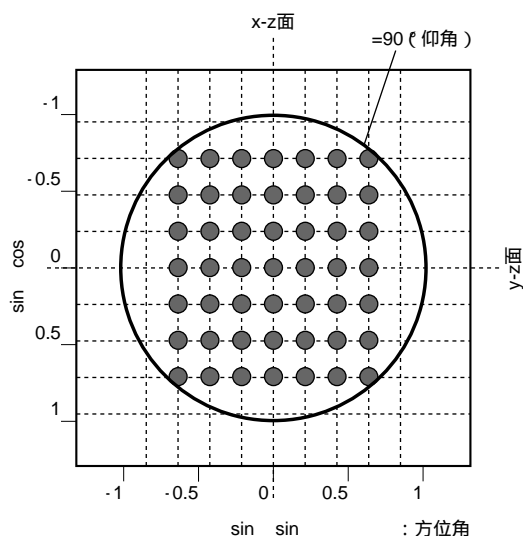


図9. マルチビームの配置 二次元空間FFTにより、アレーアンテナの上半空間に複数のビームを形成する。  
Multibeam arrangement

## 5 あとがき

今回の開発では、CORDICやFFTなどの信号処理アルゴリズムを活用することで演算規模を縮小でき、通信用DBFアンテナが既存のハードウェアで十分実現可能であることを確認した。しかし、DBFアンテナが実システムへ広く適用されるためには、信号帯域幅の拡大、小型化、低価格化など多くの課題がある。

今後、デジタル信号処理技術及び半導体デバイス技術の進展に伴い、DBFアンテナのよりいっそうの高速化、高機能化、小型化並びに低価格化を進めることで、実用化を目指していく。ここでは、通信システムへの適用を中心に述べたが、電波監視などの他のシステムへ適用することも有用と考えられる。(猿渡)

## 謝辞

日ごろご指導いただいている、郵政省通信総合研究所の三浦主任研究官、大堂研究官に深く感謝の意を表します。



木原 弘喜 KIHARA Hiroki  
情報・社会システム社 小向工場 電波応用システム技術部。  
無線通信システムの開発・設計に従事。  
Komukai Operations



平山 文男 HIRAYAMA Fumio  
情報・社会システム社 小向工場 電波応用設計部。  
レーダシステムの信号処理設計に従事。  
Komukai Operations



岡本 徹也 OKAMOTO Tetsuya  
情報・社会システム社 小向工場 電波応用設計部。  
レーダシステムの信号処理設計に従事。  
Komukai Operations



猿渡 信文 SARUWATARI Nobufumi  
情報・社会システム社 小向工場 電波応用システム技術部主務。  
無線通信システムの開発・設計に従事。  
Komukai Operations