5 半導体 Semiconductors

セミコンダクター社

インターネットが急速に普及し，ディジタル情報の多様な利用が現実化している。このインターネットの利用端末では，パソコンに加え，よりパーソナルでモバイル可能の機器が期待され，携帯電話や家庭用ゲーム機も大きな役割を担いつつある。また，信号圧縮技術の進展と，半導体によるファイルメモリの実現により，画像や音声のディジタルコンテンツ利用が身近になってきた。

当社は，これらの発展を念頭に，ディジタル家電機器のネットワークの中核機能も実現するゲーム機用マイクロプロセッサ“Emotion Engine™”をはじめ，MPEG-4対応LSI，ほかを開発した。また，電子スチールカメラ用の記憶媒体として“Smart Media™”の大容量化を実現するとともに，インターネットを利用した音楽配信を記録するシリコンオーディオに向けて，NANDフラッシュメモリの大容量化を推進し，ラインアップを充実させたほか，次世代高速メモリのRambus DRAMなどの開発を達成した。更に，ネット環境の高速化を進展させる通信デバイスや，機器の小型・軽量化に貢献するディスクリート デバイス群を充実させた。一方，地球環境保護への取組みも継続強化し，機器の高効率・省エネルギー化を推進するパワー半導体の開発成果を得た。

常務　セミコンダクター社副社長 統括技師長　中塚　晴夫

1 メモリ

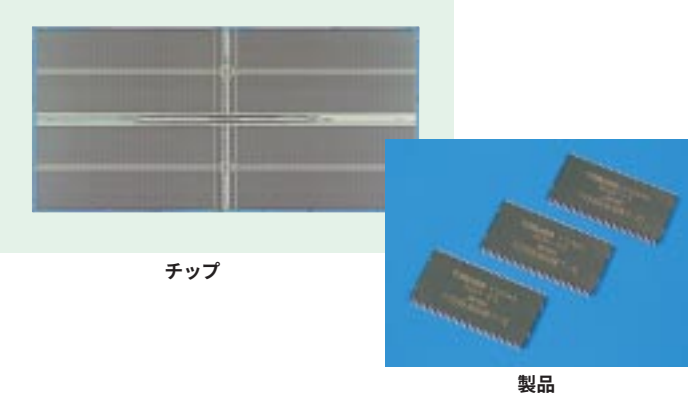
● 64 Mバイト スマートメディア™

64 Mバイトスマートメディア™
64 Mbyte SmartMedia™

スマートメディア™は，小型・軽量・薄形・安価を特長とするメモリカードである。ディジタルカメラや携帯情報端末，シリコンオーディオ製品などのデータ蓄積用に需要が拡大しており，また，より大容量のスマートメディア™が求められる傾向にある。

このようなニーズに対応するため，0.25 μmの微細加工技術及びSTI（Shallow Trench Isolation）素子分離技術を利用し，世界最小のチップサイズを実現した256 MビットNAND型フラッシュメモリを2個搭載し，64 Mバイトのメモリ容量を実現したスマートメディア™を商品化し1999年9月より量産を開始した。

● PC133仕様でCAS Latency 2クロックに対応した256 Mビット シンクロナスDRAM



チップ

製品

256 MビットシンクロナスDRAM
256 Mbit Synchronous DRAM

メインフレームやワークステーション，サーバの高性能・高速化及び搭載容量の増加に伴い，大容量かつ高速データ転送可能なDRAMの要求が高まっている。

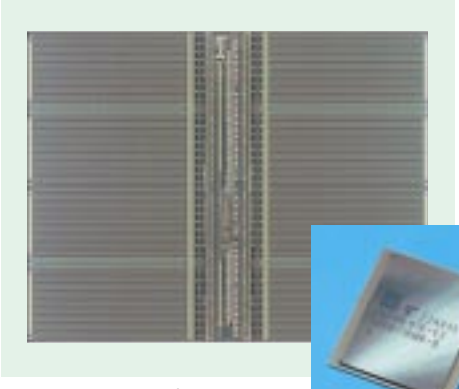
これらのニーズに対応するため，256 Mビットシンクロナス DRAMを開発した。0.175 μmCMOS（Complementary Metal Oxide Semiconductor）プロセス微細加工技術の採用により，業界最小のチップサイズ107.4 mm²を達成，最大動作周波数143 MHz（PC133仕様(注1)準拠@2-2-2（CAS Latency(注2)：2クロック，t_{RCD}(注3)：2クロック，t_{RP}(注4)：2クロック）の高速データ転送及び低消費電力を実現した。3.3 V単一電源動作，ビット構成（I/O（データ入出力）ピン）の異なる3種類のタイプ（×4，×8，×16）をラインアップしている。

（注1）　パソコンのシンクロナスDRAMの仕様が133 MHz対応。
（注2）　シンクロナスDRAMのリードコマンドからデータが読み出されるまでのアクセスタイムのクロック数を言い，2はクロック数が2に対応する。
（注3），（注4）　タイミングパラメータの名称。

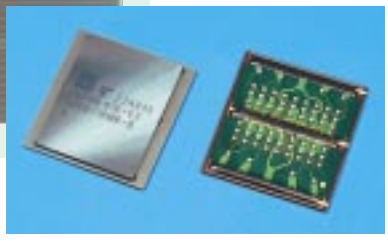
● 世界最小のチップサイズを実現した 144 Mビット ダイレクトRambus DRAM

ダイレクトRambus DRAMは，動作周波数800 MHz，データ転送速度毎秒1.6 Gバイトの高速動作が可能なため，高速，高性能パソコンのメインメモリや大容量の高速データ処理を要するグラフィックメモリとして期待されている。

今回，米国Rambus社からのライセンスに基づき，144 Mビット ダイレクトRambus DRAMを開発した。0.20 μmのCMOS微細加工技術を採用し，世界最小のチップサイズである114 mm²を実現した。ミラーパッケージ品も用意したことで288 Mバイトの大容量RIMM（Rambus In-line Memory Module）も実現できる。パッケージは当社独自に開発したチップサイズパッケージ（CSP）を採用した。



チップ



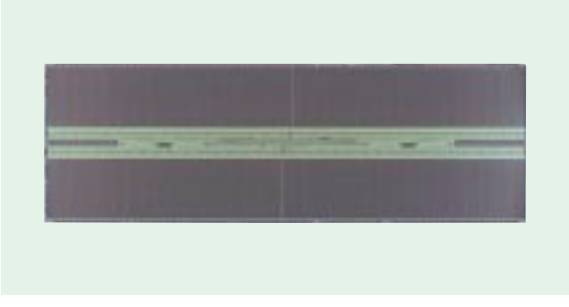
製品（表，裏）

144 Mビット ダイレクトRambus DRAM
144 Mbit Direct Rambus DRAM

● 16 Mビット非同期型高速SRAM

近年，各種産業用機器の高性能化に伴い，高速・大容量のメモリが必要とされている。

新製品のTC55V16100FTをはじめとする16 Mビット非同期高速SRAM（Static RAM）は，0.25 μm CMOSプロセスの採用などにより非同期タイプのSRAMとして業界最大容量を達成した。内部回路配置の最適化，及び電源ピンとGND（接地）ピンを5対配置しノイズの低減化を図ることにより，高速なアクセスタイム10 nsを実現した。また，400ミル幅の小型パッケージに封止し，ビット構成（入出力ピン数）の異なる4種類のタイプ（×1/×4/×8/×16）をラインアップしており，各種応用機器に柔軟に対応することが可能である。



16 Mビット非同期型高速SRAM
16 Mbit asynchronous high-speed SRAM

● 9 Mビット 高速NtRAM™

サーバやルータなどのネットワーク機器に最適な，150 MHzの動作を可能にした9 MビットNtRAM™（No-turnaround SRAM）シリーズを開発した。NtRAM™は，メモリへの書込みと読出しのタイミングを最適化し，高速動作を実現する新しいSRAMである。

製品の主な特長は次のとおりである。

(1) コアの電源電圧は3.3 V，出力バッファ用電源電圧は3.3 V，又は2.5 Vと選択可能

(2) 256 Kワード×36ビット，又は512 Kワード×18ビットの2構成をラインアップ

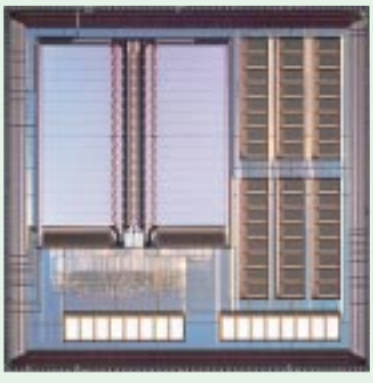
(3) 最大動作周波数150 MHzのパイプラインアクセスタイプと，83 MHzのフロースルーアクセスタイプをラインアップ

(4) 100ピンLQFP（Low profile Quad Flat Package）パッケージを採用

9 Mビット高速NtRAM™
9 Mbit NtRAM™

2 ロジックLSI

● システムASIC TC260ファミリー



TC260ファミリー製品例（32 Mビット DRAM混載）
Typical TC 260 family product (32 Mbit DRAM embedded)

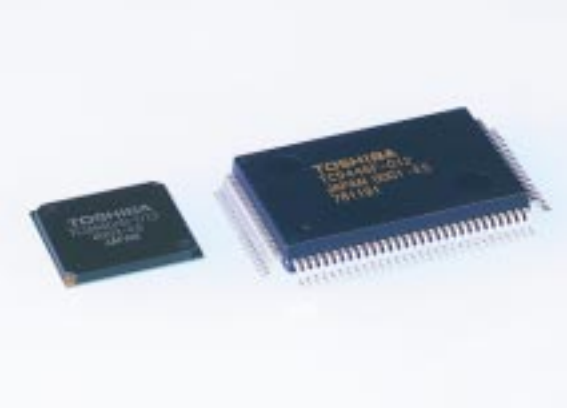
MPU（Micro Processing Unit）コアはもとより，DRAMコア，アナログ回路などを混載したシステムLSIを実現できるSLI（System Level Integration）のための基盤技術として，0.14 µm ASIC（用途特定IC）“TC260ファミリー”を開発した。

ゲート長0.14 µm（実行長0.12 µm）CMOS微細加工，6層アルミ配線技術により，当社従来比で次のような特長がある。

(1) ゲート敷詰め密度で，3.4倍の高集積化
(2) ゲート当たり，約1/5の超低消費電力化
(3) ゲート当たり，約30 %の高速化

また，このファミリー対応のDRAMコアについても同時開発した。

● シリコンオーディオ再生機器用ディジタル シグナルプロセッサ

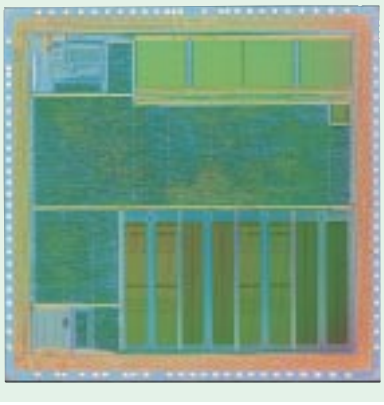


ディジタルシグナルプロセッサ TC9446F/XBシリーズ
TC9446F/XB digital signal processor LSI

フラッシュメモリなどを記憶メディアとしたシリコンオーディオ再生機器や，DVDプレーヤ，テレビなどのAV機器用のディジタルオーディオシグナルプロセッサ（DSP）TC9446Fシリーズを開発した。

この製品は，インターネットで音楽を配信する際に利用されているオーディオ圧縮技術であるAAC（Advanced Audio Coding）（2ch），MP3（MPEG 1 Layer3）に対応できる。また，DVDなどで採用されているDolby Digital，DTS（Digital Theater System），MPEG 2オーディオなどの圧縮方式に対応している。その他，Dolby ProLogic，イコライザ，音場制御，3Dサウンドなどのオーディオ信号処理プログラムを内蔵することが可能である。新たにポータブル機器向けにFBGA（Fine pitch Ball Grid Array）パッケージを採用したTC9446XBをラインアップに加えた。

● 携帯情報機器向け RISCプロセッサ TX1940



32ビットRISC型MPU TMP1940CYAF
TMP1940CYAF 32-bit RISC processor

TX1940は，TX19/Lコアをベースに，低消費電力，高コード効率，高速処理が特長のバッテリ駆動の携帯機器向け32ビットRISC（縮小命令セットコンピュータ）型MPUである。32 MHz動作時の処理性能は33 MIPS（Million Instructions Per Second），1W当たりでは350 MIPSになる。16ビットと32ビットの二つのISA（命令セット）モードを持ち，コード効率と演算性能の向上を両立させている。

高速メモリを内蔵することにより，キャッシュレスで高速メモリアクセスを実現し，256 Kバイト ROMと10 Kバイト RAMを内蔵するTMP1940CYAFと，512 Kバイト Flash EEPROMと16 Kバイト RAMを内蔵するTMP1940FDAFがある。

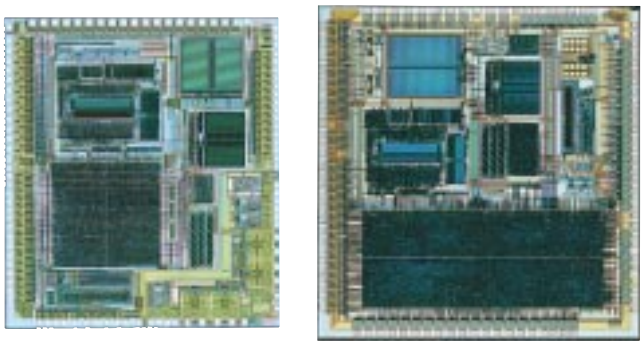
● 車載ダッシュボード用システムLSI

近年の自動車の高性能・高機能化に伴い，ダッシュボード制御の複雑化及び多様化が急速に進んでいる。しかし，その一方では，ユニットのよりいっそうのコスト削減や小型化の要求も高くなっている。

この製品は，専用MCU（Micro Controller Unit）の開発及びIP（Intellectual Property）化により，複雑かつ多彩なメータ及びインパネ制御を可能にするとともに，制御に必要な機能をワンチップに搭載することで大幅なコスト削減とIC実装面積の縮小を可能にした。

主な特長は次のとおりである。

(1) 専用MCU（TLCS-870/Xシリーズ）を搭載
(2) 電圧監視機能付き高精度定電圧源を装備
(3) 大電流メータドライバを装備



Bipolar-CMOS版　CMOS版

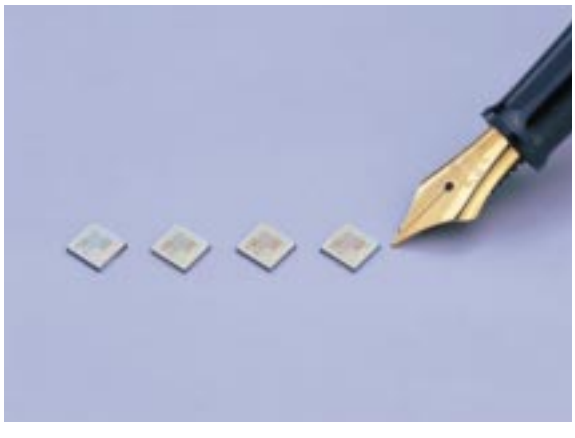
Bipolar-CMOS版/CMOS版システムLSI
Bipolar CMOStype/CMOS type system LSI

● 携帯機器用高性能4ビットMCU JTMP04030

家電及びオーディオ用の液晶表示付きリモコンや携帯通信機器，電卓，携帯ゲームなどに使用する液晶の大型化が進んでいる。こうしたニーズに対応するため，16コモン×64セグメント（1,024ドット）の大型液晶ドライバを内蔵した携帯機器用4ビットMCU（Micro Controller Unit）JTMP04030を開発した。

1命令をシステムクロック2サイクルで実行できる高性能CPUコアを中心に，液晶ドライバ，メモリ，入出力ポートなどの豊富な周辺回路をワンチップに集積している。また，電池駆動を前提とした回路設計によりHALT時(注)14 μA（3 V）の低消費電流を実現し，ボタン型電池での長時間動作を可能とした。

（注） CPUは動作せず，表示及びアナログ回路が動作している状態。

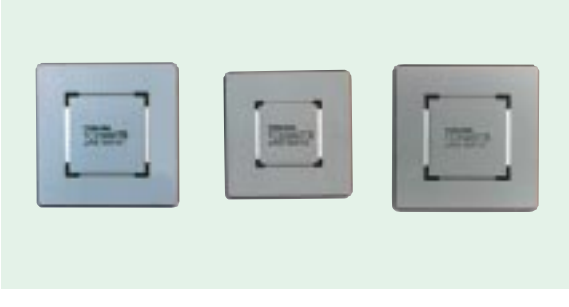


4ビットMCU JTMP04030
4-bit MCU JTMP04030

● 622 Mbps ATMスイッチ チップセット

1本の回線に音声，映像，データを多重して送受信できるマルチメディアネットワークの実現に向けて3種類のLSIを開発した。毎秒20 Gビットまでの非同期転送モード（ATM）セルのスイッチングを実行できる。音声や映像を途切れなく転送するため，仮想回線ごとに5クラスの優先順位付けが可能である。更に，放送型サービスに対応するマルチキャストを実現している。

回線を効率的に利用するための様々の機能がチップ上に実現されているため，従来製品より少ないチップ数で大容量スイッチを構成できる。0.35/0.4 μm CMOSで製造，576/480ピンBGAパッケージを使用している。



チップセット
ATM switch chipset

3 ディスクリート・汎用デバイス

● 4,500 V耐圧を実現したIEGT

4,500 V IEGTシリーズ
4,500V IEGT (Injection Enhanced Gate Transistor)

高電圧・大容量の鉄道車両，産業用インバータ向けのスイッチング素子として，独自の電極・ゲート構造を採用して，オン電圧を低下させ，エネルギーロスを減少させるとともに，素子の小型化を図った，4,500 V耐圧のIEGT（注入促進型MOSゲートトランジスタ）3品種（電流1,500 A，800 A，750 A）を開発した。

主な特長は次のとおりである。

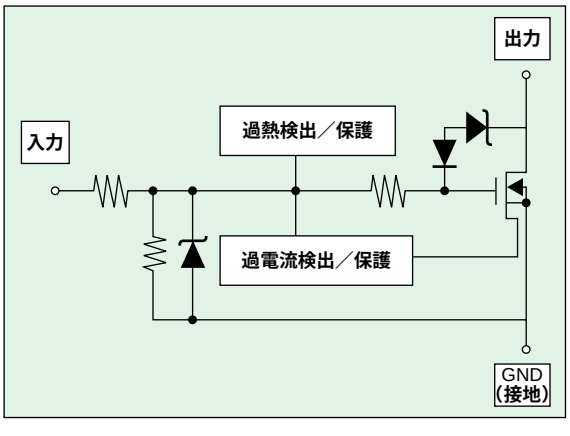
(1) 電極間隔やゲート構造を最適化することなどにより，オン電圧を低くし，低消費電力化を達成した。

(2) 耐圧を4,500 Vと従来製品の2倍相当（当社比）として適用装置の小型化を可能とした。

(3) 動作周波数を1 kHz程度に高められるため，各種機器を円滑に制御できる。

(4) 装置への組込みが容易なプラスチックケースモジュール型も製品化した。

● 保護機能内蔵型パワーMOS電界効果トランジスタ（FET）（複合MOS）

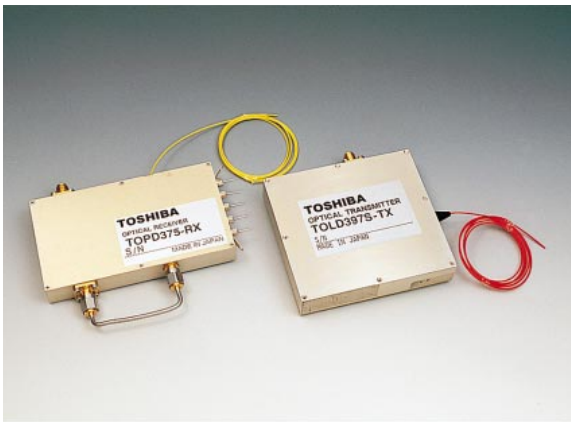


複合MOSの回路構成
Power MOS FET block diagram

車載機器市場での軽量化，省エネ化要求の対応として，自己保護機能内蔵型パワーデバイスを開発した。複合MOSは，縦型出力のパワーMOSプロセスに横形nMOS用の工程を追加することで，過電流・過熱・過電圧保護機能内蔵デバイスを低価格で実現した。システムでの負荷ショートでは，出力電流制限を行い，更に過熱検出によりデバイス自身を保護する。

また，誘導性負荷ターンオフ時の逆起電力は，アクティブクランプ方式により出力MOSをオン状態にして吸収するため高破壊耐量を実現し，高信頼性を確保した。

● 10 Gbps光送受信モジュール



10 Gbps送受信モジュール（右：送信器，左：受信器）
10 Gbps transmitter (right) and receiver (left)

2000年以降の光通信幹線系システムに使用される，10 Gbps動作送受信器モジュールTOLD397S-TX/TOPD375-RXを開発した。

送信器は，集積化した電界吸収型変調器／分布帰還型レーザダイオードを光源とし，ドライバIC，温度コントロール回路，光パワーコントロール回路，Duty（パルス幅比）制御回路を内蔵している。Duty制御回路は，クロス位置が一定になるように制御し，ケース温度が0～70 ℃において，最大40 kmの伝送が可能である。受信器は，インジウムガリウムヒ素（InGaAs）ピンフォトダイオードを採用したフロントエンドモジュールに，ポストアンプ，リミッティングアンプを内蔵した2-R（Reshaping（波形整形）/Regenerating（信号再生））モジュールである。ケース温度が0～70 ℃において，最小受信感度−16 dBm以下，ダイナミックレンジ16dB以上の特性を持っている。

● CMOSイメージセンサ

近年，携帯機器への画像入力要求が飛躍的に高まってきている。その市場要求にこたえるべく，超小型・低消費電力を追及したCIF（Common Intermediate Format）対応CMOSイメージセンサを開発した。

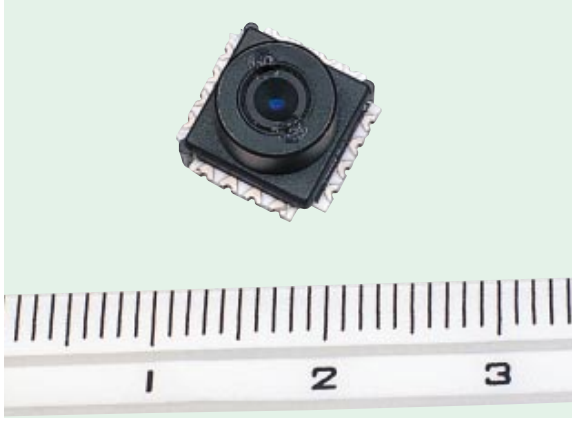
この製品（TCM5023LU）の特長は次のとおりである。

(1) 単一電源駆動（2.8 V）

(2) 低消費電力（従来のCCD（電荷結合素子）比で約1/10）

(3) 業界最小の1/7インチ光学レンズ付きパッケージ

これらの特長により，超小型，低消費電力，光学設計不要といった，携帯機器に最適な画像入力デバイスを実現できる。



1/7インチ CIF CMOSイメージセンサ
1/7-inch CIF CMOS image sensor

● 小型5端子パッケージ ESV

ESV（Extreme Super Mini 5pin）パッケージは，世界最小・最薄の5ピンパッケージであり，リード形状を現存するガルウイング タイプからフラットタイプに変更し，高密度実装／高速実装を可能とした。また，リードタイプ変更により高い耐湿性を実現する。

パッケージ縮小化／薄型化，フラットリード化にあたり進化した技術点は次のとおりである。

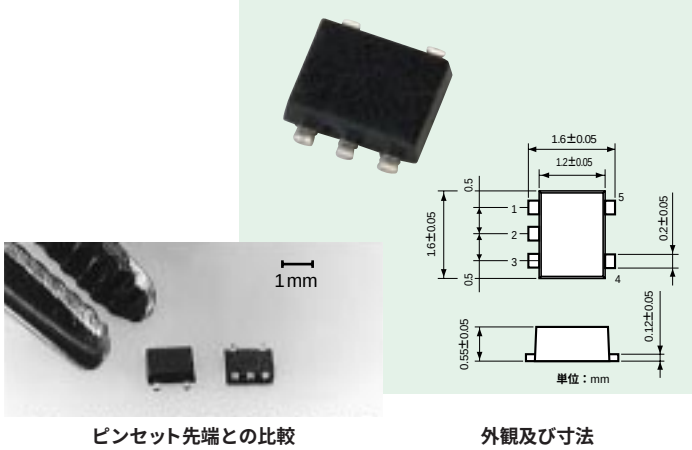
(1) チップ縮小化（チップ内パターンレイアウト技術）

(2) チップ薄型化技術

(3) チップマウント技術

(4) 低ループ ボンディング技術

現在，先行して標準CMOSロジック1ゲート品であるL-MOS（Logic MOS）をESVパッケージに搭載し量産しているが，今後トランジスタ，ダイオードなどのディスクリート製品やオペアンプ（演算増幅器）などについても同パッケージにて量産していく予定である。



ピンセット先端との比較　　外観及び寸法

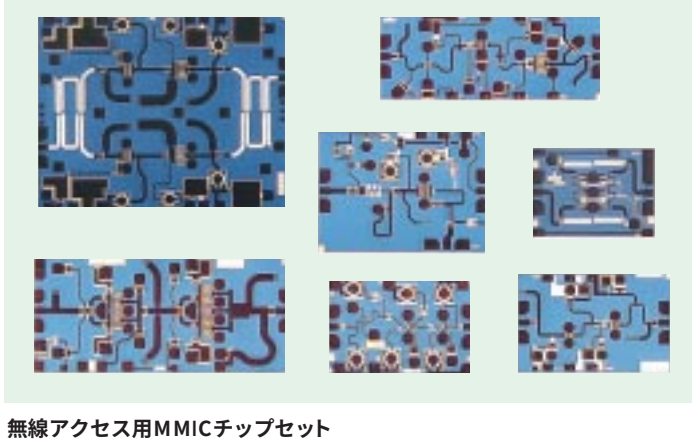
ESV外観及び大きさ
ESV package dimensions

● 無線アクセス用MMICチップセット

加入者系無線アクセスシステムの本格導入が始まっている。このシステムのミリ波送受信モジュールに適した26 GHz帯MMIC（Monolithic Microwave IC）チップセットを開発した。このMMICは，ガリウムヒ素（GaAs）のP-HEMT（Pseudomorphic High Electron Mobility Transistor）構造を用いている。

開発したチップセットは，加入者局用パワーアンプ，基地局用パワーアンプ，ドライバアンプ，ローノイズアンプ，バッファアンプ，ミキサ，可変減衰器の7種のチップである。これらのチップの組合せにより，加入者及び基地局用送受信モジュールを小型に構成できる。

関係論文：東芝レビュー．54，10，1999，p.49－52.



無線アクセス用MMICチップセット
26 GHz band MMIC chipset for wireless access systems