

# 10.4型XGA低温p-Si TFT-LCDの液晶モジュールの設計技術

Development of 10.4-inch Diagonal, Low-Temperature, p-Si TFT-LCD Module

森 英明  
MORI Hideaki

低温ポリシリコン薄膜トランジスタ(以下、p-Si TFTと略記)の特長を生かして、超高精細・薄型・軽量の10.4型XGA p-Si TFT液晶ディスプレイ(LCD)を製品化した。駆動用ICのパネルへの内蔵、ビルドアップ基板の採用と主要ICのCSP(Chip Size Package)実装などによって独自のモジュール構造を実現し、薄型・軽量化を図った。また、光学系の高効率化などによって高輝度及び低消費電力を同時に達成した。この製品は、業界初のB5サイズノートパソコン(PC)に搭載可能な、10.4型XGAモジュールであり、p-Si TFT-LCDの特長を十分生かしたものとなっている。

TOSHIBA has developed a 10.4-inch diagonal, XGA (1,024 x 768 pixels), thin-film transistor liquid crystal display (TFT-LCD) using low-temperature polycrystalline silicon (p-Si) technology. In order to realize a very thin and lightweight LCD, we integrated the driving circuit on the glass substrate and employed a B<sup>2</sup>it<sub>TM</sub> (buried bump interconnection technology) printed circuit board (PCB) and chip-size package (CSP). We also succeeded in optimizing the backlight system to obtain high luminance with low power consumption.

Our p-Si technology has enabled the first 10.4-inch diagonal, XGA TFT-LCD to be developed, for use in B5-size notebook PCs.

## 1 まえがき

最近のノートPC市場では、モバイル用としてA4サイズやB5サイズの軽量・薄型製品の需要が増加している。モバイル用ノートPCでは、限られた表示画面内に多くの情報を表示しなければならないので、高精細のLCDが必要になってくる。

当社の開発したLTM10C306Lは、p-Si TFT(Thin Film Transistor)を使用した業界初の10.4型XGA(画素数: 1,024 x 768)製品である(図1)。

画素ピッチは、123ppi(pixels per inch)の超高精細で、薄型・軽量であり、B5サイズノートPCに搭載可能である。

ここでは、LTM10C306Lを中心に、モジュール設計の視点からp-Si TFT-LCDの特長、及びそれを実現するための関連技術について述べる。



図1 10.4型XGA p-Si TFT-LCD(LTM10C306L) B5サイズノートPCに搭載可能な、10.4型XGA p-Siモジュールを開発した。  
10.4-inch diagonal, p-Si TFT-LCD

## 2 LTM10C306Lの特長

- (1) 超高精細 画素ピッチ123ppi。10.4型で初めてB5サイズノートPCに搭載可能なXGAを実現した。
- (2) 薄型 下辺(冷陰極管配置側)5.1mm, 上辺3.7mmのくさび形構造を採用している。
- (3) 高輝度・低消費電力 最高輝度200cd/m<sup>2</sup>。70cd/m<sup>2</sup>時, 2.8Wを実現した。
- (4) 軽量 265gを実現した。
- (5) 高耐久性

## 3 駆動用ICの内蔵によるFPC接続の実現

p-Si TFT-LCDでは、駆動用ICをガラス基板に内蔵できるため、TAB(Tape Automated Bonding)方式のIC実装が不要になった。ガラス基板と回路基板(PCB)とをFPC(Flexible Printed Circuit)で接続できるため、PCBの配置が自由に行えるようになるとともに、機械的強度も向上した。また、部品点数も減り、実装に掛かる工数も大幅に削減できた。

### 3.1 p-Si TFT-LCDの構成

10.4型XGA p-Si TFT-LCDの構造を図2(a)に示す。p-Si TFT-LCDでは、ガラス基板の左辺に小型化を図った

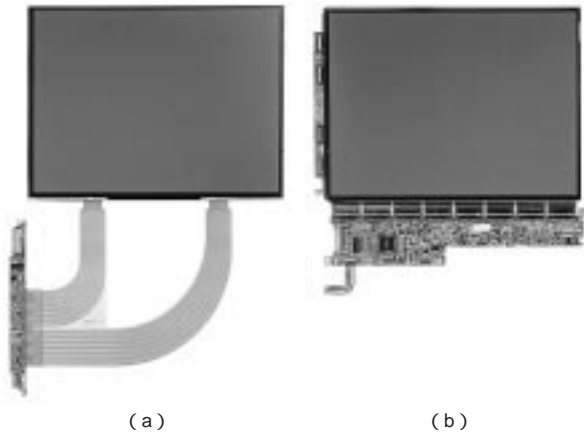


図2 . TFT-LCDの構成(展開時) p-Si TFT-LCDでは、FPCによる接続が可能で、基板配置の自由度が大きくなりパネル左側にPCB1枚を配置するだけでよい(a)。これに対し、a-Si TFT-LCDではTAB方式のためパネル左側に1枚、下側に1枚を配置しなければならない(b)。  
Configurations of TFT-LCDs

PCB 1枚を配置し、FPCによってガラス基板の下辺と接続するシンプルな構造としている。これが可能になったのは、駆動用ICを液晶パネルに内蔵したことと、それによってPCBとガラス基板の接続本数を200本と大幅に低減し、接続ピッチを160  $\mu\text{m}$ とすることができたためである<sup>(1)</sup>。

### 3.2 a-Si TFT-LCDの構造

比較例として、アモルファスSi(以下、a-Siと略記)TFT-LCDの構成を図2(b)に示す。a-Si TFT-LCDではガラス基板の左辺にゲート線駆動用のTAB-ICとPCBを、ガラス基板の下辺に信号線駆動用のTAB-ICとPCBを配置し、2枚のPCB間をFPCで接続しなくてはならない。これは、a-Si TFT-LCDでは駆動用ICをガラス基板に内蔵できないため、PCBとの接続本数が約4,000本と極めて多くなるためである。また、a-Si TFT-LCDで10.4型XGAを実現するためには、信号線駆動用のTAB-ICを60  $\mu\text{m}$ 以下のピッチで接続する必要があり、量産を行う上で大きなネックになる。

## 4 PCBの小型化による新構造の実現

新構造の採用で、極めて薄型の10.4型XGAを実現した。厚みは下辺(冷陰極管配置側)5.1mm、上辺3.7mmであり、くさび形構造となっている。

p-Si TFT-LCDでは、FPC接続によってPCBの配置が自由に行えるようになったため、PCBを小型化したうえでガラス基板の左辺に配置した。これによりバックライト裏面からPCBをなくし、薄型の新構造を実現した。図3に示すように、LCD表示画面を中央にして、バックライト駆動用インバータ(LCDには含まない)をLCD右側に、PCBを左側に配置できるようにし、PC全体として左右のバランスが取れるように配慮した。

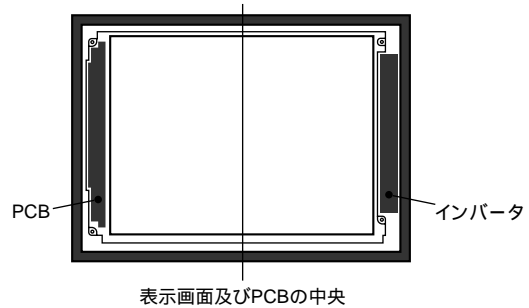


図3 . PC上で表示画面を中央にするためのPCB配置 中央に表示画面を配置し、左側にPCB、右側にインバータを配置できるように構成した。  
Centering of display panel in PC

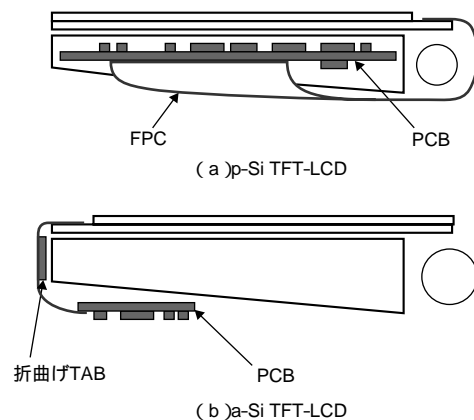


図4 . TFT-LCDの断面模式図 p-Si TFT-LCDでは、自由な配置ができるため、くさび形の構造を実現している。a-Si TFT-LCDでは、接続方式の制約上、バックライトの裏面にPCBを配置している。  
Arrangement of PCB

### 4.1 くさび形構造の採用

くさび形構造の断面(概念図)を、a-Si TFT-LCDとの比較とともに図4に示す。a-Si TFT-LCDではTAB方式のため、PCBは自由に配置できない。また、限られたサイズ内で表示画面をできるだけ大きくするために、折曲げTAB構造を採り、PCBをバックライト裏面に配置していた。

これに対しp-Si TFT-LCDでは、PCB実装部品の高さを階段状に制限したうえでバックライトの側面に配置しているため、反ランプ側の厚みを非常に薄くすることができた。

### 4.2 PCBの小型化

ビルドアップ基板の採用と主要ICのCSP実装によって、基板面積を約78%削減した。従来の4層構成基板で同等回路を構成した場合、約7,300mm<sup>2</sup>((縦及び横の最大寸法):約42mm×224mm)必要なのに対し、1,634mm<sup>2</sup>(最大外形:約14mm×152mm)に小型化することができた。

4.2.1 ビルドアップ基板の採用 B<sup>2</sup>it<sub>TM</sub>(Buried Bump interconnection technology)方式のビルドアップ基

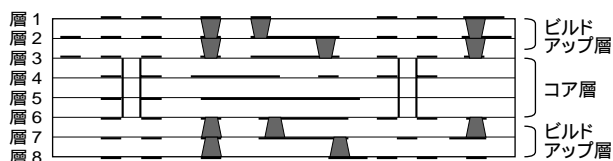


図5. B<sup>2</sup>it<sup>TM</sup>基板の層構成 4層IVHの内層コア基板に、内層コア突当てプロセスで上下各2層のビルドアップ層を形成した、8層コンビネーションB<sup>2</sup>it<sup>TM</sup>基板を採用した。  
Structure of B<sup>2</sup>it<sup>TM</sup> PCB

板を採用した<sup>(2)</sup>。4層IVH( Interstitial Via Hole)基板を内層コアとし、上下各2層のB<sup>2</sup>it<sup>TM</sup>方式のビルドアップ層を内層コア突当てプロセスで形成した8層コンビネーションB<sup>2</sup>it<sup>TM</sup>基板である( 図5 )。

ライン / スペース<sup>(注1)</sup>の最小値は、ビルドアップ層で75 μm / 75 μm( コア層では100 μm / 100 μm)であり、より高密度な実装が可能になった。

B<sup>2</sup>it<sup>TM</sup>基板の特長の一つに、CSP実装などの面格子端子部品の実装に適していることが挙げられる。今回、後述のCSP実装部品は端子ピッチが0.8mmであるが、パッドオンビア / スタックドビア<sup>(注2)</sup>によって配線を下層に引き出し、周辺部品への配線を実施している。B<sup>2</sup>it<sup>TM</sup>基板のもう一つの特長は、基材の選択範囲が広いことである。今回は、基材にガラスエポキシ( FR - 4)を採用し、CSP及びFPCの実装強度を確保することができた。

4.2.2 主要ICのCSP実装化 PCB実装面積上で最大外形がもっとも大きなタイミングコントローラIC 1個、DAC ( Digital to Analog Converter ) IC2個をCSP実装化した。これにより、該当IC3pの合計実装面積をTQFP( Thin Quad Flat Package)時のおよそ1/2に低減するとともに、基板外形の最小幅を14mmと細型化した。

従来のTQFPとCSPの比較を表1に示す。

表1. パッケージによる実装面積の違い  
Comparison of required mounting area of TQFP and CSP packages

パッケージ	IC	最大外形( mm )	面積( mm <sup>2</sup> )	最大厚み( mm( max. ) )
TQFP	タイミングコントローラ ( 1個使用 )	16 × 16	256	1.2
	DAC ( 2個使用 )	16 × 16	256	1.2
	合計 ( 3個 )		768	
CSP	タイミングコントローラ ( 1個使用 )	10 × 10	100	1.2
	DAC ( 2個使用 )	11 × 11	121	1.2
	合計 ( 3個 )		342	

(注1) 基板の配線の幅をライン、配線間隙をスペースと呼ぶ。

(注2) ビア( PCB層間を接続する導電層)の上にはんだバンブ用のパッドを設けた(パッドオンビアと呼ぶ)、ビアの上に積み重ねた(スタックドビアと呼ぶ)して、PCBのスペースファクタを改善する方法。

## 5 光学系の高効率化

LCD光学系の設計においては、表示輝度とバックライトの薄型化、又は電力低減化のトレードオフがポイントになる。高透過率が確保できるp・Si TFT・LCDの特長に加え、バックライトの高効率化を行い、薄さを確保したまま最大輝度200 cd/m<sup>2</sup>を実現した。電力は70 cd/m<sup>2</sup>時に、2.8W( 回路系電力を含む、インバータ効率を含まず )を実現した。

### 5.1 TFT素子の小型化

p・Si TFTパネルでは、TFTの移動度がa・Si TFTに比べて100倍以上あり、素子の大きさを約1/2にできる。TFT素子部分は光を透過しないので、この大きさが小さいほど光の利用効率は高くなる。10.4型XGAをa・Si TFTで設計した場合を仮定すると、セル透過率は6%台と予想される。これに対し、p・Si TFT・LCDでは少なくとも7%以上のセル透過率を確保でき、表示輝度の向上を図ることができる。

### 5.2 バックライトの高効率化

光散乱ポリマー導光体を採用し、厚みが同一の従来導光体に比べ約30%の輝度向上を実現した。導光体は薄型で、下辺( ランプ光入射側 )2.0mm、上辺0.6mmのくさび形である。ランプ光の導光体への入射効率を確保するため、ランプ外径を導光体入光部の厚みより小さい1.8mmとしている。

## 6 軽量化

質量は、ドライバICのパネル内蔵、PCBの小型1枚化、バックライトの効率化による導光体の薄型化などにより265gを達成した。当社10.4型a・Si TFT( SVGA( 画素数: 800 × 600 ))と比べて約35gの軽量化を図っている。

## 7 あとがき

モバイル用途などp・Si TFT・LCDの特長が生かせる分野において、このタイプのLCDが、ますます応用されることが期待される。今後は、更なる薄型・軽量化、低消費電力化に注力していく。

## 文 献

- (1) 川又健司, 他. 低温ポリシリコンTFT・LCDモジュール. 東芝レビュー. 54, 2, 1998, p.61 - 64.
- (2) 福岡義孝. B<sup>2</sup>it工法によるビルドアップ配線板. 電子材料. 37, 10, 1998, p.32 - 41.



森 英明 MORI Hideaki

ディスプレイ・部品材料社 液晶事業部 ポリシリコンTFT技術部主務。液晶ディスプレイの開発業務に従事。  
Liquid Crystal Display Div.