

10.4型XGA低温p-Si TFT-LCDの設計技術

10.4-inch, XGA, Low-Temperature, p-Si TFT-LCD

青木 良朗
AOKI yoshiro

特集
II

モバイルアプリケーション向けの10.4型XGA低温ポリシリコン(以下、p-Siと略記)薄膜トランジスタ液晶ディスプレイ(TFT-LCD)を商品化した。基本構造は、低温p-Si CMOS(Complementary Metal Oxide Semiconductor)駆動回路をガラス上に集積させたものであり、解像度123 ppi(pixels per inch)の高精細表示を実現した。また、新たな回路技術と信号処理技術を導入し、動作マージンの拡大、表示品位の向上、低消費電力化、及び高信頼性を実現した。

A 10.4-inch thin-film transistor liquid crystal display (TFT-LCD) with XGA resolution has been commercialized for mobile PC applications. It employs low-temperature polycrystalline silicon (p-Si) CMOS driver circuits integrated on a glass substrate, realizing a high resolution of 123 pixels per inch (ppi).

We newly developed a novel circuit construction and a driving technology for this LCD. These result in a wide driving margin, high-quality display, low power consumption, and high reliability.

1 まえがき

近年のデジタルスチルカメラ、デジタルビデオカメラの普及により、ノートパソコン(PC)上で映像や音声などのマルチメディアデータを扱う機会が急速に増えている。これらマルチメディアデータを扱ううえで重要なポイントの一つは、ディスプレイの高解像度表示である。

ノートPC用のディスプレイとしては、現在アモルファスシリコン(以下、a-Siと略記)TFT-LCDが主流である。しかし、表示の高解像度化が進むに従い、駆動用ICとガラス基板にある表示画素部との接続数が増加していた。

これに比較してp-Si TFT(Thin Film Transistor)は、a-Si TFTに比べて移動度が2けた以上高い良好なトランジスタ特性を示し、駆動用回路をガラス上に形成することができる。この技術により、接続数の大幅な低減が可能となる。しかし、p-Si TFTを、広い面積に均一な性能で作り込むことは非常に難しいため、10型以上の大きなディスプレイへの応用は非常に困難であると考えられてきた。

これに対して当社は、新たな回路技術とともに製造技術開発⁽¹⁾、⁽²⁾、⁽³⁾を進め、10.4型では世界で初めて、XGA(1,024×768画素)解像度表示を可能にした低温p-Si TFT-LCDの商品化に成功した。ここでは、設計技術の視点からその特長を述べる⁽⁴⁾。

2 p-Si TFT-LCDの構成

今回開発した低温p-Si TFT-LCDの概要を図1に示す。

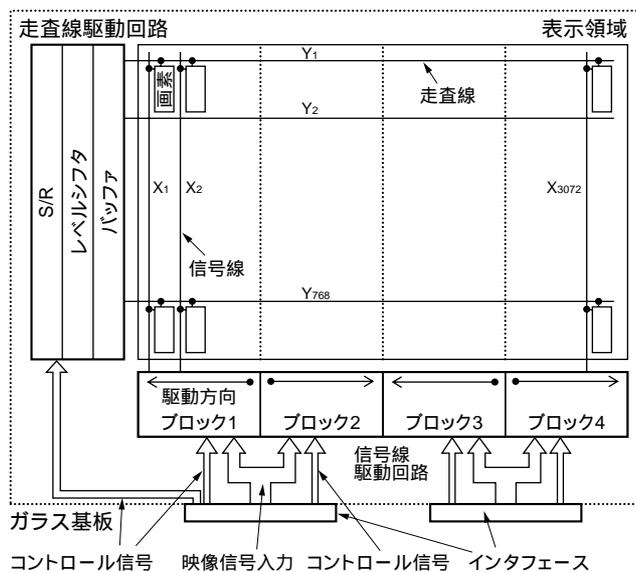


図1. 10.4型XGA低温p-Si TFT-LCDの概要 信号線と走査線を駆動する回路が、画素と同一のガラス基板上に形成されている。
Circuit construction on glass substrate

表示画素とそれを駆動する回路を、同じガラス基板上に形成した。XGAでは画素数が約80万個あるが、外部とのインタフェースに必要な接続端子の数は200か所だけである。これは、従来のa-Si TFT-LCDの約4,000か所に比べて、1/20の値である。

この10.4型XGA低温p-Si TFT-LCDの設計において、新規に採用した技術は次の3点である。

- (1) 信号線駆動回路の4分割並列駆動による,回路動作マージンの確保と回路規模の縮小
 - (2) 4分割並列駆動と映像信号の正負分離方式による,消費電力の低減
 - (3) 走査線駆動回路への冗長型シフトレジスタ(S/R)とレベルシフタの内蔵による,歩留りと信頼性の向上
- 以下に,これら設計上のポイントについて述べる。

2.1 信号線駆動回路

信号線駆動回路は四つのブロックに分割され,駆動電圧10Vで動作している。映像信号は各ブロックごとに8相分(8×RGB(R:赤,G:緑,B:青)=24本)が回路中のバス配線に供給され,4ブロック全体では合計32相分(32×RGB=96本)の信号が供給される。

今回採用した構成では,四つの回路ブロックが表示画面を並列に駆動する。この方式により,信号線駆動回路の動作周波数を64 MHzから2 MHzまで低速化することができた。また,4ブロックに信号線駆動回路を分割したことで,回路中のバス配線の負荷が,分割しない場合の約1/16へと大幅に低減した。

この構成によって,p-Si TFTで組まれた駆動回路の規模を大きくせずに動作マージンを拡大,表示品位を大きく向上させている。また,回路中のバス配線の負荷が低減したことで,動作時の消費電力も低減した。更に,各ブロックの駆動回路が動作する方向を,それぞれ交互に向かい合わせて動作させることで,ブロック境界での書込みタイミングのずれによる表示品位の低下を防いだ。

映像信号を供給する外部回路の構成を図2に示す。通常は,8V振幅の映像信号を同じDAC(Digital to Analog Converter) ICから供給するが,消費電力を減らすには出

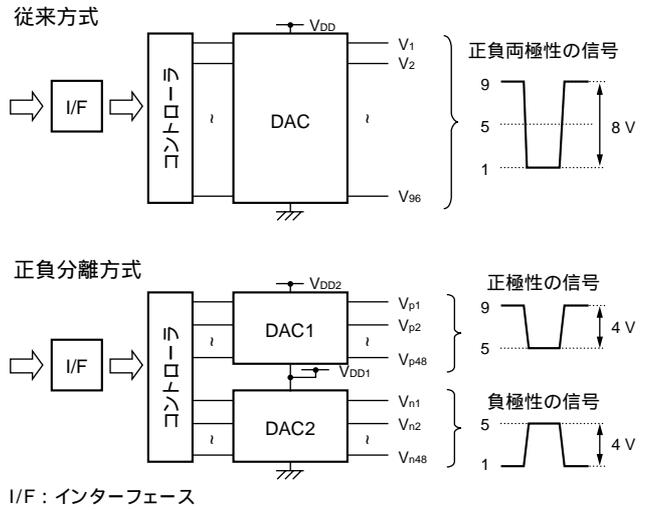


図2. 外部回路の構成 信号振幅を半減化し,消費電力を低減している。

Low-power circuit construction with external DACs

力振幅を下げる必要がある。そこで出力振幅が4VのDAC-ICを2個使い,それぞれを正極性用と負極性用に使い分ける方法を開発した。

回路中の映像信号バス配線の結線図を図3に示す。通常は,同一の配線で正負両極性の信号を供給するが,今回採用した正負分離方式では,正極性信号と負極性信号を別々の経路で供給する。

実際の書込み動作を,例えば図中の信号線X₇₄₅とX₇₄₆に注目して述べる。まず,奇数フレームでは,バス配線のV_{p1}よりpチャネルのアナログスイッチTFTを介してX₇₄₅に正極性信号が書き込まれ,同時にV_{n1}よりnチャネルのアナログスイ

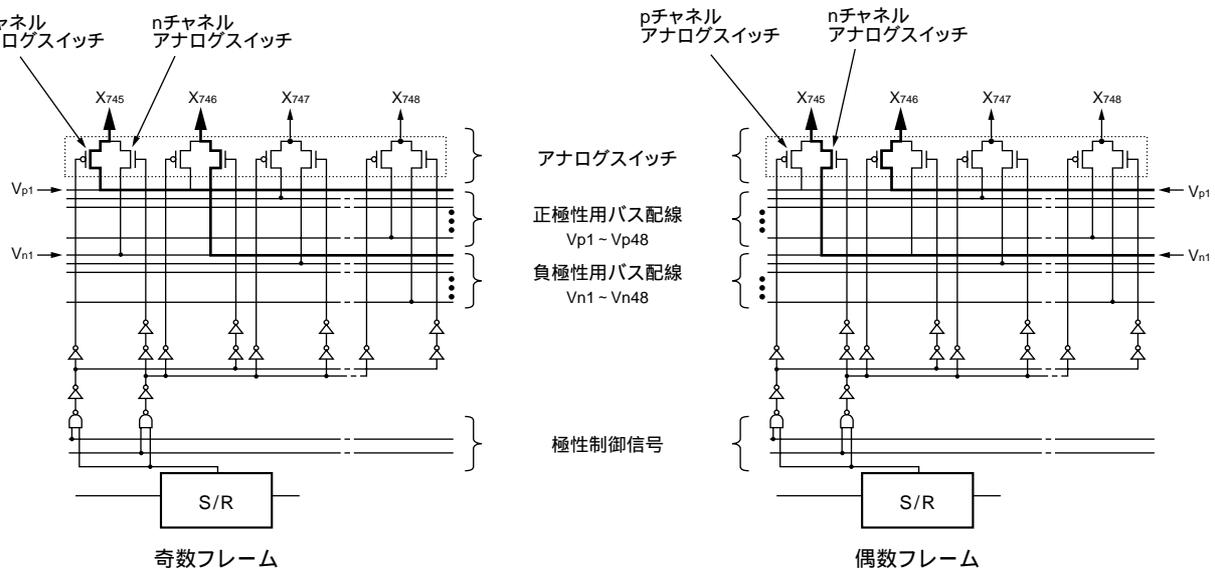


図3. 正負分離方式の映像信号バス配線 Circuit diagram of data-line driver 正極性と負極性の映像信号を分離して信号線駆動回路に供給している。

チTFTを介して X_{746} に負極性信号が書き込まれる。次に偶数フレームでは、バス配線の V_{n1} よりnチャンネルのアナログスイッチTFTを介して X_{745} に負極性信号が書き込まれ、 V_{p1} よりpチャンネルのアナログスイッチTFTを介して X_{746} に正極性信号が書き込まれる。この切換え動作は、極性制御回路によってアナログスイッチTFTを制御することによって実現している。これにより、回路中の映像信号バス配線を常に同一の極性とし、映像信号振幅の半減化を実現した。

以上のように、映像信号の供給に正負分離方式を採用したことにより、DAC-ICを含めた回路中の映像信号の最大振幅を半減化することができた。その結果、全体の消費電力を大きく低減することが可能となった。

2.2 走査線駆動回路

走査線駆動回路の構成を図4に示す。冗長型S/R、レベルシフト、バッファ回路によって構成される。S/Rは10Vで動作し、バッファ回路以降は17Vで動作している。

S/Rは3列で構成され、各S/Rの間には多数決回路が設けられている。各S/Rは3列が同じタイミングで並列に動作し、それぞれのシフト信号はいったん多数決回路を通してから、次段のS/Rへ送り出される。この構成では、何らかの要因で3列のうちの一つが動作不良を起こしても、多数決回路が

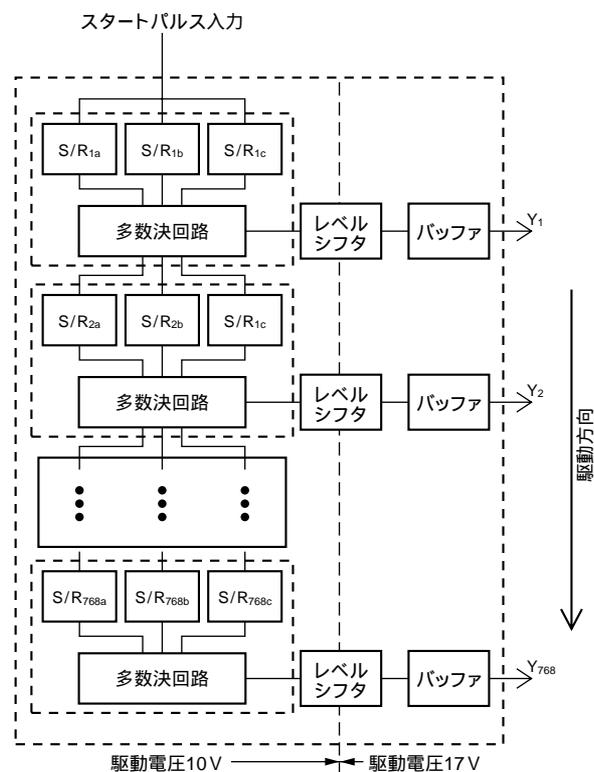


図4 走査線駆動回路の構成 冗長型S/Rとレベルシフトを内蔵して、歩留りと信頼性を向上させている。
Circuit diagram of scan-line driver

不良信号を選択、排除するため、S/R不良に対する冗長性が大きく向上している。

前述のように、1Vから9Vまで変化する映像信号を画素に書き込むために、走査線の駆動パルスは17V振幅の動作が必要である。これに対して今回の回路設計では、レベルシフトを各走査線ごとに配置して、バッファ回路以降を17Vで動作させる構成とした。これにより、10V動作のS/R出力から振幅17Vの駆動パルスを得ている。また、17V動作の回路はデュアルゲートのTFTで構成し、高電圧下での回路動作に耐えられるよう考慮した。これらの施策により、良好な表示性能と回路の信頼性とを両立させている。

2.3 画素構造

画素の断面模式図を図5に示す。nチャンネル画素TFTと画素電極、そして補助容量素子から構成される。

今回、補助容量素子としてMOS型の素子を採用した。MOS型の容量素子は、p-Si TFTと同じ断面構造を持ち、

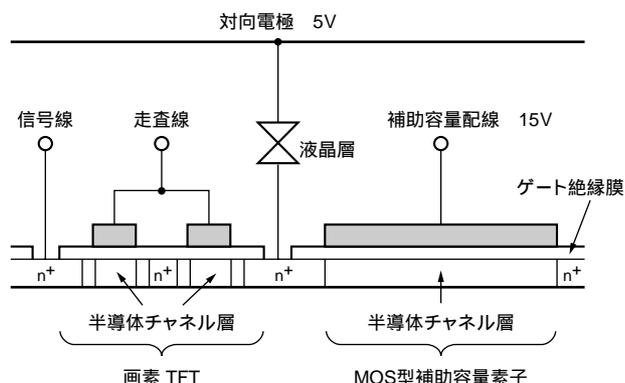


図5 画素断面構造 MOS型補助容量素子を採用して、開口率を向上させている。
Schematic cross section of pixel

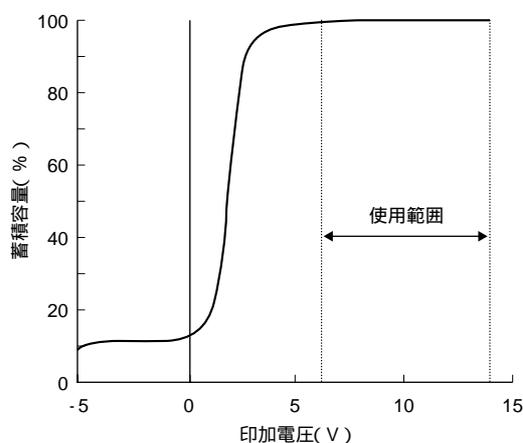


図6 MOS型容量素子のC-V特性 MOS型素子のチャンネル層に電界を印加することで、容量一定の領域で使用している。
C-V characteristics of MOS-Cs

同じ製造工程で作られる。動作時には、トランジスタのチャネルにあたる部分にしきい値を超える電圧を印加し、常に反転層ができる状態で使用する。代表的なMOS型容量素子の蓄積容量・印加(C・V)特性を図6に示す。

このようにMOS型の容量素子を用いることで、特別の工程を追加せずに、トランジスタのゲート絶縁膜を電極間の絶縁膜として使用できるため、容量素子の面積が低減して開口率を向上できた。

3 あとがき

低温p-Si TFT技術を用いて、10.4型では世界で初めて、XGA表示が可能なTFT-LCDの商品化に成功した。

信号線駆動回路に4分割並列駆動と正負分離方式を採用することで、動作マージン拡大による表示品位向上と低消費電力化を実現した。走査線駆動回路に、多数決回路による冗長S/Rとレベルシフトを組み込み、歩留りと信頼性を大きく改善した。また、画素にはMOS型の補助容量素子を採用することで、製造工程を簡略化し開口率を向上させた。

仕様を表1に、得られた表示画像を図7に示す。

今回、当社が開発した低温p-Si TFT-LCDによって、B5サイズノートPCに代表されるモバイルアプリケーションのディスプレイに、高解像度表示という新たな表現能力を与えることができた。当社は、これらの回路技術を広く展開するこ

表1 10.4型XGA TFT-LCDの仕様
Specifications of 10.4-inch, XGA, p-Si TFT-LCD

項目	仕様
画素数	1,024 x 768画素
表示領域	157.8 mm x 210.4 mm
画素ピッチ	205.5 μm x 205.5 μm
画素密度	123.6 ppi
入力信号線数	96
Xドライバ駆動周波数	2 MHz
Yドライバ駆動周波数	48 kHz
駆動電圧	10 V (17 V : Yドライバ回路レベルシフト, バッファ)
階調数	6 ビット
コントラスト比	> 250 : 1



図7 10.4型XGA TFT-LCDの表示画像 p-Si駆動回路をガラス上に作り込むことで、10.4型で78万画素のXGA表示を実現し、123ppiの高精細表示を可能としている。
10.4-inch, XGA, p-Si TFT-LCD

とにより、更に高精細表示が可能なLCDの実現を目指す。これにより、低温p-Si TFT-LCDが、今後の新たなコンセプト、新たなモバイルアプリケーションを生み出す牽引(けんいん)力となっていくであろう。

文献

- (1) Suzuki, K., et al. "Low-temperature poly-silicon TFT technology and its application to 12.1-inch XGA" AM-LCD '98 DIGEST The Japan Society of Applied Physics. Tokyo, Japan, 1998-07, The Japan Society of Applied Physics, 1998, p.5 - 8.
- (2) Ibaraki, N., et al. "Low-Temperature Poly-Si TFT technology". SID '99 DIGEST. Jay Morreale. San Jose, CA, 1999-05, Society for Information Display. San Jose, CA, Society for Information Display, 1999, p.172 - 175.
- (3) Kawamura, S., et al. "Back-Channal Effects on the Threshold Voltage of Low-Temperature Poly-Si TFTs with SiNx/SiO₂ Dual Under Layer". SID '99 DIGEST. Jay Morreale. San Jose, CA, 1999-05, Society for Information Display. San Jose, CA, Society for Information Display, 1999, p.456 - 459.
- (4) Aoki, Y., et al. "A 10.4-in. XGA Low-Temperature Poly-Si TFT-LCD for Mobile PC Applications". SID '99 DIGEST. Jay Morreale. San Jose, CA, 1999-05, Society for Information Display. San Jose, CA, Society for Information Display. 1999, p.176 - 179.



青木 良朗 AOKI Yoshio
ディスプレイ・部品材料社 液晶開発センター 設計技術開発担当主務。p-Si TFT-LCDの設計・開発に従事。SID会員。
LCD Research & Development Center