

SoC/IP時代に向けての基盤構造作り

Basic Structure Development toward SoC and IP Era

森 祥次郎
MORI Shojiro

吉森 崇
YOSHIMORI Takashi

半導体技術の微細化の進展とともに、システムが1チップ上に載る(SoC : System on a Chip)時代を迎えた。設計の複雑度が増大し、設計生産性が追いつかなくなってきた。このために、設計部品としてIP (Intellectual Property) の導入が不可欠となる。このような開発の状況の変化に伴い、IPがIC部品のように組み込める仮想ソケット技術の開発、IPが部品のように取り引きできるしくみの開発が必要となった。これらを実現するための国際標準化活動の一つであるVSIアライアンスとVCXでの活動状況と当社の取組みについて述べる。また、IP化の実例として、MPEG-4を取り上げる。

There has been constant progress in silicon miniaturization technology for more than 20 years. In recent years, it has become possible to implement a whole system on a single silicon chip through system on a chip (SoC) technology. However, the complexity of design makes it more difficult to develop a chip in a certain amount of time, while the time-to-market requirement necessitates shorter development time.

The reuse of design blocks, which are referred to as intellectual property (IP), is regarded as a solution to this problem. There are two major activities related to this problem in the world: the development of a virtual socket interface, and the development of a virtual component exchange mechanism.

In this report, the targets, structures, and progress of these activities are described, including Toshiba's activities in this field. The IP of MPEG-4 (Moving Picture Experts Group 4) technology is presented as an example.

1 まえがき

半導体の微細化技術は最小のゲート長で特徴付けられる(図1)。3年で0.67倍のトレンドは鈍化の傾向が見られるとはいへ、20年以上も続いており、2010年に向けてとだえるけはいはない。これに対応して、1チップ上に集積される回路規模の複雑度は年率58%で増大する。このようなスピードで集積度が増大すると設計生産性が追いつかなくなる。実際、これまでに設計自動化ツールの開発と設計レベルの抽象度の向上により、図1のように年率21%で設計生産性が向上してきたが、設計複雑度の伸びには追いつかず、生産性のギャップは広がるばかりである。すなわち、デバイスの集積能力に開発が対応できないという事態が生ずるわけである。

この問題を解決するためには、設計活動の成果である設計データをモジュール化し、再利用可能にしていくことが必要である。さらには、他人でも利用可能なように、資産として流通できるようにしていかなければならない。このような再利用可能な技術資産はRe-Usable IPと呼ばれ、現在論理LSIの分野でもっとも注目されている分野である。

当社はこの課題に早期の段階から取り組み活動してきた。特に、1996年に設立されたVSI(Virtual Socket Interface)アライアンスではステアリングメンバーの一員となり、中

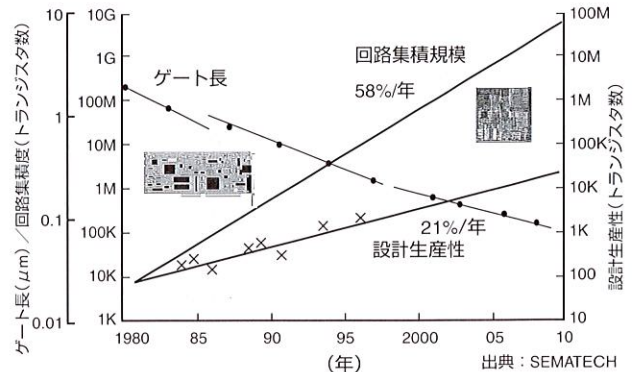


図1. 設計複雑度と設計生産性のギャップ 半導体デバイスの集積規模の能力増大に、設計生産性向上が追いつかない。

Estimated gap between semiconductor device capability and design productivity

心的な役割を演じた。

また、98年に設立されたVCX(Virtual Component eXchange)でも、ステアリングメンバーとなり活動を推進している。

ここでは、SoC/IP時代に向けて必要な基盤構造と当社の取組みを、技術的側面、ビジネス側面、具体例を中心に述べる。

2 技術面のインフラストラクチャ

IPの集合体の様相を呈するSoCが一般的になることを予測して、SoC開発の技術インフラを整備することが重要であることは言うまでもない。当社は必要技術インフラとして、次のような要素技術整備が新たに必要になると考えている。

- (1) IPベースのシステムLSI開発メソドロジ
- (2) 再利用可能なIPの開発・整備技術
- (3) IPデータの標準化

(1)はEDA(Electronic Design Automation)による自動検証、設計環境である。IPの集合体であるSoCを対象にした場合、現在の論理LSI開発用のメソドロジを超える次世代メソドロジを整備しなければならない。半導体設計のEDAは、技術的に確立した部分についてはEDAベンダーのオープンツールを活用することが一般的になってきている。しかし、SoCに対応するために新たな分野が登場しており、なおかつ開発フローの複雑化により、複数の汎(はん)用ツールと新規部分に対応するための要素技術をいかにインテグレーションするかがきわめて重要なポイントである。

当社では、以下のような新規技術要素がSoC時代に重要になると考えており、整備を進めている。

- (a) 仕様そのもの(アーキテクチャ)の妥当性を確認できるシステムレベルの検証環境
- (b) ハードウェアとソフトウェアの同時設計・検証環境
- (c) IPデータベースの構築と自動設計環境への組み込み

論理LSIをターゲットとしたEDA技術はASIC(用途特定IC)技術の発展とともに進化してきたが、SoC時代を迎えて従来の進化とは別次元の改善が必要になっている。半導体微細化の進行により複雑化するデバイスサイドに近い設計部分の支援ツールと合わせて、上述のようなSoCに対応できるシステムレベルの検証への拡張を同時に整備しなければならない。

(2)はSoCの基本構成要素となる再利用可能なIPの生成・利用環境メソドロジである。再利用可能なIPは大規模化するSoCの設計危機に対抗する重要なキーワードであるが、現在は技術的に次のような問題がある。

- (a) 再利用、再レイアウト時のタイミング問題発生
- (b) IP単独のテストデータをSoCで再利用する場合の問題
- (c) IPをSoCに組み込む際の仕様変更の手間
- (d) IPデータの管理された保存・活用手段

以上のような問題に対応するために当社では自社開発による専用ツールの整備に着手した。具体的には次のような機能をもつEDAソフトウェアの開発を進めている。

- (a) IPの上位データからタイミング仕様も含めて機能・性能自動復元ができる環境とツール
- (b) IPに付随する検証用テストプログラムの再利用性を

向上させるツール

(c) 変更・検証履歴も含めた完全なIPデータベースの構築

(3)については以前にも本書で紹介したVSIアライアンスの活動¹⁾に参加することで、この目的を達成する計画である。VSIアライアンスはIPの世界的再利用を図るためにインタフェースとなるIP設計データの定義とそのフォーマットを標準化することを目的に設立されたアライアンスである。96年9月に設立されてほぼ3年が経過したが、このアライアンスに賛同・期待する企業は多く、当社を含めて200社以上がこれに参加している。当初は全体で一つの概略仕様が作成されただけであったが、その後の各専門分野での委員会(DWG: Development Working Group)での検討が進み、現在10種類を超えるドキュメントが利用可能(もしくはレビュー中)^{(2),(3),(4)}である。

VSIアライアンスの活動内容は、IP交換時の設計データの定義とその使用可能フォーマットを世界レベルで標準化することである。したがって、どうしても内容が広くならざるを得ないため、当社ではVSIアライアンスを基本としてその内容をさらに当社の実状に合わせて絞り込み、同時にIPのより具体的な設計ガイドラインを加えたものを独自に準備することによりIP整備の技術規範としている。

図2に当社のSoC/IP時代に向けた技術インフラの整備に関する考えかたを示す。

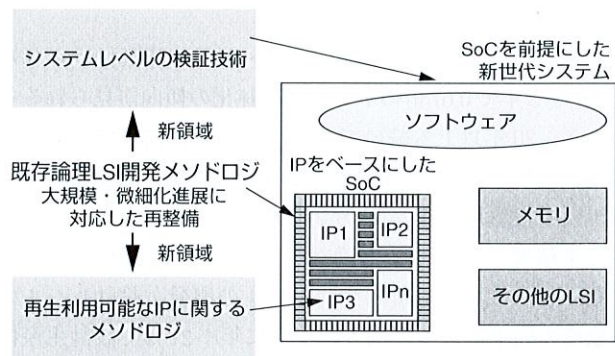


図2. SoC/IP関連技術インフラの整備 SoC時代を迎えて、従来の既存論理LSI開発メソドロジではカバーされていない分野の技術インフラを構築する必要がある。

Methodology infrastructure capable of handling IP-based SoC development

3 ビジネス面のインフラストラクチャ

3.1 VCXの考えかた

スコットランドのリビングストーン市に、LSIの設計開発拠点を作ろうという動きが97年に始まり、きたるSoC/IPの時代に中心的な役割を演じることをねらって、設計センター、VCX、SLI(System Level Integration) Institute(教育

機関)の三つを設けることになった(図3)。

VCXの目的はオープンで国際的なIPの取引市場を開こうとするものである。そのために、世界の関連する企業をステアリング会社として招待し、地域依存性をなくそうと務めている。VCXの組織構成を図4に示す。

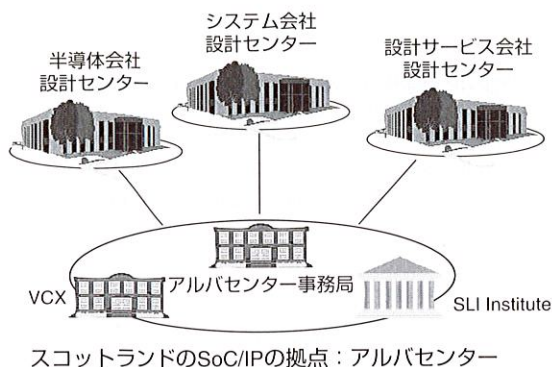


図3. スコットランドのSoC関連拠点構築計画 スコットランド政府は、SoC開発にフォーカスした拠点整備計画(Alba-Project)を推進している。

Project Alba promoted by Scottish government

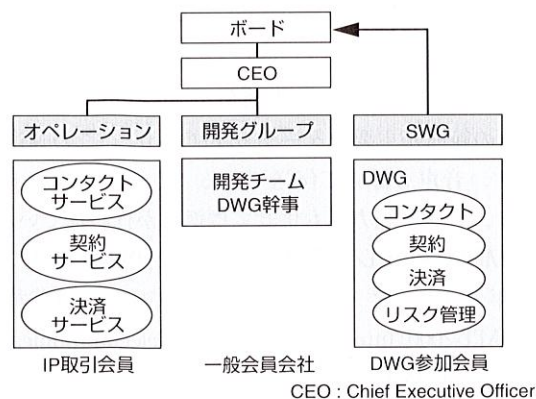


図4. VCXの組織構成 IP交換のための個別検討項目が専用のDWGにて検討される。

Overview of Virtual Component Exchange (VCX) organization

3.2 VCXの構成

VCXを支えるのは一般会員会社である。本来、その会社の中から、VCXの方向を定めるSWG(Steering Working Group)が選出される。SWGの役割はVCXの活動の方向性を提示し、VCXを企業で使えるものにしていくことである。また、IPの取引方法の実際を決めるのはDWGと呼ばれるグループである。DWGは専門分野別に別れて、具体的な方法を決めてSWGに提案するのが仕事である。DWGも一般会員の中から選ばれる。現在のDWGのテーマとしては、コンタクト、契約、決済、リスク管理が選択されている。

3.3 DWGの概要

3.3.1 **コンタクトDWG** IPユーザーとIPプロバイダーが最初に出会う場所を提供し、うまく話が進めば、次の契約フェーズにつながるようにするのがこの役割である。具体的なソリューションとして、Web上の情報バンクを作成し、IPの会社の紹介とIPそのものの記述を載せる。IPユーザーからの期待が大きいIPの内容評価とその報告サービス(レーティング)も検討している。

3.3.2 **契約(Contract)DWG** IP取引時間の半分がこの契約フェーズで現状は消費されている。ここを効率化するために、いくつかの対策を検討している。段階的に厳しくなるNDAの契約、標準的な契約条件項目、交渉ごとに異なる契約条件項目、契約のガイドラインなどの導入である。VCXメンバー間のIP取引の時には、これらのツールを使って迅速に契約を進める。

3.3.3 **決済DWG** 決済(Clearing)の古典的な意味は銀行でのお金のやり取りのサポートをすることである。しかし、音楽業界の著作権ライセンスのように、楽曲が演奏されるたびに課金するというのもClearingという。IP取引ではこの二つの機能が必要である。VCXでこれを取り上げる理由は、今後IPの取引が指数関数的に増大していくと考えており、現状の個別案件的やりかたではうまくいかないからである。

3.3.4 **リスク管理DWG** IPの取引上で発生するリスクを取り扱う方法を議論して、IP取引を拡大するのが目的である。リスクの例としては、次のようなものがある。

- (1) IPが動作しない。
- (2) IPは動くけれど、法律上の制約があって使えない。
- (3) IPを渡したが、お金を払ってもらえない。
- (4) お金は払ったがサポートしてくれない。

このDWGでは、これらの下に潜む原因を項目化し、優先順位をつけて定型的なソリューションを見つける。

3.4 VCXの活動状況

99年度から、具体的な活動が始まった。現在の会員会社数は99年3月で約20社である。これを99年度中に100社に伸ばす計画である。さらに、IPの取引を実現するためのツール/環境の開発が始まる。VCXは会員会社に対して、コンタクトサービス、契約サービスを有料で行うことになる。

3.5 当社の取組み

3.5.1 **社内IP取引所IPTC** 当社内でも、IP流通の重要性を認識し、いくつかの具体的な施策を行なった。具体的には、社内IP取引所IPTC(Toshiba IP Trade Center)の開設である(図5)。IP流通の阻害要因の主なものは次のとおりである。

- (1) 本業中心で、他部署のためにIP化する動機がない。
- (2) 各部署での設計スタイルが異なる。
- (3) IP化する技術が確立されていない。

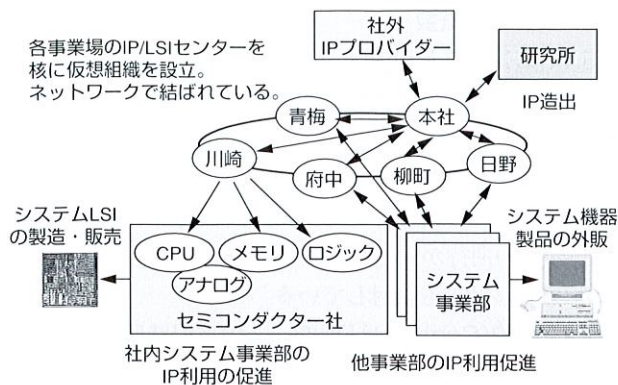


図5. 当社内IP流通体制 本社を中心に各事業場のIP情報を共有するセンター(IPTC)を開設しており、さらにセミコンダクター社と連携することにより全体のIP情報を共有することができる。
Structure of Toshiba's IP sharing system

このために、次のシステムを開発した。

- (1) IPTCと命名して、情報流通をスタートさせた。その中で、IPの“売ります／買います”リストを作成した。
- (2) 契約ベースでIPの取引を行い、権利関係、責任関係を明確化した。
- (3) 社内といえども、有償取引とし、本業ほどには稼げないが、副業にできるようにした。

上記のIPTCは、98年上期からスタートし、98年度には8件の取引が発生した。取引が発生するたびに、二重投資が避けられていることになり、大きな効果が得られる。98年度は実績として、300Kゲート、約3億円の効果があったと見なせる。

3.5.2 半導体事業用IPイントラネット(TIN) 世界にLSIの設計センターをもつセミコンダクター社においては、IPの共通利用は設計効率の向上に直接寄与する。これまで各センターで、どのような設計資産をもっているかが判らず二重投資がたびたび行われていた。そこで、VSI活動とも絡んで、IPの詳細なデータベースが作成され、イントラネットのWeb上にオープンにされた。現在登録されたIPは70件程度だが、着実な成果を上げ始めている。

IPTCとTINとの関係を図6に示す。

4 MPEG-4のIP化への取組み

4.1 MPEG-4の概要

ISO(International Organization for Standardization)では、放送・蓄積で広く実用化されているMPEG-2(MPEG:Moving Picture Experts Group)に引き続き、動画、音声、オーディオを包含した汎用符号化方式MPEG-4の国際標準化を進めており、その第一バージョンが完成した。この標準は、MPEG-2と比較して低レートの符号化速度を対象にしているため、インターネットや固体蓄積、移動体通信などで幅

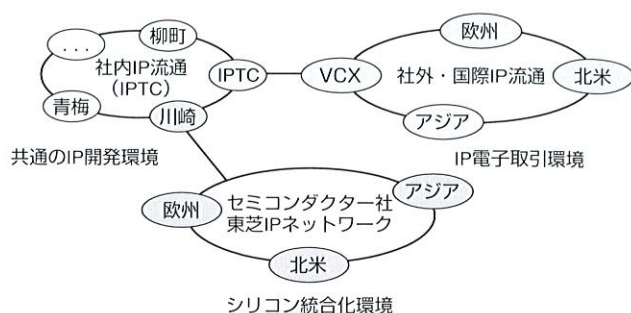


図6. 当社内IP流通体制の構造 当社のIP流通体制はセミコンダクター社内部と当社全体の体制の階層構造になっており、専用システムで情報の共有がオンラインで可能な体制となっている。
Relationship between Toshiba IP Trade Center(IPTC) and Toshiba IP network(TIN) operated by Semiconductor Company

広い応用が期待されている。

MPEG-4の核となる動画符号化方式は、通信の国際標準ITU-T(International Telecommunication Union-Telecommunication Standardization Sector) H.263で採用されたハイブリッド符号化技術をベースに、移動体通信などにおけるデータ伝送時に混入されるエラーに対する耐性を高め、対象物体ごとに個別に符号化でき、コンピュータなどの画像合成にも適したオブジェクト符号化などの最新の動画符号化技術を採用するなど、インターネット・移動体通信時代に適した符号化として標準化された。MPEG-4の符号化速度はインターネット、移動体通信で伝送可能な32kbps-384kbpsの範囲が主要なターゲットであり、この速度でオーディオ、音声も併せて伝送できるように、低レートのオーディオ、音声圧縮方式も併せて標準化が行われている。

4.2 MPEG-4 テレビ電話・ビューワを構成するIP

2001年よりサービス開始が計画されている次世代移動体通信網IMT-2000(International Mobile Telecommunications-2000)では、移動体で最大384kbpsまでのデータ通信が可能になる。移動体通信やインターネットを指向したMPEG-4は、IMT-2000の高速データ通信を生かした携帯テレビ電話や携帯ビューワ端末に適した符号化方式であり、当社はIMT-2000に向けたMPEG-4 テレビ電話・ビューワを実現するために必要なIP群の開発・整備を行なっている。表1に示すように、テレビ電話に必要な機能を実現する手段としては、複数の選択肢がある。それらはIPという形で供給される。MPEG-4 テレビ電話・ビューワ端末で用いられる可能性のあるIPは、動画コーデックとしてMPEG-4 Visual Standard, H.263, 音声コーデックとしてAMR(Adaptive Multi Rate), 多重分離方式としてITU-T H.223(Annex A/B/C/D), 通信制御としてITU-T H.245 Ver.2, オーディオデコーダとしてTwinVQ(Transform domain waited interleave Vector Quantization), AAC(Advanced Audio Coding)などがあり、これらのIPは、すべてC言語による

表1. テレビ電話ビューフに必要な機能とそれに対応する複数のIP技術

Required functions of mobile phone with video function and IP

	標準名称	参照ソフトウェア	IP整備状況(○開発済/中 △検討中 -計画なし)			
			汎用PC	汎用RISC	専用プロセッサ	DSP
動画	MPEG-4 (Simple) H.263 など	C言語	○	○	○	△
音声	AMR など	C言語	○	△	○	○
オーディオデコーダ	AAC TwinVQ など	C言語	○	○	○	○
多重・分離	H.223(A/B) TS など	C言語	○	○	○	○
制御	H.245	C言語	○	○	-	-

参照ソフトウェアで検証された後、汎用パソコン(PC)、汎用RISC(縮小命令セットコンピュータ)、専用RISC、DSP(Digital Signal Processor)などの多様なアプローチで整備している。

4.3 IP化のメリット

広範囲の応用分野を対象とするMPEG-4の実現は、表1でも明らかのように、PCであったり、携帯情報端末であったり、さらには携帯テレビ電話であったり、実に多様である。このような応用を個別の開発で対応していると開発リソースがむだになるだけでなく、各種製品間のデータ互換を保つことが困難となる。当社は、このようなMPEG-4関連IP群をデータベース化し一元管理することにより、このような課題を克服する努力を行なっている。例えば、MPEG-4 動画コーデックは、ISO標準機関で準備された標準ソフトウェア(PC上で動作)とのデータ互換性を確認したうえで、全社標準ソフトウェアとして登録され、社内開発各部門で技術・製品開発に活用される。PC部門では高速化などの最適化を図り製品化を行う。携帯テレビ電話・ビューフ開発では、MPEG-4を効率的に実現する低消費電力コーデックLSIを標準ソフトウェアをベースに開発、同ソフトウェアによりテストデータを作成し、LSI検証に用いる。

これにより、当社製品間だけでなく国際標準としてのデータ互換を確保することが可能になる。

4.4 MPEG-4 テレビ電話・ビューフ実現例

MPEG-4IPを用いて4.2で述べたMPEG-4テレビ電話を開発した(図7)。この試作はシステム全体を制御するRISCプロセッサ(TX39)、音声処理用DSP(TC80081)、MPEG-4 動画コーデックLSI(専用プロセッサ)、雑回路を収容する(FPGA: Field Programmable Gate Array)ほかで構成され、各IPは、通信制御(H.245)は汎用RISC、音声はDSP、動画は

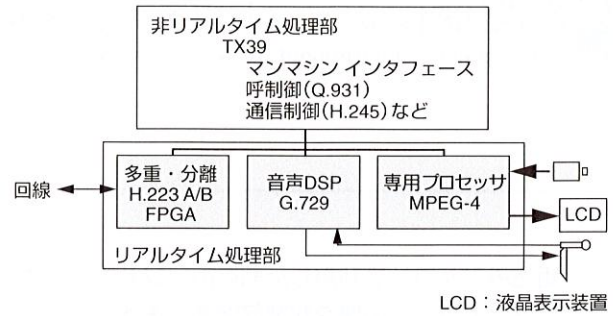


図7. MPEG-4 テレビ電話の開発例 MPEG-4技術をベースとしたテレビ電話の試作例で、多数のIPをベースにシステムが構築されている。

Example of development of prototype mobile phone with video function based on MPEG-4 technology

汎用プロセッサといった形で搭載されている。このようにして実現したMPEG-4テレビ電話はPHSでの通話実験により無線エラー環境に置いても良好な動画通信が実現できることを確認した。

5 あとがき

SoC/IP時代に向けて必要な基盤構造と当社の取組みについて、具体例を含め述べた。当社は、IPの整備およびIPを円滑に流通させるためのインフラ整備、IPを利用したLSI開発の効率化に、積極的に取り組んでいく。

文献

- (1) 吉森 崇, 他. システムLSI時代のIP開発.. 東芝レビュー. 53, 11, 1998. p.2-7
- (2) VSI Architecture Document. VSI Alliance. 3/1997.
- (3) VSI Alliance Deliverable Document Ver 1.9.2. VSI Alliance. Rev. 10/1998.
- (4) VSI Overview Document ver 1.9.2. VSI Alliance. 10/1998.



森 祥次郎 MORI Shojiro, Ph.D.

コーポレート事業開発センター 戦略IPプロジェクトグループ長、理博。再利用可能なIPに関するインフラ整備と戦略IP開発に従事。IEEE会員。
Corporate Development Center



吉森 崇 YOSHIMORI Takashi

コーポレート事業開発センター 戦略IPプロジェクト参事。再利用可能なIPに関するインフラ整備と戦略IP開発に従事。
Corporate Development Center