

産業用ネットワークコンピュータ HEXABINE™ のコア, システム LSI

System LSI and Core of HEXABINE™ Industrial Network Computer

加藤 義幸
KATO Yoshiyuki

河原 暢郎
KAWAHARA Nobuo

山崎 進
YAMAZAKI Susumu

近年のネットワーク機器における市場拡大と複雑化のなか、通信機能をもったLSIの搭載が競争力のある製品を供給するための必須(す)条件となっている。このニーズにこたえるため、32ビットRISCをメインコントローラにして、3種類の通信コントローラ(Ethernet^(注1), LonTalk^(注2), CHI (Concentration Highway Interface))をワンチップ化したシステムLSIであるTMPR3915F™を開発した。

情報系LAN/WANとの接続や機器制御だけでなく、制御系LANも含めた制御や、通信ポート間でのルーティングまでをこのLSIで処理することができる。

The market for network devices has been expanding and diversifying in recent years. An LSI with communication capability has therefore become necessary in order to supply competitive products.

In response to this situation, we have developed the TMPR3915F™ system LSI incorporating a 32-bit RISC processor and three communication controllers. These are Ethernet, LonTalk, and CHI (concentration highway interface) controllers. The TMPR3915F™ can not only connect with an information LAN/WAN, but can also control machines including operating a LAN and managing routing between these communication ports.

1 まえがき

パソコンの爆発的な普及に伴いインターネットに代表される情報系ネットワークが拡大している。また制御系においてもネットワーク化が進んでいる。そして産業用ネットワークコンピュータHEXABINE™が適用される情報系ネットワークと制御系ネットワークを融合させた新しい市場も創造されつつあり、ネットワーク機器市場は拡大している。

このような市場ニーズにこたえるため、当社は、システムLSI, TMPR3915F™を開発した。このLSIはRISC(縮小命令セットコンピュータ)コアと3種類の通信コントローラをワンチップ化し、各種通信機器に幅広く使用できることを考えたLSIである。ここでは、このLSIの概要、各通信コントローラの特長について述べる。

2 TMPR3915F™の概要

2.1 RISCコアの採用

内蔵するCPUとしては、回路面積と性能のバランスを考えて、32ビットRISCであるTX39/Hコアを採用した。図1にTXシリーズのロードマップを示す。このコアはMIPS Technologies, Inc.のR3000A^(注3)アーキテクチャをベースに

(注1) Ethernetは、富士ゼロックス(株)の商標。

(注2) LonTalkは、米国Echelon Corp.の登録商標。

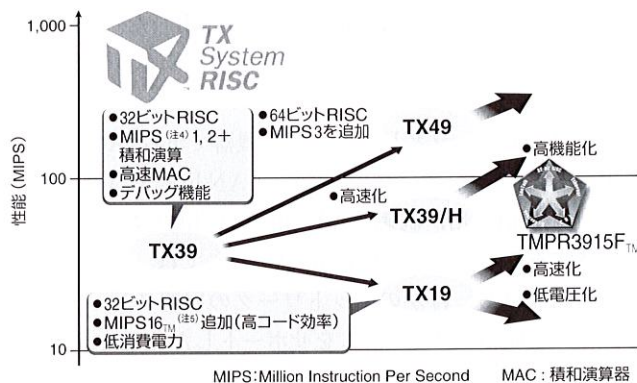


図1. RISCプロセッサTXシリーズのロードマップ 4種類のシリーズがラインナップされている。内蔵するCPUとしてTX39/Hプロセッサコアを採用した。

Road map of TX series RISC processors

当社が開発したRISC型CPUコアである。このRISCコアで、内蔵した通信コントローラの制御やルーティング制御を行う。

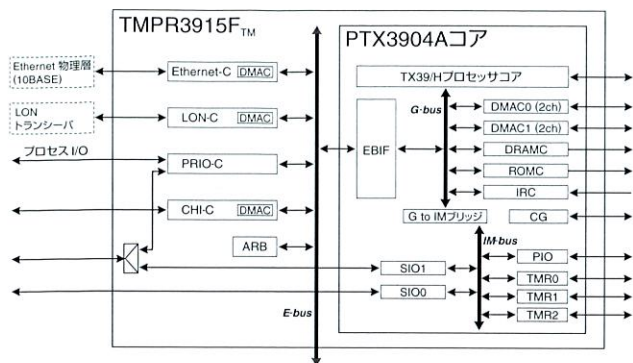
2.2 LSIへの機能の盛り込み

システムLSIとして使いやすいものとするため、CPUのほかに、周辺回路のLSIへの取込みと、内蔵するべき通信コントローラを選定する必要がある。

図2にTMPR3915F™の構成を示す。TX39/Hコアのほか

(注3), (注5) R3000AおよびMIPS16は、MIPS Technologies, Inc.の商標。

(注4) MIPSは、MIPS Technologies, Inc.の登録商標。



- Ethernet-C : Ethernetコントローラ
- LON-C : LONコントローラ
- PRIO-C : プロセッサI/Oコントローラ
- CHI-C : CHIコントローラ
- ARB : E-bus アービタ
- E-bus : CPUバス
- DMAC : DMAコントローラ
- DRAMC : DRAMコントローラ
- ROMC : ROM/SRAM/FLASHコントローラ
- IRC : 割り込みコントローラ
- CG : クロックジェネレータ
- G to IMブリッジ : バスブリッジ
- SIO : シリアルI/O
- PIO : パラレルI/O
- TMR : タイマ/カウンタ
- EBIF : E-busインタフェース
- G-bus : 内部バス
- IM-bus : 低速内部バス

図2. TMPR3915F™の構成

TX39/Hプロセッサコア、通信コントローラ、周辺回路をワンチップに内蔵した。

Configuration of TMPR3915F™

にメモリコントローラ、DMA(Direct Memory Access)コントローラ、シリアルI/O(入出力)、タイマといった周辺回路を内蔵しているPTX3904Aコアを採用した。LSI外部にメモリなどを接続することで容易にシステムが構築できる。

通信コントローラとしては、通信機器で汎(はん)用的に使用されることを考えて、情報系LAN用とWAN(Wide Area Network)用、制御系LAN用の3種類のコントローラを内蔵することにした。情報系LANとしては、コントローラの回路面積と、ほかのネットワークの回線スピードとを考慮して、Ethernet(10BASE)をサポートした(Ethernetコントローラ)。情報系WANとしてはCHIをサポートし、外部にICを接続することで、容易にISDNなどへ接続ができるようにした(CHIコントローラ)。制御系LANとしては、米国Echelon Corp.が開発し、現在普及しているLonTalkをサポートした(LON^(注6)コントローラ)。

また、機器を制御しやすくすることを目的としてタイマ、デジタルI/O、赤外線インタフェースなどを内蔵した(プロセッサI/Oコントローラ)。

2.3 LSIパッケージコストの低減

一般的にピン数の多いLSIパッケージほど高価となる。TMPR3915F™の開発では、ネットワークや制御機器に接続するためのI/Oピンを確保しながら、よりピン数の少ないLSIパッケージに必要な機能を盛り込むことが課題であった。

これを解決するため、適用されるシステムを想定した4

(注6) LONは、米国Echelon Corp.の登録商標。

種類の動作モードをもたせ、動作モードに応じて、I/Oピンを切り換えて使用する方式を採用した。システム適用上、問題ない範囲で同時に使用できる機能を制限することで、必要なピン数を抑えた。

この方法により、通信機能をもたない同クラスのマイクロプロセッサで使用されている208ピンのLSIパッケージを採用することができた(当社比)。表1に動作モードごとの機能を示す。動作モードの切り換えは、2本の入力ピンで行う。

表1. TMPR3915F™の動作モード
Function modes of TMPR3915F™

動作モード	入力端子設定		意味	内容
モード0 TMPR3904AF 互換モード	LOW	LOW	TX39	TMPR3904AFと同じ動作 (LSIテスト用)
モード1 ルータモード	LOW	HIGH	LON, Ethernet, CHI TX39	Ethernet, LON, CHIが 使用可能 (ルータなどのシステム用)
モード2 Ethernetモード	HIGH	LOW	Ethernet, プロセッサI/O TX39	Ethernet, プロセッサI/Oが 使用可能 (Ethernet付き機器の制御用)
モード3 LONモード	HIGH	HIGH	LON, プロセッサI/O TX39	LON, プロセッサI/Oが使用可能 (LONからの機器制御用)

2.4 通信処理の高速化

CPUの負荷を抑えながら高速に通信できるようにするため、DMAで送受信を行う方法を採用した。すなわち、各通信コントローラに独立した2チャンネルのDMAコントローラを内蔵させ、CPUの介在なしで、各通信回線とメモリとの間で通信データの転送を行えるようにした。

これにより、CPUを通信パケットのルーティングなどのシステム処理に専念させ、高いスループットが得られるようにした。

2.5 主要仕様

主要仕様を表2に示す。実装が容易な208ピンQFP

表2. TMPR3915F™の主要仕様

General specifications of TMPR3915F™

項目	内容
動作周波数	TX39/Hコア: 最高54 MHz [暫定] (E-bus周波数はTX39/Hコアの1/2)
電源電圧	3.3 V ±0.3 V (内部および一般I/O用) 5 V ±5% (LONトランシーバ駆動用)
消費電力	800 mW (40 MHz時) [暫定]
動作温度	60℃無風(40 MHz時) [暫定]
パッケージ	208ピン、熱拡散プレート付きプラスチックQFP ピンピッチ0.5 mm
I/O信号数	168本(一般的に3.3 V駆動で5 V入力耐性あり(一部5V耐性なき入力あり)、LONトランシーバ駆動用は5 V駆動)
電源ピン数	20本(3.3 V用16本, 5 V用4本)
グランドピン数	20本

(Quad Flat Package) を採用した。

3 通信・制御コントローラの概要

3.1 Ethernet コントローラ

IEEE802.3 規格に準拠した MAC(Media Access Control) 層コントローラで、10BASE(10Mbps) をサポートする。物理層は外付け IC を使用する。特長は以下のとおりである。図 3 に外部との接続例を示す。

- (1) 全2重/半2重の送受信
- (2) 送信アドレスを無視しての全パケットの受信が可能
- (3) ハートビートテストをサポート
- (4) Ethernet インタフェースを評価する機能を内蔵(異常パケットの送信機能, 送信状態の生成機能)
- (5) 受信 FIFO(First In First Out) (32ビット/16段) 送信 FIFO(32ビット/32段)
- (6) ディスクプリタ方式の DMA (2チャンネル) 内蔵
- (7) 低消費電力モードをサポート
- (8) ハッシュテーブルを内蔵(個別/グループアドレス)

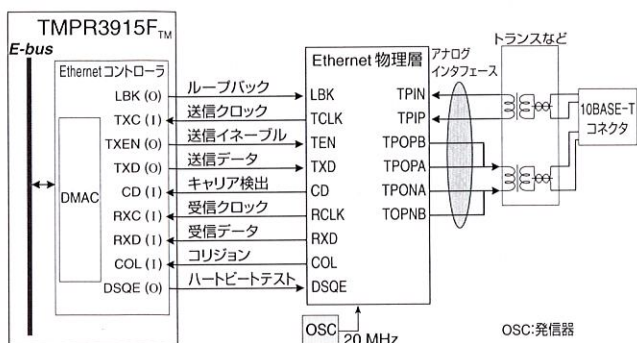


図 3. Ethernet コントローラと物理層との接続例
コントローラでは MAC 層をサポートし、物理層は外付けの IC を使用する。
Example of connecting Ethernet controller with physical layer

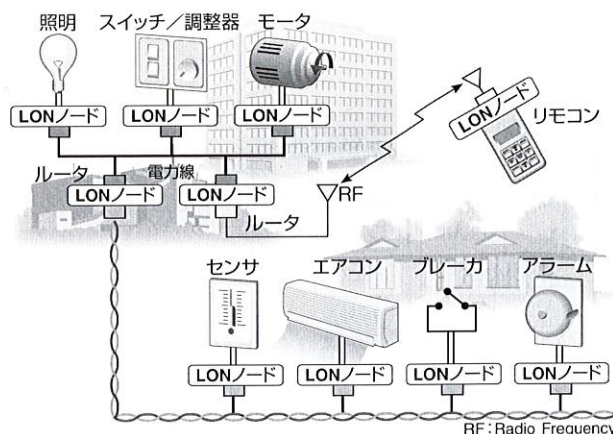
3.2 LON コントローラ

LON(Local Operating Network) は、米国 Echelon Corp. によって開発されたインテリジェント分散ネットワークシステム技術であり、各種センサと各種アクチュエータとの通信を容易に、高い信頼性で、かつ安価に実現する。さらに通信メディアとして、ツイストペアケーブル、電力線など多様なメディアをサポートしている。図 4 に LON を用いた制御ネットワークシステムの例を示す。

LON の通信プロトコルは LonTalk と呼ばれ、7 層で構成されている。LON コントローラでは、このうち第 1 層の一部と第 2 層を実装し、第 3 層から第 7 層は RISC コア上で動くソフトウェアで実現している。なお、このコントローラは Echelon Corp. と共同で開発した。特長は以下のとおりで

ある。図 5 に外部との接続例を示す。

- (1) 通信速度は 300bps ~ 5Mbps
- (2) トランシーバとのインタフェースにシングルエンドモードおよび特別用途モードをサポート
- (3) Echelon Corp. 製のすべてのトランシーバに接続可能
- (4) 受信 FIFO (8ビット/32段) 送信 FIFO (8ビット/32段)
- (5) ディスクプリタ方式の DMA (2チャンネル) 内蔵



■ 電力線トランシーバ □ ツイストペア線トランシーバ □ RFトランシーバ

図 4. LON による制御ネットワークシステム例 ネットワークについての専門知識がなくても、高度なシステムを構築できる。多彩な通信メディアをサポートしている。

Example of control network system using local operating network (LON)

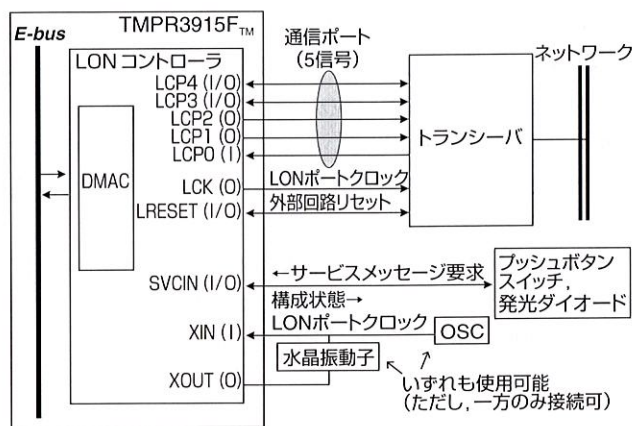


図 5. LON コントローラの外部接続例 Echelon Corp. 製のすべてのトランシーバに接続することができる。

Example of connecting LON controller with external circuits

3.3 CHI コントローラ

このコントローラは、Intel Corp. および AT&T Corp. によって指定されている CHI をサポートしている。これは、多

目的の時分割多重方式(以下、TDM方式と略記)のシリアルインタフェースであり、タイムスロットの数やデータレート、フレームレートをプログラマブルに設定することができる。これにより、さまざまなTDMフォーマットをもった各種通信装置と接続できるのが特長である。ISDNなどの種々のWAN系インタフェースへもCHI経由で接続ができる。

CHIコントローラは、2チャンネルのDMAコントローラを内蔵し、CPUの負荷を抑えて送受信処理を行う。図6は外部との接続例である。

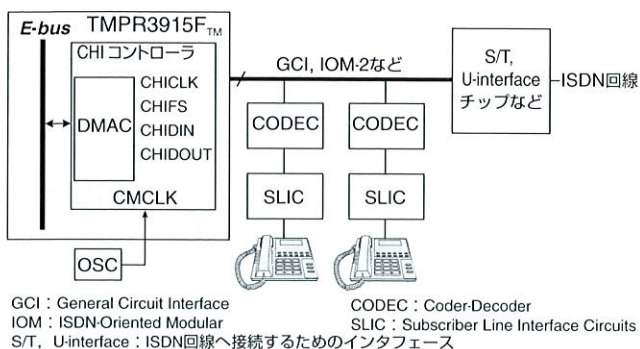


図6. CHIコントローラの外部接続 さまざまなフォーマットのシリアルインタフェースへ接続することができる。

Example of connecting CHI controller with external circuits

3.4 プロセッサI/Oコントローラ

各種機器を制御しやすくすることを目的として、プロセッサI/Oコントローラを内蔵した。このコントローラは、デジタルレベル信号やパルス信号、A/Dコンバータや赤外線復調器と接続するためのインタフェース信号などの6種類の機能をサポートしている。さらに、受信FIFOの段数を増やし高速データ受信に対応したシリアルI/Oも内蔵している。

表3に仕様の一覧を示す。最大31ビットのI/Oピンを使用する。それらのピンは複数の機能で兼用しており、用途によって切り換えができるようになっている。

4 HEXABINE™におけるシステムソフトウェア

組込み用途として業界標準のリアルタイムオペレーティングシステムであるVxWorks^(注7)を採用している。Vx-

(注7) VxWorksは、米国Wind River Systems, Inc.の登録商標。

表3. I/Oの種類と特長
Types and features of I/O functions

I/Oの種類	仕様(最大)	特長
赤外線入力	1チャンネル	赤外線リモコン装置とのインタフェース機能。赤外線受信回路からのビットストリームを取り込む。
シリアルI/O	1チャンネル	受信FIFO(8ビット×64段)を内蔵し、高速な非同期シリアル処理に対応できる。
SPIバス	1チャンネル	シリアル電源やシリアルA/Dコンバータなどの単純なシリアルインタフェースをもった機器と接続できる。
パラレルI/O	12ビット	ビットごとに入力または出力の方向設定ができ、各種制御機器と容易に接続することができる。
16ビットカウンタ	10チャンネル	入力パルスのカウントやパルス生成/出力など、7種類の使いかたができる。
デジタルI/O	31ビット	パラレルI/Oの機能と、入力データの取込みタイミングの指定機能、およびCPUへの割込み機能をもつ。

SPI : Serial Peripheral Interface

Worksの主な特長は、マルチタスク機能、強力な開発環境、ネットワーク機能、ファイルシステム機能である。さらに、ターゲットのシステムに必要な機能だけを選択して実装することができ、システムに固有な機能の追加も容易な構成となっている。

5 あとがき

各種ネットワーク機器へ幅広く適用できる、通信プラットフォーム用LSIを目的としてTMPR3915F™を開発した。ネットワークへの接続だけでなく、各ネットワーク間のルーティングまでを処理することができ、機器制御も容易に行える。

今後は、開発を通じて得られた成果をこれからのシステムLSI開発に生かしていく。



加藤 義幸 KATO Yoshiyuki

デジタルメディア機器社 COS開発センター 開発第三部主務。
システムLSIの開発・設計に従事。情報処理学会会員。
Computer On Silicon Development Center



河原 暢郎 KAWAHARA Nobuo

デジタルメディア機器社 COS開発センター 開発第三部主務。
システムLSIの開発・設計に従事。情報処理学会会員。
Computer On Silicon Development Center



山崎 進 YAMAZAKI Susumu

デジタルメディア機器社 COS開発センター 開発第三部。
システムLSI、通信コントローラの開発・設計に従事。情報処理学会、電子情報通信学会会員。
Computer On Silicon Development Center