

システム オン シリコン時代のマイクロプロセッサ

Microprocessor Technologies in the System-on-Silicon Era

普入 正美
FUNYU Masami

システム オン シリコン時代を迎えてますます多様化, システム化するアプリケーションの要求にこたえるため, 当社では 16ビット CISC プロセッサ TLCS™-900 ファミリーに加え, MIPS®(注1)アーキテクチャの RISC プロセッサ TX System RISC シリーズをラインアップして, 16ビットから 64ビットまでシームレスなマイクロプロセッサコアを提供できるようになった。これらのプロセッサコアは, エンベデッドアレー, セルベース IC などの ASIC の IP として利用可能であり, ミドルウェアやハードウェア IP と組み合わせることでアプリケーションに特化したシステム LSI の開発が可能となる。

Toshiba provides a broad range of reduced instruction set computer (RISC) and complex instruction set computer (CISC) processors. Our RISC and CISC processors are available either as application-specific IC (ASIC)-ready cores or as standard products. Toshiba's ASIC core portfolio includes a gallery of 32- and 64-bit TX families of RISC cores, as well as Toshiba's proprietary TLCS™-900 family of 16-bit CISC processors. Also included among ASIC-ready cores are a variety of hardware and software intellectual property (IP) cores targeted at consumer, computer, and communications applications.

1 まえがき

1971年に日本製の電卓用として産声をあげたマイクロプロセッサは, この四半世紀の間に指数関数的な改良が加えられ, 広く社会に普及して今日に至っている。この間, マイクロプロセッサの集積度は, 「1チップのトランジスタ数は18か月で2倍になる」と1960年代にGordon Moore氏が予測した“Mooreの法則”のとおり増加した。今日の最先端のマイクロプロセッサでは, 性能は数百MIPS (Million Instructions Per Second) に達し, アドレス空間は数Gバイトに及び, すでにその性能はスーパーコンピュータに匹敵する。また, マイクロプロセッサは電子機器のコントローラとして組み込まれ, 電子機器の小型・軽量化, デジタル化を加速している。

ここでは, マイクロプロセッサの性能向上の歩みと, 当社が提唱するコンピュータ オン シリコン (COS) ソリューションおよびその中核となる TX System RISC について述べる。

2 マイクロプロセッサの性能向上の歩み

マイクロプロセッサの性能の指標としては, ビット数と MIPS 値の二つがある。ビット数は, マイクロプロセッサが一度に扱えるデータのビット幅を示し, 主にマイクロプロセッサに内蔵する演算器の回路規模で決まる。4ビットマイクロプロセッサ (一般には4ビットマイコンと呼ぶ) では,

(注1) MIPS は, MIPS Technologies, Inc.の登録商標。

2の4乗, すなわち0から15までの数値を扱う演算器を内蔵する。8ビットマイコンでは, 2の8乗, すなわち0から255までの数値を扱う演算器を内蔵する。マイクロプロセッサのビット数は, 4ビット, 8ビット, 16ビット, 32ビット, 64ビットと2倍ずつ増加しているが, ビット数の増加は, ビット数の2乗でマイクロプロセッサの計算能力を高めている。

MIPS 値は, マイクロプロセッサが1秒間に実行する命令数を示し, 1MIPSのマイクロプロセッサは, 100万命令を1秒間に実行する。MIPS 値は, 被除数を動作周波数 f (MHz) として, 除数を CPI (Cycles Per Instruction: 1命令当たりの実行サイクル数) とする除算で表すことができる。誕生当時のマイクロプロセッサの動作周波数は750kHz, 1命令の実行に8サイクルを要した。今日では, 動作周波数は数百MHzに達し, CPIは80年代のRISCの登場により1になり, スーパースカラ方式のマイクロプロセッサでは, すでに1を下回っている。

このように, マイクロプロセッサはビット数を増やし, 動作周波数を高め, CPIを下げることで指数関数的にその性能を向上させた。

マイクロプロセッサは, パソコン (PC) やエンジニアリングワークステーション (EWS) などの計算機を中心部品として発展した一方で, 電気釜, 電気洗濯機, ビデオ, FAX, コピーなどの家電製品やOA機器から, 自動車のエンジン制御やナビゲーションシステムなどのコントローラとして電子機器製品に組み込まれ, 広く社会に普及して今日の生活にはなくてはならないものとなっている。

PCやEWS用のマイクロプロセッサでは、コストよりも性能が優先する。例えば、演算器の強化によるビット数の増加、パイプライン処理方式の採用による動作周波数の向上、スーパースカラ方式の採用や分岐予測機構の採用によるCPIの削減などに多くのトランジスタを使用する。また、マイクロプロセッサの動作周波数向上のテンポは、マイクロプロセッサのデータや命令を格納するメインメモリのアクセスタイムの向上のテンポを上回り、メインメモリのデータ転送能力がマイクロプロセッサ性能のネックとなる。そこで、PCやEWS用のマイクロプロセッサでは、チップ面積の多くの部分を、メインメモリのアクセスタイムとマイクロプロセッサの動作スピードの差を補うために採用したキャッシュメモリに割くことで、性能の向上を保っている。

一方、電子機器のコントローラとして使われる組込み用マイクロプロセッサでは、消費者が電子機器に求める低価格化、小型・軽量化、および低消費電力化の要求を受け、マイクロプロセッサおよびシステムのキーデバイスとなる各種入出力装置(I/O)やメモリを1チップに内蔵するシステムオンシリコンの時代を迎えている。組込み用マイクロプロセッサを搭載する電子機器は日ごとに種類を増しており、短いサイクルタイムで新製品を開発して、市場のニーズに合った製品をタイムリーに投入することが重要となっている。また、電子機器システムのアナログ方式からデジタル方式への移行に伴い、これまで複数のデバイスを組み合わせたハードウェアで実現していたシステムが、高性能な組込み用マイクロプロセッサを採用することによりソフトウェアで実現することが可能となっている。

3 COS ソリューション

当社は、これらの時代の要請を受け、電子機器システムの差別化に重要なマイクロプロセッサ、各種ハードウェアやソフトウェアを再利用可能なIPとして提供し、ASIC手法によって高度なシステムLSIを短期間で開発する環境および手法の整備を進めている。また、単にハードウェアを集積化したシステムオンシリコンだけでなく、コンピュータ技術とシリコン技術を融合させ、デバイスを取り巻く環境、すなわち言語ツール、デバッグツール、OS、ミドルウェアなどのソフトウェアを含むコンピュータシステム、COSソリューションを提供できる。

4 TX System RISC

当社は、CISCアーキテクチャの組込み用16ビットマイコンTLCS_{TM}-900シリーズに加え、MIPS[®]アーキテクチャのRISCプロセッサ“TX System RISC”シリーズをライン

アップして、16ビットから64ビットまでシームレスなマイクロプロセッサコアを提供できる(図1)。これらのマイクロプロセッサコアは、当社のASICであるエンベデッドアレーやセルベースICのIPとして利用可能である。また、システムLSIなどの実現に重要な再利用確保のために、TX System RISCシリーズではマイクロプロセッサコアのバスインタフェースを統合して、IPコンポーネントの共通化を図る。

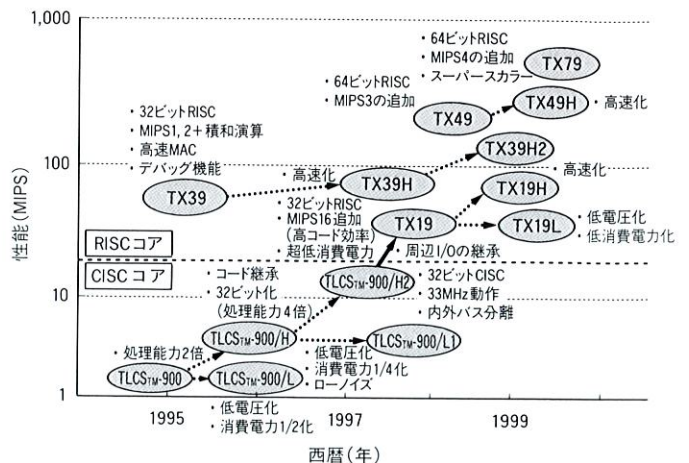


図1. マイクロプロセッサコアのロードマップ CISCおよびRISCの多様でシームレスな製品ファミリを提供していく。

Microprocessor core road map

5 TX19

TX19は、TX System RISCシリーズ最初のプロセッサコアであるTX39をベースに、米国MIPS社の命令セットであるMIPS16TM(注2) ASE (Application Specific Extension)を採用して、16ビット長の命令セットを追加した高性能32ビットマイクロプロセッサである。TX39に対して、オブジェクトレベルでの上位互換性をもつ。

主な特長は次のとおりである(図2)。

(1) MIPS16TMASEの採用による高コード効率

MIPS16TMASEは、16ビット長の命令セットで、32ビット固定長の命令セットに比べ約60%のコード使用量で済むため、命令用メモリの容量を削減してシステムコストや消費電力を低減できた。

(2) 低消費電力かつ小チップ面積のコア 低消費電力

用ライブラリの利用とマイクロアーキテクチャの最適化により、3V/20MHzの条件でほぼ1,000MIPS/Wのコア性能、かつ0.35μm CMOSプロセスで約2mm²

(注2) MIPS16は、MIPS Technologies, Inc.の商標。

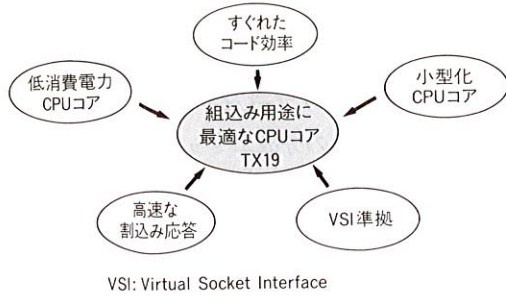


図 2. TX19 の特長 MIPS アーキテクチャで統一した TXSystemRISC シリーズの中で、ローエンドの組込み用途に適したコアである。

Features of TX19 microprocessor core

のコア面積を実現した (図 3)。

- (3) 高速割込み応答 リアルタイム制御性を改善するため、割込み応答時間を短縮した。割込み要因別のハンドラアドレスの計算機能と割込みレベルの更新機能、およびレジスタを高速退避できる内蔵 RAM を追加した。これらの改善で多重割込みの応答時間を従来の 1/8 に短縮した。

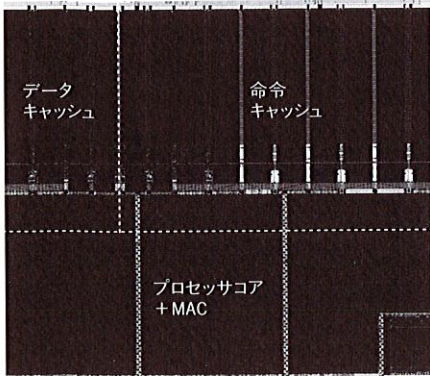


図 3. TX19 のチップ TX19 は約 2 mm² のコンパクトな RISC コアである。MAC は積和演算器を示す。

Layout of TX19 microprocessor core

6 TX39

TX39 は、TX System RISC シリーズ最初のプロセッサコアで、米国 MIPS 社の R3000A アーキテクチャをベースに、当社が独自に開発した高性能 32 ビットマイクロプロセッサである。低消費電力ながら 50 MIPS から 100 MIPS の処理性能を発揮する。すでに、より高速化した TX39H も開発済みで、さらに 150 MIPS を超える処理性能をもつ TX39H2 の開発も計画している。TX39 および TX39H は、エンベデッドアレーやセルベース IC の IP として、ハンドヘルド PC などに採用されている。図 4 に複合機能携帯端末 GENIO に採

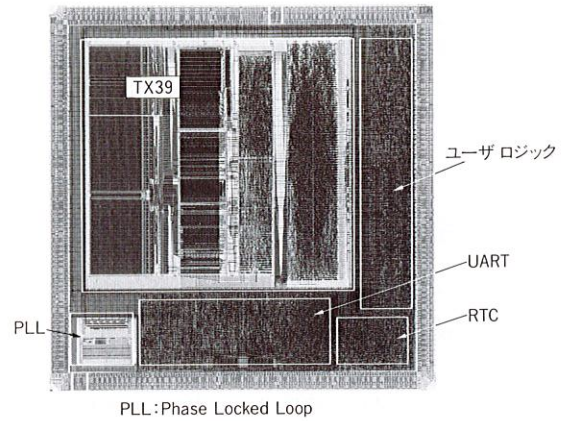


図 4. GENIO に採用したカスタム LSI チップ MPU (R3900) およびクロック発生器 (PLL) は、ハードウェア IP、その他はソフトウェア IP で構成している。

Chip photograph of custom LSI for GENIO

用した TX39 カスタム LSI のチップを示す。この LSI に集積した IP は、TX39 マイクロプロセッサコア、UART (Universal Asynchronous Receiver and Transmitter)、RTC (Real Time Clock)、CG (Clock Generator) で、ハードウェア IP 以外の部分がゲートアレー構造になっているエンベデッドアレー構造を採用した。

7 TX49 および TX79

TX49 は、米国 MIPS 社の 64 ビット RISC アーキテクチャをベースに当社が独自に開発した高性能 64 ビットマイクロプロセッサで、150~200 MIPS の処理性能を実現する。演算処理ブロックは、非動作時にクロックを停止させ電流をゼロに抑えることが可能で、3.3 V/150 MHz 動作時に 1.5 W という低消費電力を実現する。また、バスインタフェースが TX39 の上位互換性をもつため、TX39 の設計資産が活用できる。TX49 は、高い演算性能が求められるネットワーク、レーザープリンタ、セットトップボックス、グラフィックス処理などを主なアプリケーション分野とする。

図 5 に TX49 マイクロプロセッサコアの構成を示す。TX49 は、32 ビット積和演算ユニット (MAC) と、4 ウェイセットアソシアティブの命令キャッシュおよびデータキャッシュと、EJTAG (Enhanced JTAG) 仕様に基づくデバックサポートユニットを内蔵する。

また、TX49 の処理性能をさらに高速化した TX49H マイクロプロセッサコアと、さらにスーパースカラ方式を採用する TX79 の開発も計画している。TX79 では、スーパースカラ方式の採用と分岐予測機能の導入により、CPI を 1 以下に抑える。また、今後のデジタル情報機器のマルチメディア化で重要性を増すマルチメディア命令を採用する。

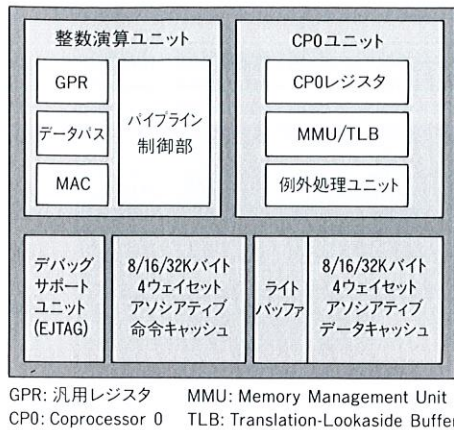


図5. TX49の構成 MIPSアーキテクチャをベースにした64ビットRISCコアで、32ビット積和演算、ユーザー選択可能なキャッシュ、デバッグサポートユニットを内蔵している。

Block diagram of TX49 microprocessor core

8 アプリケーション開発環境

コンピュータオンシリコンの実現には、シームレスなマイクロプロセッサコアのラインアップだけでなく、OSやミドルウェア、ドライバなどのソフトウェアの充実、アプリケーション開発環境の整備が不可欠である。

当社では、TX System RISCシリーズのOSとして、 μ ITRONに加えpSOS^(注3)、VxWorks^(注4)、Windows[®]^(注5) CE^(注6)、Javaなどをサポートできる。また、ミドルウェアとしては、TCP/IPなどのネットワークパッケージ、DOSファイルシステム、PCMCIAのインタフェースなどをそろえ、今後はIEEE1394やUSBなどもサポートして、より使い勝手のよい環境を提供していく。

Cコンパイラやデバッガなどの開発環境は、Green Hills Software社やCygnus Solutions社の製品をリリースするなど

(注3) pSOSは、Integrated System Inc.社の商標。
(注4) VxWorksは、Wind River Systems社の商標。
(注5) Windowsは、Microsoft社の登録商標。
(注6) Windows CEは、Microsoft社の商標。

の充実を図っている。

デバッグ環境は、チップ内部にデバッグ機能を埋め込む米国MIPS社のオンチップデバッグ手法もサポートし、Hewlett Packard社提供の分散エミュレーション環境によるフルICE (In-Circuit Emulator)と同様のデバッグ環境や、横河デジタルコンピュータ(株)からの簡易ICEやフルICEの提供など、ユーザーの使いなれたデバッグ環境の利用が可能である。さらに、当社および東芝エンジニアリング(株)、東芝情報システム(株)などの関係会社からOSの提供やポーティング、さらにアプリケーションの開発を含むさまざまなサポート/サービスが提供できる。

9 あとがき

当社は、CISCプロセッサで培った技術と、ハイエンドワークステーション向けRISCプロセッサで培った技術を継承して半導体デバイスのシリコン技術に結集し、さらにこれらの技術をOSやミドルウェアに代表されるコンピュータ技術と融合することでCOSソリューションを提供できる。そのCOSソリューションの中心となるのがTX System RISCであり、16ビットから64ビットまでのシームレスなマイクロプロセッサコアを提供できる。

今後は、TX System RISCマイクロプロセッサコアを活用したシステムLSIの開発、開発環境の整備、さらに高性能なマイクロプロセッサの開発に注力していく。

文献

- (1) 古森誠司, 他. 32ビットTXシリーズRISCプロセッサTX19. 東芝レビュー. 52, 12, 1997, p.23-26.
- (2) 吉森 崇, 他. VSIアライアンスとIPコアの活用. 東芝レビュー. 52, 12, 1997, p.27-30.



普入 正美 FUNYU Masami

半導体システム技術センター COS技術推進第二部主務。
RISCマイクロプロセッサの企画・開発に従事。
Semiconductor System Engineering Center