

32 ビット TX システム RISC プロセッサ TX19

TX19 32-bit TX System RISC Processor

古森 誠司
S. Komori

福井 晶彦
A. Fukui

携帯情報機器や OA 機器向けに、コードサイズを削減できる MIPS16^{TM (注1)} ASE (Application-Specific Extension) を搭載した 32 ビット TX システム RISC (縮小命令セットコンピュータ) プロセッサ “TX19” を開発した。TX19 は、システム ASIC (用途特定 IC) やシステム LSI のコアとして、VSI (Virtual Socket Interface) アライアンスで策定中の標準仕様に準拠させ、IP (Intellectual Property) 製品群をそろえていく。

TX19 プロセッサコアは 16 ビットの拡張命令コードを使用することで、コード効率を従来より約 40 % 向上させ、低消費電力化施策により性能対消費電力も 1,000 MIPS (Millions Instruction Per Second)/W (3 V/20 MHz 動作時：目標値) を実現している。また、開発環境は、当社オリジナルツールだけでなくサードパーティとタイアップして充実した TX 開発環境をユーザに提供し、システムオンシリコンを強力に支援する。

We have developed a 32-bit RISC processor, the TX19. The TX19 uses the MIPS16TM ASE, which reduces code size. This processor is suitable for embedded applications including consumer products such as PDAs as well as office automation equipment.

As a processor core for use in system ASICs and system LSIs, the Toshiba TX19 will comply with the virtual socket interface (VSI) alliance, enabling it to be incorporated into the company's intellectual property (IP) product group. The use of 16-bit instructions allows about 40 % improvement in instruction code density. The TX19 core also achieves an industry-leading performance/power ratio of 1,000 MIPS/W at 3V/20MHz.

Toshiba and third-party partners are supporting a multiple development environment to provide seamless development among TX System RISC, for a true “system-on-a-chip” solution.

1 まえがき

通信機器、携帯用情報機器、OA 機器などのマイコン応用機器では、コード効率や低消費電力が求められるが、近年では従来の CISC (複合命令セットコンピュータ) ではカバーできない処理性能も要求されるようになってきた。

当社が MIPS^{® (注2)} アーキテクチャの RISC プロセッサの TX 計画の中核として開発している “TX System RISC” シリーズは、携帯用情報機器、OA 機器から高性能ワークステーションまでをサポートするラインアップである。この中でも新しく開発した 32 ビットシステム RISC プロセッサ TX19 CPU コアは、より低消費電力な組込み用途に最適なコアである。

2 TX19

2.1 TX System RISC

TX System RISC シリーズでは、TX39 ファミリを量産、

(注 1) MIPS16 は、米国 Silicon Graphics 社 MIPS グループの商標。

(注 2) MIPS は、米国 Silicon Graphics 社 MIPS グループの登録商標。

表 1. TX System RISC 一覧

Main features of TX System RISC series

名称	特長
TX19	<ul style="list-style-type: none"> 32 ビットマイクロプロセッサ 20~34 MHz 動作 通信、マルチメディア向け。特に携帯機器に最適。
TX39	<ul style="list-style-type: none"> 32 ビットマイクロプロセッサ 50~100 MHz 動作 ハンドヘルド PC、セットトップボックス、ナビゲーションに最適。
TX49	<ul style="list-style-type: none"> 64 ビットマイクロプロセッサ 150~200 MHz 動作 ネットワーキング、レーザビームプリンタ、グラフィックに最適。
TX59	<ul style="list-style-type: none"> 64 ビットスーパースケーラ プロセッサ 250 MHz 動作 グラフィックコントローラに最適。
TX100	<ul style="list-style-type: none"> 64 ビットスーパースケーラ プロセッサ 200 MHz 動作 R10000 とコンパチブル 高性能ワークステーション、サーバに最適。

TX19/TX49/TX59/TX100 ファミリを開発または開発中である(表 1)。

TX19 ファミリでは、プロセッサコアを内蔵した ASSP (Application Specific Standard Product) の開発・販売(後述の TX1904 など)とともに、システム ASIC、システム LSI

用コアとして TX19 コアを提供していく。また、システム LSI などの実現に重要な再利用性を確保するため、TX19 コアでは TX39 などの他の TX System RISC コアとバスインターフェースを統合し、IP コンポーネントを共通して使用できるように開発を行っている。さらにその再利用性を高めるために、VSI に準拠したコアとして開発した。

2.2 TX19 の特長

TX19 は、当社 TX39 に米国 Silicon Graphics 社 MIPS グループの命令セットである MIPS16™ ASE を追加して 16 ビット長の命令セットを実行可能にした高性能 32 ビットマイクロプロセッサである。TX39 に対して、オブジェクトレベルで上位互換性がある。

主な特長は次のとおりである。

(1) MIPS16™ ASE 搭載による高コード効率の実現

MIPS16™ ASE は、16 ビット長の命令セットで、32 ビット固定長の命令セットである従来の RISC マイクロプロセッサに比べて、約 60 % のコード使用量で済むため、命令用メモリ容量を減らしてシステムコストや消費電力をセーブできる。

(2) 1,000 MIPS/W (目標値) とコンパクトなコアの実現

リアルタイム制御の組込み機器用に 20~30 MIPS の性能をねらい、最適化設計することで低消費電力でコンパクトなコアを実現している。

新たに開発した低消費電力用ライブラリを使用してゲートの活性化率を低減し、さらに低消費電力に適したマイクロアーキテクチャを採用することで、3 V/20 MHz の条件下で 1,000 MIPS/W のコア性能を実現した。また、同時にコアサイズとして 0.35 μm CMOS プロセスで 2.1 mm² のコンパクトなコアを実現した(図 1)。

(3) 高速割込み応答の実現

TX19 は、リアルタイム制御性を改善するため、割込み応答時間の短縮も図っている。

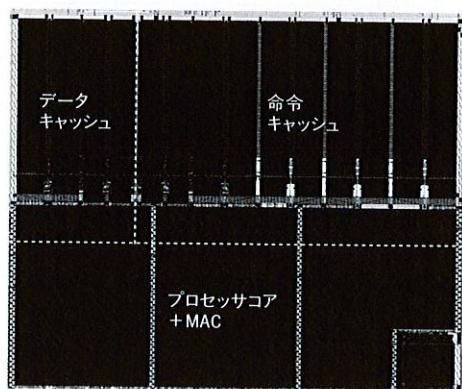


図 1. TX プロセッサコアにキャッシュなどを接続したレイアウト
TX19 は 2.1 mm² のコンパクトなコアである。MAC は積和演算器を示す。

Layout of TX19 core

従来、ソフトウェアで行っていた割込みハンドラでの処理の一部をハードウェア化している。割込み要因別のハンドラのアドレスを算出するとともに、割込みレベルの更新を自動的に行う機能を追加した。これにより優先度のもっとも高い割込み要因のハンドラに高速に分岐できる。

また、レジスタの退避処理を 1 クロック/レジスタで行う高速 RAM を内蔵した。さらに、割込みハンドラのプログラムのフェッチを 1 クロックで実現できるよう、ロック機能付きの命令キャッシュまたは高速 ROM も接続できるようにしている。これらの改善で従来のマイクロプロセッサの多重割込み処理を約 1/8 倍で応答することができる。

3 TX1904 (TMP1904AF/TMP1904AY)

TX19 シリーズの製品第一弾として TX1904 を開発した。TX1904 には TMP1904AF とその評価用チップである TMP1904AY がある。

TMP1904AF は、160 ピン QFP (Quad Flat Package) で、DRAM や ROM などのメモリコントローラ、DMA (Direct Memory Access) コントローラ、非同期シリアルインターフェース (UART), タイマなどのペリフェラルを内蔵している。

TMP1904AY は、257 ピン PGA (Pin Grid Array) パッケージで、TMP1904AF の開発ツール用としてデバッグサポート

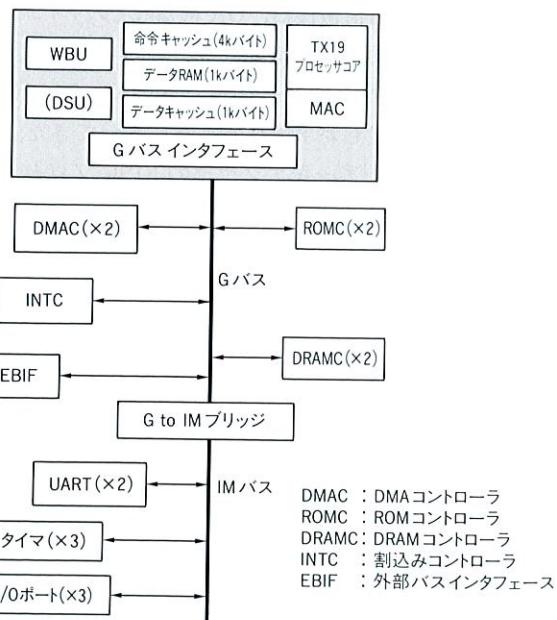


図 2. TX1904 の構成 DMA コントローラ、タイマなどのペリフェラルを内蔵している。

Block diagram of TX1904

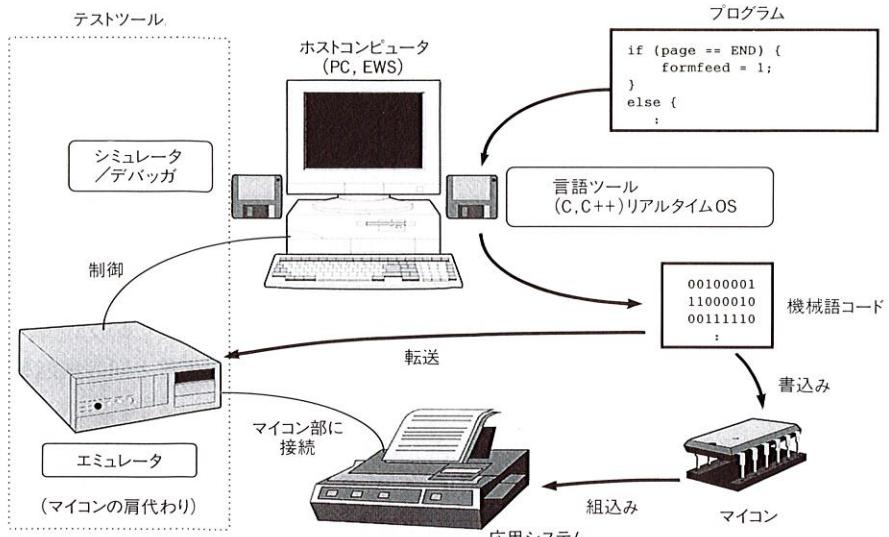


図3. TX 開発環境の構成 TX 開発環境のツールの役割とツール間の関連を示す。
Configuration of TX development tools

ートユニット(DSU)に機能を追加した製品で、TMP-1904AFを応用したシステムのデバッグに使用する(図2)。

4 開発環境

組込ソフトウェアの開発に使用するツールには、言語ツール、テストツールとCASE(Computer Aided Software Engineering)ツールがある。CASEツールとは、コンピュータによってソフトウェアの設計支援をするツールである。これらの開発ツールをGUI(グラフィカルユーザインタフェース)で統合し、ツールの操作性を向上させたシステムを統合化開発環境という。TX System RISCへの対応として、統合化開発環境と組込制御ソフトウェアを用意する。このTX開発環境の開発と整備では、各TXの特長を生かす固有の性能向上の機構追加と、開発環境の使用感が従来の開発環境を利用しているユーザに違和感を感じさせないシームレスな開発環境の提供を目指している。このシームレスな開発環境によって、マイコンTLCS_{TM}-900などのCISC系開発環境からの移行と各TX間の開発環境への移行をスムーズにする。

以下に、TX19用の当社オリジナルツールの概要(図3)を述べ、最後に開発環境の専門メーカーで当社が開発委託をしている数社のサードパーティのツールを紹介する。

4.1 言語ツール

TX19の言語ツールの開発において、TX39とバイナリレベルで互換性をもたせるために、TX System RISC用のEABI(Embedded Application Binary Interface)を規定し、言語ツールの有力ベンダ数社に提案している。EABIは、アプリケーションプログラムとCPUとのインタフェースの取りかたを規定した言語仕様の一部で、このEABIを定めることで、次の三つの利点がある。

- (1) 他のTX向けに作成したソフトウェア資源をTX19でも活用することが容易となる。
- (2) 複数のコンパイラのコードを混在できる。
- (3) 任意のコンパイラと任意のデバッガを組み合わせて使用できる。

このEABI仕様に準拠したCコンパイラは、MIPS16TMASEに準拠した16ビット長命令(16ビットISA/Instruction Set Architecture))と、TX39と互換性のある32ビット長命令(32ビットISA)を生成する二つのモードがある。特長として、二つのモードに対応したコードを同一ファイル上に記述できる仕様にしており、16ビットISA、32ビットISAの切換えを容易にする仕様を拡張仕様として追加している。また、コード最適化は、RISC用Cコンパイラの一般的な最適化であるスケジューリング、レジスタ割付けに加えて、16ビットISAのプログラムに対してはコードサイズを小さくする最適化を追加している。

4.2 テストツール

当社オリジナルテストツール⁽²⁾については、デバッガ、シミュレータ、エミュレータをそろえていく予定であり、体系としては、デバッガでシミュレータやエミュレータをコントロールするものである。

デバッガは、Windows[®] 95^(注3)/WindowsNT[®]^(注4)のGUIをもつ。このインターフェースのワークベンチで従来のCISCマイコンの環境を引き継いでいる。さらに、Drag & Dropなどでウィンドウ間のデータのやり取りを簡単に行える改良などを重ねて機能向上を図っている。エミュレータは、従来からのCISCマイコン用ICE(In Circuit Emulator)の機能をサポートし、エミュレーションメモリ、トレース、イベント、パフォーマンスなどの測定機能に特長がある。シ

(注3)、(注4) Windows95、WindowsNTは、Microsoft社の商標。

ミュレータは、エミュレータなどのハードウェア資源の代わりにソフトウェアでTXの動作をシミュレートし、デバッガを用いて操作する。

4.3 組込制御ソフトウェア

当社オリジナルのリアルタイムオペレーティングシステム(OS)は、TLCS_{TM}-900、TX39などと同じμITRON^(注5)を開発している。リアルタイムOSは、ソフトウェアの生産性と保守性を向上させて、ソフトウェアの標準化を促進する。同時に厳しい制約下における効率的なアプリケーションの実行を支援する。また、実行効率をいっそう向上させるために、μITRON向けEABI仕様を定め、それに対応したオリジナル言語ツールの組合せにおいて性能が向上するよう設計している。さらに、TX19の強化された割込処理機能を有効に生かし、性能の向上を図る。

バイナリレベルで互換性を保つことが容易なEABIを定めているために、既存のTX39用のミドルウェアやソフトウェアドライバをTX19に用いることもできる。これらのソフトウェア資源は、リアルタイムOSの機能を拡張する。

4.4 サードパーティツール

図4は、TXツールチェーンである。図に示すとおり、複数の有力なサードパーティと協調し、TXの開発環境はユーザに使いやすい組合せで提供される。

(1) 言語ツールは、TX39で実績のあるGreen Hills SOFTWARE, INC.(GHS社)、知名度の高いCYGNUS SOLUTIONS(Cygnus社)からリリースされる。リアル

タイムOSは優れた開発環境をもつintegrated systems(ISI社)からリリースされる予定である。

(2) テストツールは、ICEがサポートされる。ICEのサードパーティとしては日本ヒューレットパッカード(HP社)と横河デジタルコンピュータ(YDC社)があり、従来のタイプとターゲットデバイスに接続して使用するタイプの二種類がある。

従来のタイプはYDC社からリリースされ、ターゲットデバイスの代わりにプローブを接続する方式で、TLCS_{TM}-900などのCISCマイコン用ICEと同等機能をもつ。

もう一つのタイプは、ターゲットデバイスにDSUを内蔵し、DSUとICEをインターフェースピン(10本前後)で接続して使用する方式である。この方法は、ユーザプログラムの実行がターゲットデバイスで行えるため、AC特性や高周波エミュレーションに有利であり、また、ASICマイコン用ICEとしても活用できる。

(3) 評価ボードのサードパーティとしては(株)電産があり、GHS社のデバッガまたはICEメーカのオリジナルデバッガが接続される予定である。

5 あとがき

TX19は、当社CISCシリーズで培ってきた技術を継承しながら、TX System RISCシリーズの一つアミリとしてユーザニーズにこたえられるものと期待している。

今後の計画として、TX19を利用した0.35 μm CMOSプロセスのASIC開発に着手できる体制を整備する。さらに、TX19の派生品第二弾の開発も計画している。

また、開発環境においてもオブジェクト指向技術を利用したツール(C++, CASE)とそれに対応するデバッガ、エミュレータなどをサポートし、ユーザのニーズを満たす努力を続けていきたい。

文 献

- (1) 山田勝康、他：マイクロコントローラの開発環境、東芝レビュー、49, 11, pp.815-818 (1994)
- (2) 富永芳章：高速MCU対応リアルタイムエミュレータモデル25、東芝レビュー、50, 12, pp.891-894 (1995)

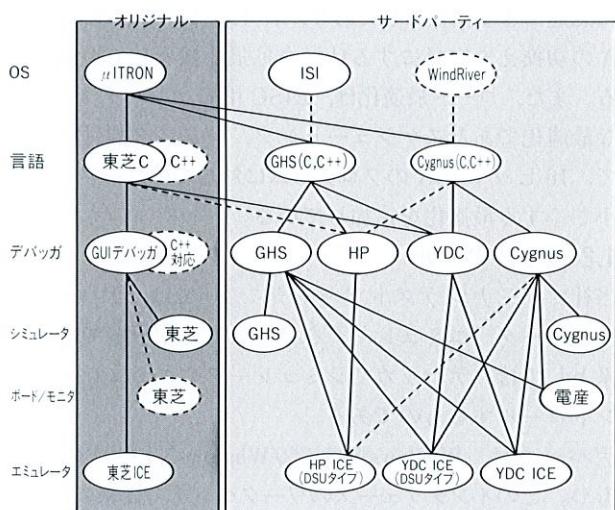


図4. TXツールチェーン TX開発環境をサポートする当社オリジナルツールと有力サードパーティが提供するツールの連携を示す。業界標準の開発ツールを提供することで、他のCPU用のソフトウェアの移植も容易になる。また、当社オリジナルツールできめ細かいユーザサポートを含めた開発環境を提供する。

TX tool chain

(注5) ITRONは、Industrial The Real Time Operating System Nucleusの略称。μITRONは、シングルチップMCU用にITRON仕様のサブセット化したもの。

古森 誠司 Seiji Komori



情報・通信システム技術研究所 COS開発センター主務。
組込システム開発支援ツールの開発・設計に従事。
Information & Communications Systems Lab.

福井 晶彦 Akihiko Fukui



半導体システム技術センター COS技術推進第一部。
16ビットCISCマイコン、32ビットRISCプロセッサの企画・開発に従事。
Semiconductor System Engineering Center