

ULSI リソグラフィー技術／データ処理技術

ULSI Lithography/Data Processing Techniques

小山 清美
K. Koyama

田畠 光雄
M. Tabata

井上 壮一
S. Inoue

2000年初頭にも本格化すると予想される1GビットDRAMの量産は依然として光リソグラフィー技術が担い続ける可能性が強い。光リソグラフィー技術の発展と解像限界向上を情報処理の面から支えているのがデータ処理技術である。当社は、1GビットDRAM以降のリソグラフィー対応として、階層処理と並列処理とを組み合わせた高速マスクデータ変換技術を開発した。また、高精度マスクの欠陥検査を高速化するため擬似欠陥を低減するデータ処理方式を確立した。さらに、超解像技術関連でレベンソン型位相シフトマスクのシフタパターン自動発生と、ウェーハ露光パターンの形状ひずみや寸法変動を補正する光近接効果補正処理技術を開発した。

Optical lithography is likely to remain a key technology for the volume production of 1 Gbit DRAMs, which is expected early in the next century. Data processing techniques are playing a vital role in realizing ULSI fabrication, since most advanced lithography tools and even processes rely on data processing for much of their performance.

For the fabrication of masks for 1 Gbit or higher DRAMs, we have developed a high-speed mask data conversion technique based on a combination of hierarchical and parallel techniques, and a data processing technique to reduce false mask error detection. In order to enhance optical resolution, an automatic shifter generation technique for alternating phase shifting masks, and an optical proximity effect correction technique have also been developed.

1 まえがき

電子ビームによる直接描画やX線などのいわゆるポスト光リソグラフィー技術が実用化するまでにはまだ多くの課題がある。2000年初頭にも本格化すると予想される1GビットDRAMの量産においても依然として光リソグラフィーが主流となるであろう。一方、当の光リソグラフィー技術では、i線からKrFレーザ光への短波長化、レンズの高NA(開口数)化、高性能レジストの開発など、さらなる微細化に対応した技術の進展が見られるが、解像性能の点からすればすでに素子寸法が露光波長を下回る状況が続いている。このため、照明系やマスクに改良を加えて実現する超解像技術を使いこなしながら目標の解像性能を達成することが要求されており、1GビットDRAMの量産までに仮にArFレーザ光へのシフトが間にあったとしても、この状況は変わらない。

こうしたLSIの微細化とリソグラフィーの発達、さらには光リソグラフィーの解像限界の向上を情報処理の面から支えているのが、リソグラフィーの各ステップで種々の形で使われているデータ処理技術である。例えば、光リソグラフィーの基本はLSIパターンの原版を記録したマスクであるが、このデータ処理には膨大な設計パターンをさまざまな形で加工し、しかも効率的に処理することが要求されている。また、光リソグラフィーの延命のかぎを握る超解像技術においては、データ処理技術の支援なしでは実用化

が困難なものや、さらにはデータ処理技術そのものが超解像技術の本体を構成している場合もある。

ここでは、最初に1GビットDRAM以降のマスク作成対応で開発した階層処理と並列処理と組み合わせた高速パターンデータ処理技術について述べる。また、高精度マスクの欠陥検査を効率よく行うために開発したデータベース比較方式の擬似欠陥低減のためのデータ処理方式、およびレベンソン型位相シフトマスク技術の実用化を進めるため開発したシフタパターン自動発生技術を報告する。最後に、光の回折や干渉によってウェーハ露光パターンに生ずる形状ひずみや寸法変動をマスクパターンの補正によって押さえる、光近接効果補正データ処理技術について述べる。

2 マスクデータ作成

光リソグラフィーの一般的な形態では、拡大マスクをステップ&リピート方式やスキャニ方式の光投影露光装置で縮小転写してウェーハ上にパターン形成を行う。このマスクは、LSI設計パターンを電子ビーム描画装置やレーザビーム描画装置で描画し、マスク検査機で検査して作成される。この場合、LSI設計データをそのまま使うことはできず、マスクデータへのデータ変換が必要になる。表1にその主な処理を示す。マスクデータは、このように設計からウェーハ露光まで種々の目的に対応した多様な処理を組み合わせて作成される。なお、表には後述する超解像技術関連の処

表1. マスクデータ作成の主な処理

Data processing for mask data generation

| 項目 | 機能 | 目的(分類) |
|---------|----------------------|---------------------|
| 階層入力 | 変換用階層データの構築 | 設計データ入力 |
| 層合成 | 層間の論理演算により新層を合成 | 設計省力化(D) |
| マスキング | 指定領域パターンの抽出・除去 | 変換領域指定(D) |
| 白黒反転 | パターンの白黒反転 | ネガ・ポジプロセス(P) |
| 重複除去 | 図形間の重なり除去 | ゴースト方式 EB 近接効果補正(P) |
| バイアス | 図形を一定幅太める・細める | 多重露光除去(P) |
| スケーリング | チップ、パターンの拡大・縮小 | 現象・エッ칭の変換差補正(P) |
| 回転 | チップ、パターンの回転 | チップайлード向上(P) |
| 鏡面反転 | 鏡像パターン作成 | 拡大マスク作成(S) |
| 領域分割 | パターンをビーム偏向領域などに分割 | 光露光対応(S) |
| 基本図形分解 | 多角形図形を長方形、三角形などに分解 | 光露光対応(S) |
| 任意角图形近似 | 任意角图形を長方形、45度台形などで近似 | 描画方式対応(E) |
| 書式変換 | 描画データ形式への書式変換 | 描画回路対応(E) |

目的の分類は、設計(D)、マスクプロセス(P)、ステップバ露光(S)、マスク描画(E)
EB : Electron Beam

理は含まれておらず、その処理時間は別途見込んでおかなければならぬ。このため、データ変換では膨大な設計データを効率的に処理することが要求される。

当社は、大規模LSIマスク作成に対応するため、図1に示すような階層処理と並列処理を組み合わせた高速データ変換技術を開発した⁽¹⁾。階層処理は、圧縮表現された設計データから必要最小限の図形を抽出して演算の効率化を図る方法である。まず、設計データの階層構造に前処理を加えたあと、図形が定義されたセルおよびセルの参照関係(階層情報)を抽出する。次に、抽出したセルに対して図形演算を行い、階層情報に対しては領域分割などに関連してセルの参照関係の加工を行う。最後に、図形演算後のセルと加工済みの階層情報を結合してマスクデータを得る。

セルの図形演算には、高速アルゴリズムと並列化で対応

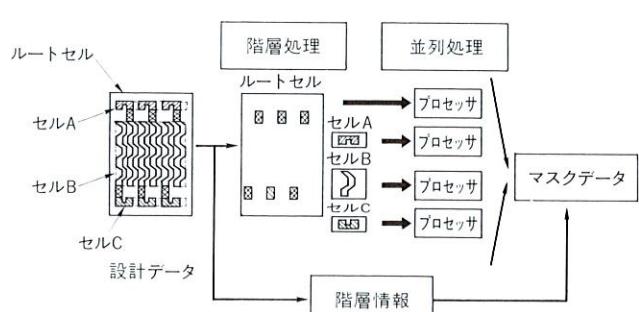


図1. 階層処理・並列処理方式高速データ変換技術 階層処理では図形をセル単位で抽出し、図形演算を並列に実行する。

High-speed hierarchical and parallel mask data conversion technique

している。スキヤンライン法とワークリスト法の算法を組み合わせて図形数nに対する演算量をO(n)~O(nlogn)に押さえ、これをマルチCPU構成ワークステーションで並列処理して時間短縮を図る。

当社は、先端リソグラフィー技術の開発および実証のために、電子ビーム描画装置やマスク検査装置を開発してきたが、この技術をそれらのマスクデータ作成に適用した(口絵)。従来の技術では64MビットDRAMのマスクデータ作成に約2日/マスクを要したもののが、この技術では10分に短縮された。さらに、テストパターンを用いた評価で1GビットDRAMのマスクデータは、従来技術で5~7日を要するものが30分程度に短縮できる見通しが得られている。

3 マスク擬似欠陥の低減

マスクの欠陥は、ウェーハに転写されデバイスを不良にするため、欠陥の検査・修正が必須(す)となる。欠陥検査の方法には、チップを他のチップと比較するダイツーダイ方式と、設計データと比較するデータベース方式があるが、厳密な検査には後者が適し、当社が開発したマスク検査機などでも採用されている。しかし、この方式では検査分解能の向上と検査スピード確保の両立が課題となっている。課題解決の最大のかぎが擬似欠陥の回避である。

当社は、LSIの動作に影響しない程度のパターン誤差に相当する擬似欠陥の検出を避け、1GビットDRAM規模の微細マスクを実用的な時間で検査するための新しいデータ処理技術を開発した⁽²⁾。この原理を図2に示す。この方式では、マスク像を光学顕微鏡で拡大しCCD(電荷結合素子)センサで取り込んだ後、多値化して検査データを得る。一方の基準データとしては、マスクデータを入力してピットマップに展開したあと、擬似欠陥を減らすため開発したデ

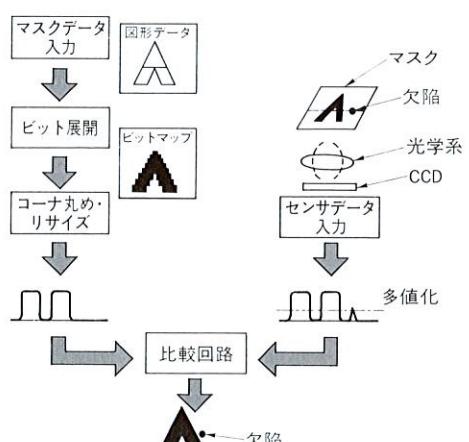


図2. 擬似欠陥低減データ処理の原理 擬似欠陥を回避するため、マスクデータに対しコーナ丸め・リサイズ処理を行う。

Flow of technique for reduction of false mask error detection

ータ処理技術を用いてコーナ丸めや線幅修正を行ったものを使う。図3に、この技術によるコーナ丸め処理例を示す。マスクデータに対し、指定したビット幅の窓枠内で凸部と凹部のパターンマッチングを行い、一致したコーナに対してもあらかじめメモリに蓄えた中間データと論理演算を行うことにより、修正を行う。この方式によれば擬似欠陥を回避して高スループットで欠陥検査が行え、しかも窓枠のビット幅が調節できるため、プロセス条件などによらず擬似欠陥を高い確立で排除できるようになった。

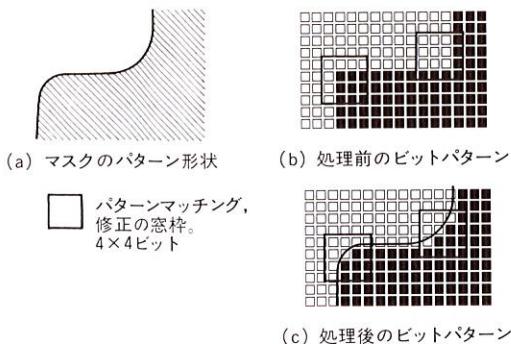


図3. コーナ丸め処理例 ビットパターンの窓枠で凸部と凹部のコーナを検出し、丸め処理する。

Example of corner rounding processed by new technique

4 位相シフトマスク

斜入射照明、瞳フィルタ、位相シフトマスクといった超解像技術と呼ばれるものの中で、解像度・焦点深度の向上効果がもっとも高いものがレベンソン位相シフトマスクである。当社は、1GビットDRAM以降での利用を目指して、レベンソン位相シフトマスクの構造、プロセス、検査、修正などの周辺技術開発を進めているが、実用化の最大の課題はシフタ配置CADであるといわれる。図4にレベンソン位相シフト法の原理を示す。従来のCrマスクが開口部の透過光の振幅分布だけを利用していたのに対し、この方法では振幅分布と位相分布の両方を使って解像度を上げる。このために、開口部で透過光位相が 180° 異なるように交互にシフタを配置する必要がある。また、このような配置ができるない位相矛盾箇所では解像度が低下するため、シフタの再配置や他の層とのつじつま合せを考慮しながらレイアウト修正を行う。実LSI上でこのような処理を手作業でやるのは不可能に近い。

当社は、シフタ配置を自動で行うデータ処理技術を開発した⁽³⁾。図5にその配置原理を示す。シンボリック設計と呼ばれる自動設計では、ゲートやコンタクトといったシンボルの接続関係だけで記述したレイアウト(シンボリックレイ

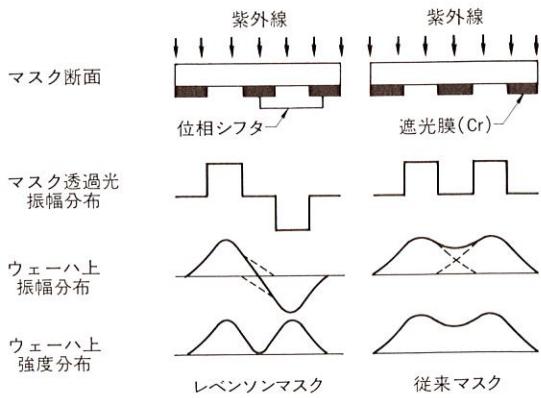


図4. レベンソン位相シフト法の原理 レベンソンマスクでは隣接する開口部で回折の影響が打ち消され、解像度が向上する。

Principle of alternating phase shifting masks

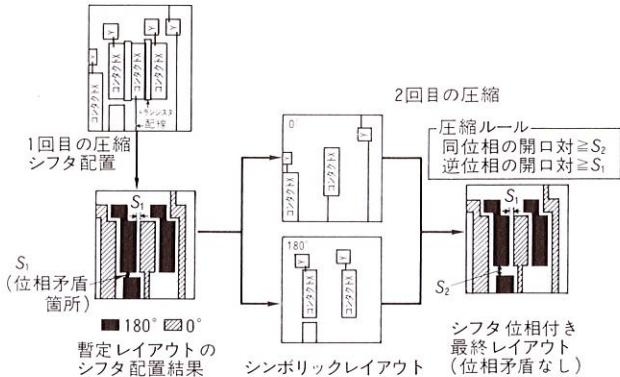


図5. レベンソンシフタ自動配置の配置原理 暫定レイアウトでシフタを配置し、位相矛盾が出ないように最終レイアウトに変換する。

Automatic shifter generation for alternating phase shifting mask

イアウト)から、パターン圧縮ツール(コンパクタ)を使って指定の設計ルールまで圧縮して最終レイアウトを得る。この方法によるシフタ配置ではコンパクタを二段階で起動する。まず、レベンソンマスクで解像可能な設計ルールでシンボリックレイアウトの圧縮をかけ、次いでシフタ自動配置機能を使っておのおののパターン対が次の条件を満たすようにシフタ配置を行う。

- (1) $0 < S < S_1$ 解像不能
- (2) $S_1 < S < S_2$ 逆位相
- (3) $S_2 < S$ 同位相、逆位相何れも可

ここで、 S はレイアウトに含まれるパターン間の最短距離であり、 S_1 、 S_2 はそれぞれレベンソン位相シフトマスク、通常マスクを用いた場合の解像限界を示す。

次に、2回目のコンパクションで逆位相で隣り合う图形対に対しては S_1 、同位相で隣り合う图形対に対しては S_2 まで離すようにして2回目の圧縮をかける。以上の手順から明らかのように、この方法では最初のレイアウトで位相矛盾

が発生しても2回目に自動的に修正される。また、コンパクタは他の層のレイアウトも考慮しながらパターン圧縮を行うため、層間接合が同時に達成できる。

以上のシフタ配置機能を使えばメモリセル部のほか、シンボリック設計が使われているメモリ周辺回路などにもレバーソン位相シフト法を適用し、解像度を向上させることができる。

5 光近接効果補正

素子の設計ルールが光リソグラフィーの解像限界に近づくにつれ、光の回折や干渉によりマスク上の設計パターンがウェーハ上に忠実に再現されなくなる光近接効果が顕著になる。光近接効果では、コーナ部の丸み、線幅の細り、图形長の短縮といった图形ひずみや寸法変動が発生し、この結果デバイスの性能や信頼性を低下させる。このためマスクデータに補正をかけてパターン忠実度を上げる光近接効果補正技術が研究されているが、当社は設計パターンの初期値にシミュレーティングアーリングと呼ばれる手法で振動を加えながらマスクパターンの最適形状を得る補正技術を開発した⁽⁴⁾。この方法は、シミュレーションを繰り返して使うため大領域の補正には適さないが、露光条件とパターン形状を同時に最適化できる特長がある。

図6に大領域対応で開発した自動光近接効果補正技術⁽⁵⁾の処理フローを示す。この方法では高速化のためにルールベース方式を用い、補正精度を上げるためにシミュレーション方式を補完的に用いている。まずクリティカルな線幅をもつエッジを抽出する。次にエッジから光近接効果の及ぶ範囲内の配置を取り出し、インデックスとしてテーブル参照する。すでにテーブルに補正值のエントリーがあれば読

み出して補正する。なければこの配置に関してシミュレーションを起動してトレーニングデータの補正量を求め、テーブルに追加する。いったん登録したエントリーは繰り返して補正に使えるため、時間のかかるシミュレーションを最小限にとどめることができる。

すでにi線露光では0.3μmゲートパターンで光近接効果が顕在化しているが、この方法による一次元補正機能を適用した結果、露光条件最適化や一律バイアスでは得られない高い寸法均一性が達成できることが実証されている。今後1GビットDRAMでの実用化を目指に、この機能の補正精度向上や1.5~2次元への展開を図っていく。

6 あとがき

ここでは、マスク描画、マスク検査、位相シフトマスク、光近接効果補正などのリソグラフィー技術に関する、当社で開発中のデータ処理技術を紹介した。データ処理技術は、ともすれば装置技術やプロセス技術の陰に隠れがちであったが、LSIの微細化、高集積化とともにようやく表舞台に登場するようになった。紹介した諸技術についてもその役割をはっきりと認識したうえで、1GビットDRAM以降の実用化を目指してさらなる技術開発に取り組んでいく。

文 献

- (1) K. Koyama, et al: Enhancing a Hierarchical, Parallel Electron Beam Data Conversion Processor Toward 1 Gbit Memory Lithography, J. Vac. Sci. & Technol. B, pp.2508-2513 (1995)
- (2) 土屋英雄他:マスク検査用コーナ丸め・リサイズ回路, 平成8年電気学会全国大会 (1996)
- (3) K. Ooi, et al: Method of Designing Phase-Shifting Masks Utilizing a Compactor, Jpn. J. Appl. Phys., 33, pp.6774-6778 (1994)
- (4) S. Inoue, et al: Automatic Optical Proximity Correction with Optimization of Stepper Condition, SPIE, 2440, pp.240-251 (1995)
- (5) 三山幸子他:コンビネーション(ルール+シミュレーション)方式による光近接効果自動補正技術の開発(1), 平成8年春季応物学会全国大会 (1996)

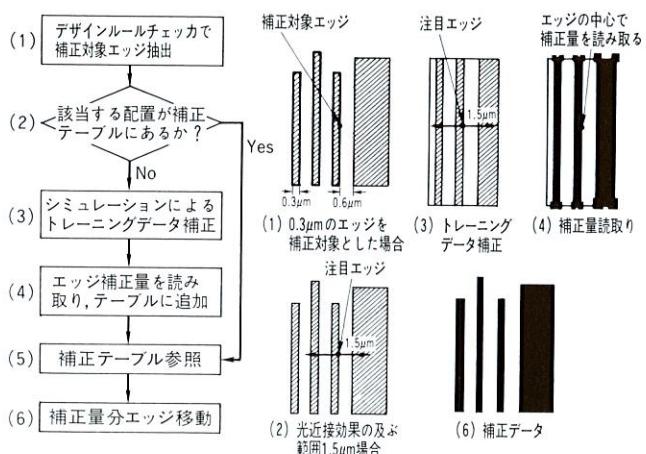


図6. 光近接効果自動補正の処理フロー 補正量はテーブルを参照して求め、テーブルにない場合にシミュレーションを起動する。

Flow of technique for automatic correction of optical proximity effect

小山 清美 Kiyomi Koyama

研究開発センター ULSI 研究所主任研究員。
リソグラフィーデータ処理の研究・開発に従事。電子情報
通信学会会員。
ULSI Research Labs.

田畠 光雄 Mitsuo Tabata

研究開発センター ULSI 研究所主任研究員。
マスク検査装置の研究・開発に従事。電気学会会員。
ULSI Research Labs.

井上 壮一 Souichi Inoue

マイクロエレクトロニクス技術研究所プロセス技術研究所
研究主務。光リソグラフィーシミュレーションの研究に従事。
応用物理学会会員。
ULSI Process Engineering Lab.