

レベンソン型位相シフトマスク技術は、1GDRAM以降のリソグラフィのキー技術になると考えられており、その実用化に際してはシフト自動配置技術が必須(す)になる。当社は、デバイスごとのレイアウトの特徴とその設計手法に対応したシフト配置方法を開発した。繰返しパターンが多く手設計が行われるメモリコア回路では、対話形式シフト配置を行い、シフト配置矛盾を表示するなどの設計支援を行う。一方、ランダムなレイアウトでこれまでレベンソン型位相シフト法を適用することが難しいとされてきたロジックに対しては、コンパクトを用いたまったく矛盾を生じないシフト配置技術を開発し、マスク面積縮小効果を確認した。

Levenson type phase-shifting mask technology is considered to be a key technology for fabricating DRAMs of 1 Gbit and beyond. For practical use of this technology, automatic phase-shifter placement is essential.

Toshiba has developed methods of shifter placement which correspond to the characteristics of the layout and its design method. For memory core circuits with repetitive patterns, we have developed an interactive shifter placement system which supports designers by automatic shifter placement and by detecting phase conflicts. For logic layouts with random patterns, on the other hand, we have developed a compaction method. The compaction method ensures that no conflicts occur during the design, and we have confirmed the shrinkage of the mask area using this method.

### 1 まえがき

光リソグラフィ技術は、露光波長が素子の寸法と同程度になるにつれて解像度向上の壁が見えてきた。この壁を打破するための有力技術の一つに位相シフト露光法がある。位相シフト露光法のバリエーションは幾つか考案されているが、その原型ともいえるのがレベンソン型位相シフト法である。レベンソン型位相シフト法の原理を図1に示す。通常のCrマスクではガラス基板上にCrの遮光部が形成されているが、レベンソンマスクではCrのほかに位相シフタを形成する。位相シフタはマスク上の隣り合った開口部の片一方に設けられ、透過する光の位相を180°変化させる。したがって、隣り合った開口部を透過した光は干渉効果で打ち消し合い、その結果、像が分離されて解像度が向上する。

レベンソン型は、位相シフト法のバリエーションの中でもっとも解像力が高く、実際KrFエキシマレーザ露光との組合せで0.13 μmのパターンを形成した実験結果も示されている<sup>1)</sup>。レベンソンマスクはこうした解像力の高さから、1GDRAM以降のリソグラフィ技術の本命と考えられている。

レベンソンマスク実用化に際しては、マスク製作、欠陥検査・修正といった課題のほかに、シフトをどのように配置するかを決めるCAD技術が必要になる。ライン&ス

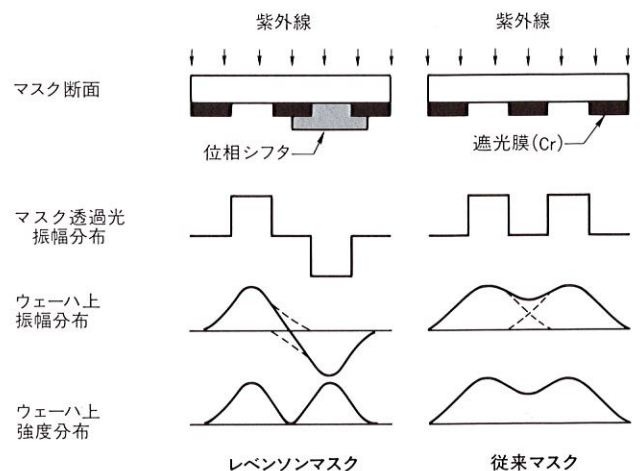


図1. レベンソン型位相シフト法の原理 シフタ部と非シフタ部を透過した位相の180°異なる光が打ち消し合いの干渉をし、像が分離される。

Principle of Levenson type phase-shifting mask

ペース状のパターンとは異なり、実デバイスの二次元的なパターンにシフト配置を行った場合、隣り合う開口部の透過光が同位相となることが避けられない、いわゆる矛盾箇所が生ずる。矛盾箇所は他の部分に比べて解像力が劣るので、パターン間の距離を広げるなどのレイアウト修正が必要となる。レイアウト修正では、他層との関係も考慮しな

が行う(層間つじつま合せ)必要がある。シフト自動配置 CAD 技術では、この矛盾箇所をどう処理するかがポイントとなる。

ここでは、レイアウトの特徴に対応した矛盾箇所処理を含むシフト配置技術について述べる。

## 2 シフト配置技術の概要

レイアウトの特徴に対応した二種類のシフト配置方法を表 1 に示す。DRAM などのメモリコア部は繰返しパターンの多い階層化されたレイアウトで、通常はマニュアルによるレイアウト設計を行う。レイアウトが完成した段階でシフト自動配置を行い、矛盾箇所を発見した場合には、その箇所を自動抽出して設計者が矛盾箇所を修正する(対話形式のシフト配置)。このような手法では、手設計による密度の高いレイアウトが得られる一方、矛盾箇所を直すことを含めて設計に労力を要する。当社が開発した対話形式シフト自動配置ソフトウェアでは、シフト配置、矛盾箇所抽出、配置検証などの機能により設計者を支援する<sup>(2)</sup>。

一方、ロジックデバイスの多くやメモリ周辺回路ではレイアウトがランダムであるため、上述のように完成したレイアウトにシフト配置を行う方法では矛盾箇所が多すぎ、実用的ではない。そこで当社は、コンパクション法と呼ばれるシフト配置方法を開発した<sup>(3)</sup>。この方法によれば矛盾箇所を生ずることがないので設計効率が非常に高い。

以下にこれら二つのシフト自動配置方法について詳しく述べる。

- (1)  $0 < S < S_1$  解像不能
- (2)  $S_1 \leq S < S_2$  逆位相で解像可能
- (3)  $S_2 \leq S$  同位相で解像可能

レイアウト中で(2)の条件に当てはまるパターン対を優先的に逆位相とする(開口対の片一方にシフトを配置する)。(3)の条件に該当するパターン対は同位相でも逆位相でもよいとする。

次にシフト配置 CAD におけるシフト配置手順を説明する。例えば、図 2 (a)のレイアウトが入力されると、パターン間の最短距離を計算する。そしてパターン間の最短距離がしきい値 $S_2$ 未満にあるものを隣接関係として記憶する。その隣接関係を説明するグラフが図 2(b)である。グラフ中のノードは図 2 (a)のそれぞれのパターンに対応し、パターン間の最短距離がしきい値以下である場合、ノード間が線でつながれている。シフト配置に矛盾を生ずる箇所とは、

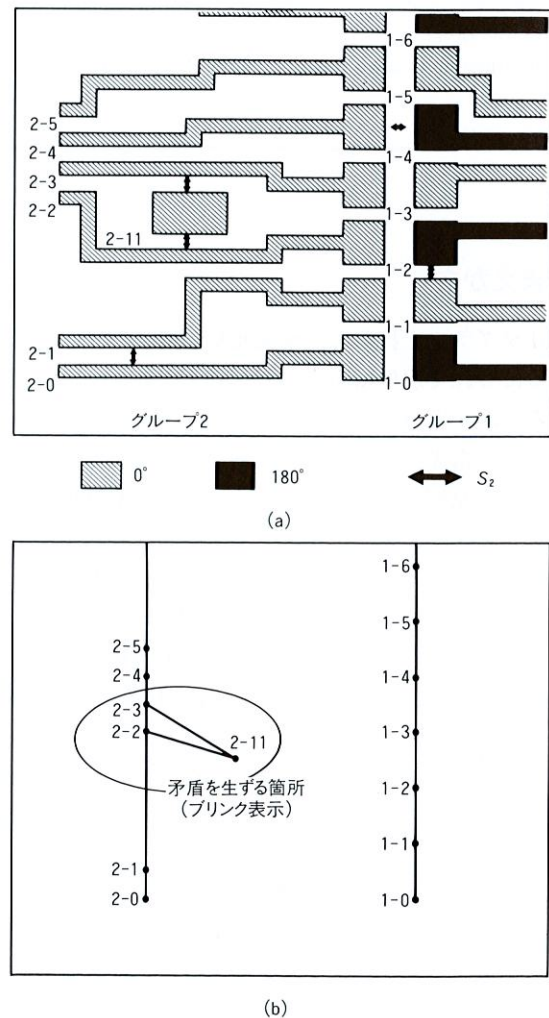


図 2. 位相決定方法と隣接グラフ (a)において $S_2$ 以内で隣接するパターンの隣接関係を表したグラフが(b)で、奇数の閉ループが矛盾箇所。

Phase assignment and graph representing adjacent relationships of patterns

表 1. シフト配置手法の種類とその特徴

Two methods of phase-shifter placement and their characteristics

	対話形式	コンパクション方式
設計手法	マニュアル設計	シンボリック設計
方法	完成したレイアウトに位相決定	シンボリックレイアウトに位相決定後マスクレイアウト変換(コンパクション)
矛盾箇所	矛盾箇所自動抽出 設計者がレイアウト修正	矛盾箇所なし
利点	高密度のパターン設計	設計効率が非常に高い
適用デバイス	メモリコア回路	メモリ周辺回路, 論理デバイス

## 3 対話形式シフト配置

繰返しパターンが多く、通常手設計が行われるメモリコア回路などのパターンに対しては、対話形式でシフト配置を行う。

以下にシフト配置のアルゴリズムを説明する。まず、レイアウトに含まれるパターン間の最短距離(S)を以下の3種類に分類する。

グラフ中で奇数のノードからなる閉ループに相当する。シフト配置CADはこの閉ループに相当する図形(2-2, 2-3, 2-11)をプリンク表示する。また、奇数の閉ループを含まない一連のつながり(図2 グループ1)は矛盾なく位相決定することが可能で、任意の図形に初期位相を与え、隣接する図形どうしが逆位相となるよう再帰的に位相決定を行う。

#### 4 コンパクション法によるシフト配置

ロジックデバイスではレイアウト設計に自動設計が取り入れられており、自動設計手法の一つにシンボリック設計がある。シンボリック設計では、設計者がコンタクト、配線、トランジスタなどに対応するシンボルを配置したシンボリックレイアウトを作成する。シンボリックレイアウトはシンボル間の相対的な配置だけが指定された寸法の決まっていないレイアウトであり、これをコンパクトと呼ばれるCADソフトウェアで通常のレイアウトに変換する。コンパクトはラインやスペース寸法などの設計ルールに従い、レイアウト面積が最小となるようにコンパクション(圧縮)を行う。コンパクトは層間のつじつま合せも自動的に行う。

対話形式シフト配置のように、レイアウトが完成した後で位相決定を行うと、開口間(レイアウト中パターンに対応)の距離を調整することができないため、矛盾が生ずる。そこで、コンパクション法では、パターンやパターン間の寸法が決まっていないシンボリックレイアウトの段階で位相決定を行う(ステップ1)。その後矛盾が生じないようにパターン間の距離を調整しながらコンパクションを行い、通常のレイアウトに変換する(ステップ2)。

以下に、コンパクション法の詳細と、この方法を実デバ

イスに適用した結果を述べる。

#### 4.1 コンパクション法

まずステップ1では、位相情報をもつシンボリックレイアウトを作成する。入力形式としては、シンボリックレイアウトと通常のマスクレイアウトが想定され、そのどちらにも対応可能である。入力がシンボリックレイアウトの場合、距離の情報を含まないため、対話設計用に開発したシフト配置ソフトウェアで位相決定することができない。そこで、シンボリックレイアウトをいったん暫定的なマスクレイアウトに変換したうえで、シフト配置ソフトウェアにより位相を決める。次に、位相情報付きのマスクレイアウトをシンボリックレイアウトに変換する。この場合SLA(Symbolic Layout Assistor)と呼ばれる内製のソフトウェアか、PTS(Polygon To Symbolic)(PTSは米ケイデンスデザインシステムズ社(Cadence Design Systems, Inc.)のCADソフトウェア)を利用する。

ステップ2では、図3に示すように位相情報付きのシンボリックレイアウトをコンパクションして最終的なマスクレイアウトに変換する。このとき、矛盾箇所を解消するよう同位相のパターン間は $S_2$ (同位相で解像可能な距離)に離し、それ以外の逆位相のパターン間は $S_1$ (逆位相で解像可能な距離)という条件を与える。この方法によれば、いったん、シンボリックレイアウトやマスクレイアウトを作成してしまえば、人手を介すことなく矛盾のないマスクレイアウトを作成することが可能である。

#### 4.2 デバイスへの適用結果

コンパクション方式をメモリ周辺回路およびマイコンに適用した。

メモリ周辺回路はロジックブロックとそれらをつなぐ配線領域から構成される。それぞれのアルミ配線層にレベンソン法を適用した。レベンソン法の適用により、通常マス

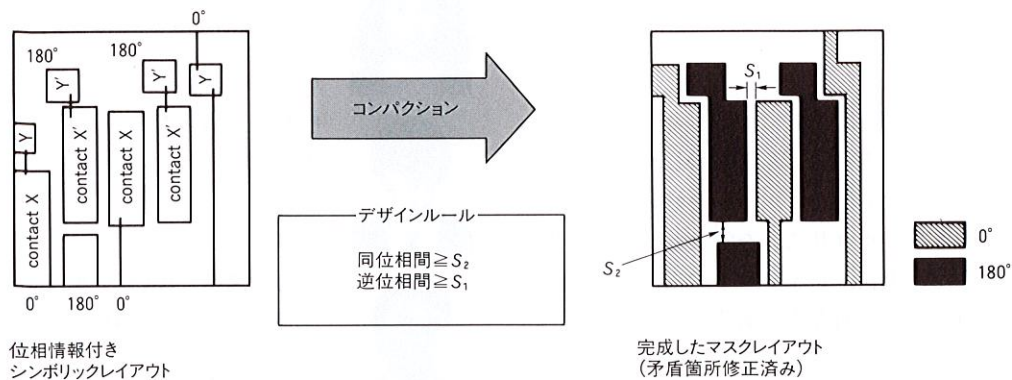


図3. コンパクトによるマスクレイアウトへの変換 シンボリックレイアウトをコンパクションを行い、マスクレイアウトに変換する。

Conversion of symbolic layout to mask layout using compactor

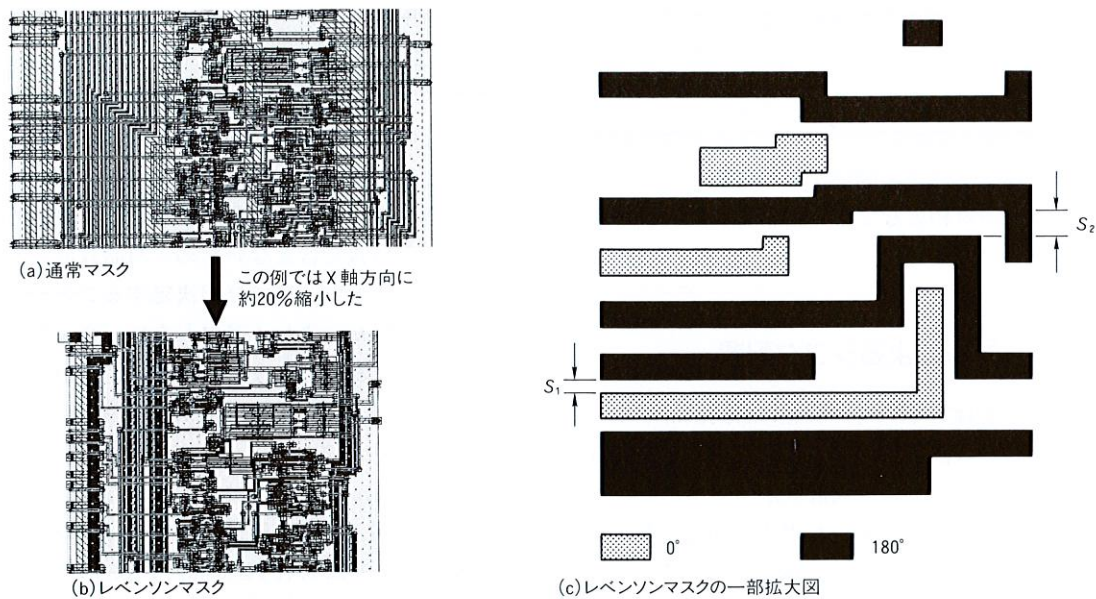


図4. コンパクション法によって設計したマイコンのレイアウトができた。拡大図(c)では、矛盾箇所は間隔が $S_2$ に広げられている。  
Layout of microcomputer chip design using compaction method

クの場合と比較して、ロジックブロックで平均6.5%、配線領域で平均19.9%の面積縮小効果があることを確認できた。

マイコンでは、デザインルールがプロセスの諸条件に依存し適切な値を設定することが困難であった。そのため、アルミ層のパターン間距離を解像可能な範囲で、レベンソン法により25%、50%、75%に縮めることができると仮定し、各条件下でコンパクション法を適用したときの面積縮小効果を調べた。この結果、通常マスクと比較して、平均でそれぞれ15.1%、11.6%、9.7%の面積縮小効果が見られた。結果の一例を図4に示す。

今回はアルミ層だけに適用したが、他の層にも同時に適用すれば、面積縮小効果が增大することが予想される。

## 5 あとがき

レイアウトの特徴および設計手法に対応したレベンソン型位相シフト配置CADソフトウェアを開発した。メモリコア回路に適用する対話設計法では、矛盾を修正しやすい箇所に発生させるようなアルゴリズムを考案し、設計効率を高めるくふうをした。現在、レイアウトの階層を保持した状態での処理(階層処理)を開発中である。

一方、コンパクション法では、これまで矛盾箇所のためにレベンソン法の適用が困難であると考えられてきたロ

ジックレイアウトでシフト自動配置を可能とした。コンパクション法により、メモリ周辺回路やマイコンで面積縮小効果を確認することができた。

## 文献

- (1) A. Imai, et al : 0.13  $\mu\text{m}$  Pattern Delineation Using KrF Excimer Laser Light with Phase Shifting Technology, Digest of Papers Microprocess '94, pp. 294-295(1994)
- (2) K. Ooi, et al : Computer Aided Design Software for Designing Phase-Shifting Masks, Jpn. J. Appl. Phys., **32**, pp. 5887-5891(1993)
- (3) K. Ooi, et al : Method of Designing Phase-Shifting Masks Utilizing a Compactor, Jpn. J. Appl. Phys., **33**, pp. 6774-6778(1994)



山元 和子 Kazuko Yamamoto

研究開発センターULSI研究所。  
位相シフト技術関連のパターンデータ処理技術の研究・開発に従事。  
ULSI Research Labs.



宇野 太賀 Taiga Uno

研究開発センターULSI研究所。  
位相シフト技術関連のパターンデータ処理技術の研究・開発に従事。  
ULSI Research Labs.



小山 清美 Kiyomi Koyama

研究開発センターULSI研究所主任研究員。  
リソグラフィデータ処理の研究・開発に従事。電子情報通信学会会員。  
ULSI Research Labs.