

浅井 博紀  
H.Asai

矢野 圭一  
K.Yano

岩瀬 暢男  
N.Iwase

画像、通信を含む情報量の多いマルチメディア機器に適した、多ピンで小型の窒化アルミニウム(AIN)ボールグリッドアレイ(BGA)パッケージを開発した。1.5~3 Wの消費電力の半導体素子を、フィンなし、自然空冷で使用可能である。従来のアルミナパッケージを置き換えるだけで、搭載機器の高性能化を達成できる。フリップチップ実装により小型化でき、低コストで薄型実装できる。シート寸法安定化、配線印刷の微細化、ビアホールの小径化により達成した。外形 $\square$ 21 mmの小型で、しかも入出力ピン数324の高密度実装型とするためキャビティアップ構造とした。AIN BGAは半導体素子の高機能化に適し、多ピン化にも容易に対応できる。

Toshiba has developed a small aluminum nitride (AlN) ball grid array (BGA) package that is capable of handling larger heat flux than the alumina type and provides a higher cut-off frequency than the quad flat package (QFP). The new package is applicable to 1.5-3 W power dissipation semiconductors without a fin and under natural convection cooling, and can directly replace conventional alumina packages, which will lower module costs.

The new package has been further miniaturized by various measures including the stabilization of sheet dimensions and the printing of a finer pattern. The package has a cavity-up configuration and provides higher I/O density: the size is 21 mm square and it has 324 I/O pads. The AlN BGA is a suitable package for use in recently developed power dissipation semiconductors with their increased number of leads and higher power.

## 1 まえがき

半導体素子の高速化、多ピン化は日進月歩の勢いで進んでいる。低電源電圧化などのくふうにより、単位周波数、単位ゲート当たりの消費電力は低下しているが、動作周波数の上昇、ゲート数の増大により、素子全体の消費電力は増加傾向にある<sup>(1)</sup>。これに伴い、半導体素子の動作信頼性確保の点から、パッケージにも高い放熱性が要求されている。

LSIパッケージの分野では、表面実装型への移行によりますます小型化が進み、なかでもQFP(Quad Flat Package)が多ピン対応パッケージの主流の一つとなっている。半導体素子の性能向上は、パッケージの多ピン化傾向に拍車をかけている。QFPのピン数も増加しており、実装面積の増大を避ける観点から、QFPリードピッチは、現在、0.5 mmピッチから0.4 mmピッチに移行しつつある。このため、QFPリードのコプラナリティ(平坦度)およびリードのスキュー(平行度)がより厳しいものになってきている。そして、ボードへの実装歩留りを低下させる原因となっている。

実装歩留りを確保しつつ、より小さな外形で、多ピン化に対応したTCP(Tape Carrier Package)およびBGAパッ

ケージが活用されている。特にBGAは、マトリックス状の bumps 配列により、TCPよりいっそうの小型化ができる特長をもっている。すでにプラスチックやアルミナなどで実用化され、パソコン、ワークステーションなどでその特長を生かし始めた<sup>(2)</sup>。

BGAはQFPに比べ、同一サイズ、同一ピン数でI/Oピッチを2~3倍(1.00 mm, 1.27 mm)へと広げられる、スキューの問題はなく実装作業がしやすいために実装歩留りが向上する、半導体素子とマザーボードの距離を短くするために電気的な特性が向上するといった利点がある。パッケージサイズを大型化することなく多ピン化に対応でき、しかも電気特性を向上できるため、パッケージのBGA化は今後ますます進むものと予想される。

このようにBGAの多くの利点に対し、さらなる多ピン化、高速化そして高放熱化が求められるようになった。プラスチックBGA、アルミナBGAでは、1.5 Wを超えるような半導体素子を実装すると、金属製ヒートシンクや放熱ファンが必要になる。システムの小型化、低コスト化を考慮すると、半導体素子の消費電力の向上に対し、フィンなし、無風で使用できることが望ましい。当社では、材料にAINを使



用した BGA パッケージを開発した。

ここでは、開発したパッケージの特長およびそれを支える技術について紹介する。

## 2 AIN BGA パッケージ

### 2.1 パッケージ構造

AIN は高熱伝導性で熱膨張率が半導体素子に近いことから、チップとパッケージはフリップチップ実装しても実使用時の信頼性は低下しない。フリップチップ実装により、パッケージの小型化と高速化を達成する一方、発熱密度の上昇に対しては、AIN の熱伝導率をより高くすることで対応した。パッケージは、より高い実装密度に対応するためキャビティアップ構造を採用した。

図 1 に基板外観および図面を示す。パッケージは外形サイズ  $\square 21.0 \text{ mm}$ 、フリップチップ搭載エリアは  $\square 8.7 \text{ mm}$  である。チップ周辺に接続パッドを千鳥格子に配している。パッドピッチは  $250 \mu\text{m}$  で 3 列で構成され、パッドサイズは直径  $175 \mu\text{m}$  とし、フリップチップ実装に対応させている。ボードとの入出力側端子数は 324、ピッチは  $1.00 \text{ mm}$  である。

チップとパッケージの接続はんだバンプで行われることから、導体最表面の金めつき層は  $0.1 \mu\text{m}$  以上の薄めつきとしている。フリップチップ実装であるため、チップ実装部分

であるパッケージ基板のコプラナリティを  $15 \mu\text{m}$  以下に抑えた。パッケージの構成層数は、電源層、グランド層、信号層の合計導体 5 層で構成されており、厚さ  $1.2 \text{ mm}$  である。

### 2.2 放熱特性

従来のアルミナパッケージでは、素子の消費電力の向上には、そのレベルに応じて、放熱フィンの実装やタングステン-銅複合金ヒートシンクにより熱を直接ヒートシンクへ逃がすキャビティダウン構造で対応している。このため、よけいな部品コストの発生、またはパッケージ直下に入出力パッドを設けることができず、パッケージサイズが大型化することによる実装密度の低下が生じていた。

開発した AIN パッケージは熱伝導率が  $190 \text{ W}/(\text{m} \cdot \text{K})$  とアルミナの 10 倍以上の値をもっている。パッケージ本体が高熱伝導率であるため、素子から発生した熱をパッケージを経由して、フィンおよびマザーボード側の両方向へ逃がすことが容易である<sup>3)</sup>。したがって、熱経路長が長くなり、放熱特性的にはやや不利となるキャビティアップ構造のパッケージでも、両面放熱の特長を利用することで、十分な放熱性を確保できる。

開発したパッケージの熱抵抗は、パッケージにはんだボールを接合後、Fe-Ni-Co 製リッドを用い、プリント基板 ( $\square 100 \text{ mm}$ 、6 層) に搭載し、フィンなし、自然空冷下で測定

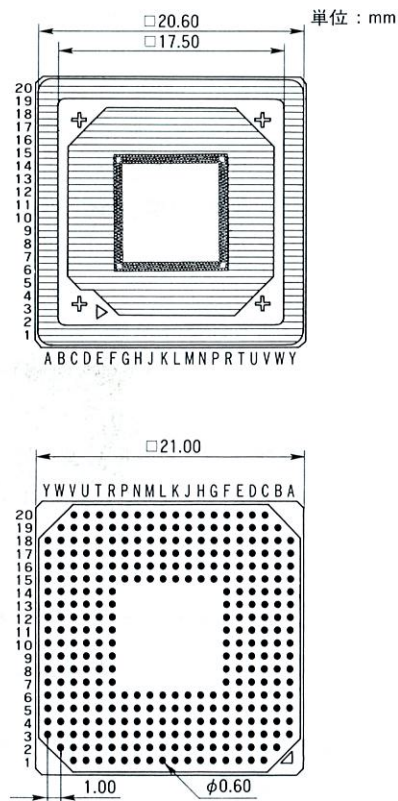
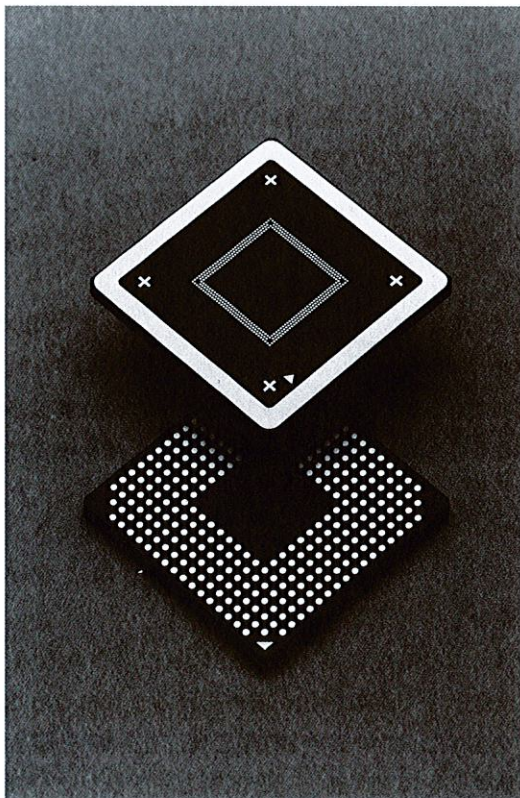


図 1. 324 ピン AIN BGA 用基板 熱伝導率は  $190 \text{ W}/(\text{m} \cdot \text{K})$  である。フリップチップ実装部は、ペリフェラルに千鳥格子状に配置している。

AIN BGA package with 324 I/O pads



したところ、チップサイズ $\square 8\text{ mm}$ の半導体素子に対して、 $17^\circ\text{C}/\text{W}$ の低熱抵抗を実現した。同一サイズのアルミナBGAを用いて測定したところ、 $30^\circ\text{C}/\text{W}$ の熱抵抗を示した。このように、AlN BGAパッケージを用いれば、消費電力 $1.5\sim 3\text{ W}$ クラスの半導体素子に対しても、従来のアルミナパッケージを置き換えるだけで、フィンなし、無風状態で使用でき、搭載機器の高機能化を小型・薄型のまま実現できる。

### 2.3 小型化技術

高速動作性能を向上させるには、フリップチップによるワイヤレス化のほか、パッケージ内部での配線長さを短くすることが効果的である。このため、パッケージをより小型化し、電気特性を向上させることが重要となる。開発したパッケージでは、微細配線印刷をはじめとする小型化要素技術を駆使している。図2に今回開発した配線印刷および従来の配線印刷の実施例を示す。導体ペーストの改良や印刷条件および印刷方法の最適化により、従来のAlNパッケージで $120\ \mu\text{m}$ 幅のラインを $60\ \mu\text{m}$ 幅に半減化し、ラインピッチ $120\ \mu\text{m}$ を達成する技術を開発した。

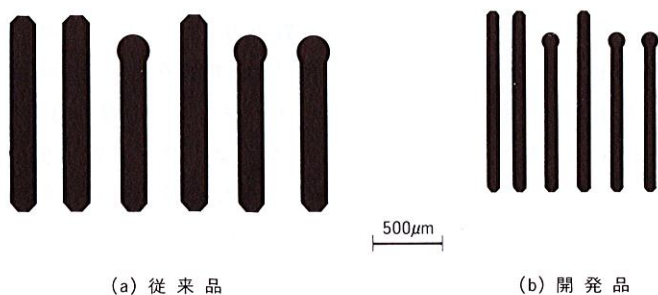


図2. AlN BGAパッケージの配線印刷 従来パッケージの配線印刷に比べ、約1/2の配線幅、ランド径で印刷されている。

Comparison of printing patterns of conventional AlN package and newly developed package

グリーンシート成形技術の改良により、シート変形量を従来のシートの1/3以下に低減するシート技術を開発した。このシートにより、積層時のシート間相互の位置合わせ精度が向上し、従来 $200\ \mu\text{m}$ あったランドーライン間距離を $120\ \mu\text{m}$ 以下に低減することができた。さらに、層間接続用のビアホール径も従来の $160\ \mu\text{m}$ から $80\ \mu\text{m}$ に半減させ、ビアホールの間隔も $450\ \mu\text{m}$ ピッチから $250\ \mu\text{m}$ ピッチへと狭ピッチ化させた。小型化技術は、多数個取り量の増大による低コスト化だけでなく電気特性の向上にも貢献する。電気特性の向上策として、信号配線上からスタブ(分岐線)をなくすことがあげられる。今回開発したパッケージは、電気特性の向上のため、内部にスタブをもたない構造とした。

### 2.4 電気特性

開発したパッケージは、フリップチップ実装でボンディングワイヤがないため、インダクタンスを小さくできる。したがって、信号通過波形の鈍りを軽減できる。一方、QFPでは長いリード線およびワイヤボンディング接続のため、信号通過波形がBGAと比べ鈍りやすくなる。

図3に、グラウンドを強化して片側隣接線両端をグラウンドにし、もう一方の隣接線両端を開放状態にした208ピンQFPの最短リードの信号通過波形(実測値)を示す。また、あわせて今回開発したパッケージの、Sパラメータ実測値からTDR(Time Domain Reflectometry)変換したシミュレーション波形を示す。測定は電源側、負荷側ともに $50\ \Omega$ 系で行った。この場合、配線両端に特性インピーダンス $50\ \Omega$ のプロブを用いた。 $400\ \text{MHz}$ クロック信号における波形を比較すると、BGAパッケージのほうが立上がり時間が短く、鈍りが少ないことがわかる。

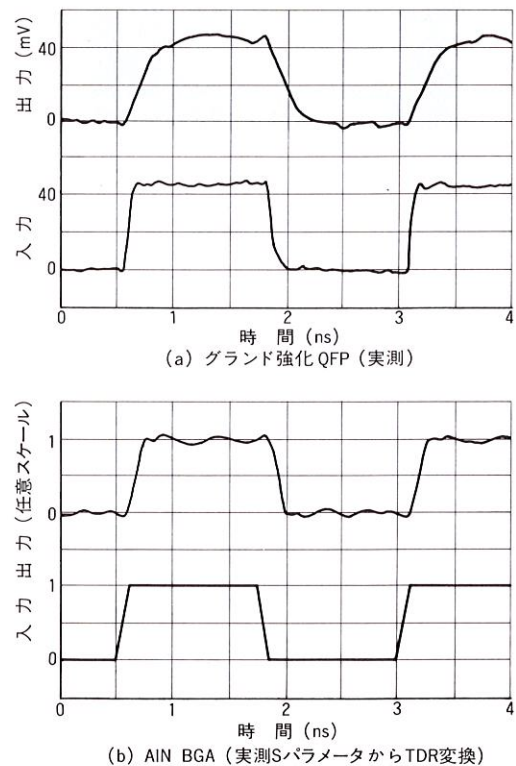


図3. BGAパッケージの信号通過波形 BGAとQFPの通過波形を比較すると、BGAのほうが信号の立上がり時間が短く、鈍りも小さいことがわかる。

Transmission waveforms of AlN BGA package

## 3 パッケージの接続信頼性

作製したパッケージにはんだボールを実装後、ボードに接合した状態を図4に示す。はんだボールを搭載するパッドサイズは直径 $0.6\ \text{mm}$ で、はんだボール材に高融点はんだを、また接合用はんだペースト材に共晶はんだを使用してい



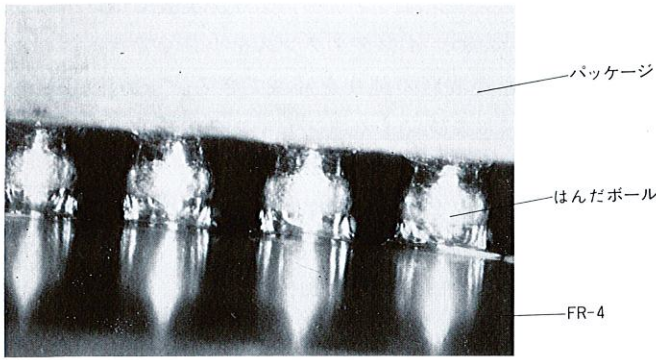


図4. AlN BGAの実装断面 FR-4に324ピンAlN BGAパッケージを実装した。高融点はんだボールをはんだがぬらして接合している。

Cross-sectional photograph of AlN BGA package after being mounted on FR-4

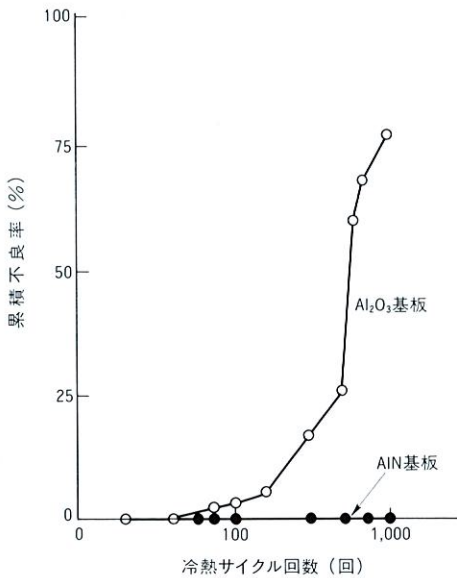
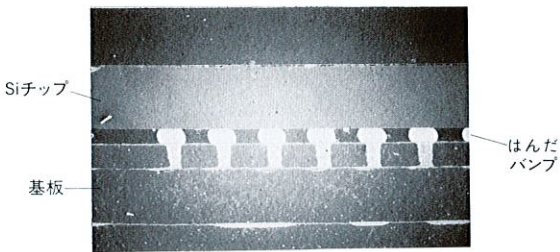


図5. 各種基板上にSiチップを搭載したときの冷熱サイクル試験結果 SiチップとAlNは熱膨張率が近いのでAlN基板上で接続部は破損しなかったが、Al<sub>2</sub>O<sub>3</sub>基板上では熱膨張率差のため、接続部が破損した。

Cumulative failure rate of Si chips on Al<sub>2</sub>O<sub>3</sub> and AlN substrates in thermal cycle test

る。ボールを接合した状態ではんだせん断強度を測定すると12.7~15.7 Nあり、強固な接合が得られている。

接続信頼性は、AlN BGAパッケージにはんだボールを接合し、それをFR-4(ガラス布基材エポキシ樹脂基板)に実装したものを、冷熱サイクル試験にかけたときの電気抵抗変

化により測定した。試験温度条件は5℃(30分)―室温(5分)―105℃(30分)とした。その結果、700サイクルまで接合不良がなかった。800サイクル以降で発生した接続部の破壊は、はんだで生じていた。AlN BGAは民生品に使用できる十分な接合信頼性レベルが得られている。また、パッケージとFR-4の間に樹脂を注入することで、1,200サイクルまで故障なく接合することが可能であった。

チップとパッケージとの接続信頼性では、フリップチップ実装の高い接続信頼性が求められる。AlNの熱膨張率はシリコンの熱膨張率に近いので、チップとパッケージの接続信頼性は高い。図5に、AlNおよびアルミナ多層基板に9mmの半導体素子を実装し、-40℃(30分)―室温(5分)―125℃(30分)の冷熱サイクル試験を実施したときの結果を示す。アルミナが73サイクルで不良が発生したのに対し、AlNでは、1,000サイクル経た後でも不良発生は認められなかった。AlNは、アルミナと比べ、非常に良好なフリップチップ接続信頼性をもっている。

#### 4 あとがき

小型化、多ピン化、高速化そして高消費電力化に同時に対応するパッケージを開発した。消費電力1.5~3Wの半導体素子を、フィンなし、無風で使用できる特長をもっていることを示した。従来のアルミナパッケージでは、消費電力1.5~3Wに対応するためには、フィンおよびファンの余分な部品が必要になることを考えると、AlNが使用される領域が、今後ますます増えてくるものと期待している。

#### 文献

- (1) 日経マイクロデバイス, 1995年3月号, pp.52-54
- (2) 日経マイクロデバイス, 1994年3月号, pp.58-64
- (3) 岩瀬暢男, 他:窒化アルミニウムパッケージ, 東芝レビュー, 48, 5, pp.395-398(1993)



浅井 博紀 Hironori Asai

1985年入社。窒化アルミニウムパッケージの開発に従事。現在、材料部品開発・試作センター 開発・試作第一担当主務。

Materials & Devices Development Center



矢野 圭一 Keiichi Yano

1987年入社。窒化アルミニウムパッケージの設計に従事。現在、材料部品開発・試作センター 開発・試作第一担当主務。

Materials & Devices Development Center



岩瀬 暢男 Nobuo Iwase

1970年入社。窒化アルミニウムパッケージの開発に従事。現在、材料部品開発・試作センター 開発・試作第一担当部長。

Materials & Devices Development Center