

バンブ高さ制御機能付きフリップチップボンダ

Flip Chip Bonder with Bump Height Control Function

安藤 鉄男
T. Ando

池谷 之宏
Y. Ikeya

小松 哲郎
T. Komatsu

フリップチップ実装は、バンブ電極を介して IC チップを直接基板に接続するためにベアチップの高密度実装に適している。今回、IC チップおよび基板の熱膨張係数の差に起因するバンブへの熱応力の緩和を目的に、バンブ高さを制御できるフリップチップボンダを開発した。

開発した装置は、ツール加熱中のボンディングヘッドの熱膨張量を計測しツール高さを補正することで、ツール高さ合せ精度 $\pm 5\mu\text{m}$ を実現した。これにより、接合条件を適正化することで、円柱形状など任意のバンブ接合部を得ることができた。

Flip chip technology has advantages over high-density chip-on-board (COB) type assembly. In order to reduce thermal stress on bumps caused by mismatches in the coefficient of thermal expansion between the chip and the substrate, we have developed a flip chip bonder with a bump height control function.

Bonding accuracy within $\pm 5\mu\text{m}$ height has been achieved by correcting for the tool expansion under heating. Flip chip bonds with any bump shape including cylindrical shape can be obtained to optimize the bonding conditions.

1 まえがき

フリップチップ実装は、半導体素子にバンブ電極を形成し、バンブを介して基板と接合する方法である。そのため、半導体素子を基板に直接実装するベアチップ実装方式では、ワイヤボンディングによる COB (Chip On Board) 法、TAB (Tape Automated Bonding) 法に比べ、実装面積を少なくできると同時に接続配線長を短くでき、信号伝送速度を速くできるなどの利点がある。

これまで、フリップチップ実装は主に高速演算処理を必要とする大型計算機などに用いられてきたが⁽¹⁾、最近では、高密度の半導体実装技術を必要とするパソコンや携帯電話などの小型情報機器にも応用されてきている。

フリップチップの実装形態では、IC チップをバンブ電極で支える構造のため、機器の発熱により IC チップと基板が熱膨張し、両者の熱膨張差はそのままバンブに熱応力として作用する。特に IC チップの大型化、電極の微細化に伴いこの熱応力の問題は無視できなくなり、接合部の長期信頼性にかかわる重要な問題になってきている。バンブに掛かる熱応力を軽減するには、IC チップと基板の間に樹脂を充填(てん)させ熱応力を分散させる方法^{(2),(3)}が提案されている。

また、はんだバンブを使用した場合に接続後のバンブ形状ははんだの表面張力により太鼓状になるが、IC チップと基板

の間隔を広げ、バンブをより高くすることで、バンブに掛かる熱応力を軽減できるというシミュレーション結果も出ている⁽⁴⁾。この方法は応力緩和効果に加え、バンブが横方向に広がらないため接続の狭ピッチ化にも有効であるが、はんだのセルフアライメント効果が期待できないため、高精度の位置合せを必要とする。

そこで、フリップチップ実装のバンブ接合部の応力緩和および接続微細化を目的に、バンブ高さ制御および高精度な位置合せができるフリップチップボンダを開発した。ここでは、開発した装置の概要および装置の特長であるバンブ高さ制御機能、さらに装置性能について評価した結果を紹介する。

2 フリップチップボンダ

2.1 装置概要

図 1 に開発したフリップチップボンダの外観を、図 2 に装置の構成を示す。

この装置は、次の動作手順で自動ボンディングを行う。

まず、ボンディングステージ上の基板の位置を基板認識カメラにより検出し、ディスペンサにより基板のボンディング箇所にはフラックスを塗布する。次に IC 反転部のピックアップによりトレー上の IC チップを吸着し、これを反転する。さらに、IC チップを下に向けた状態でボンディングツールに吸着



図1. 開発したフリップチップボンダ 半導体チップと基板の電極を高精度に位置合わせして接合する装置である。

Flip chip bonder

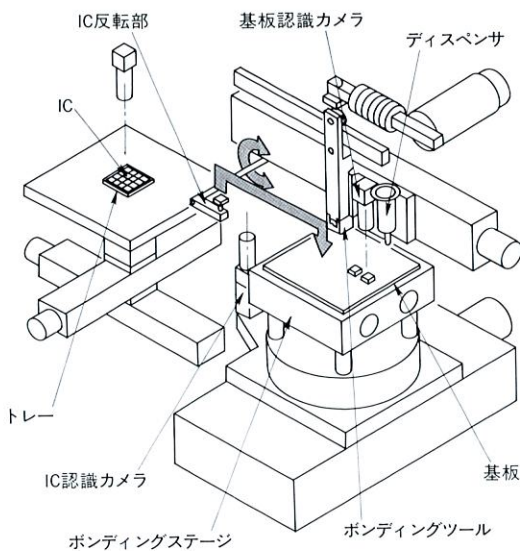


図2. フリップチップボンダの構成 半導体チップおよび基板を個別のカメラで認識し、高精度な位置合わせを行う。

Schematic diagram of flip chip bonder

保持させる。最後に IC 認識カメラにより下方から IC チップの位置を検出し、IC チップおよび基板の XYθ 方向の位置を合わせ、加圧、加熱することにより、IC チップと基板を接合する。

表1に装置の主な仕様を示す。

2.2 バンプ高さ制御機能

バンプ高さ制御は、はんだバンプを溶融し、IC チップと基板の間隔を調整した状態ではんだを凝固させて行う。

図3に装置のボンディングヘッドの構成を示す。

ボンディングヘッドは、ツールの上下動および加圧を行う

表1. フリップチップボンダの仕様

Specifications of flip chip bonder

対象チップサイズ	□4 mm~20 mm	
チップ供給形態	チップトレイ	
対象トレイサイズ	2, 3, 4 インチ	
対象基板サイズ	□30 mm~150 mm	
ボンディング荷重範囲	1 N~294 N	
加熱方式	ツール	パルスヒート
	基板ステージ	コンスタントヒート
位置合せ精度	±7 μm	
装置寸法	1,000(W)×1,200(D)×1,750(H)	
その他の機能	バンプ高さ制御機能 フラックス塗布機能 接合雰囲気形成機能	

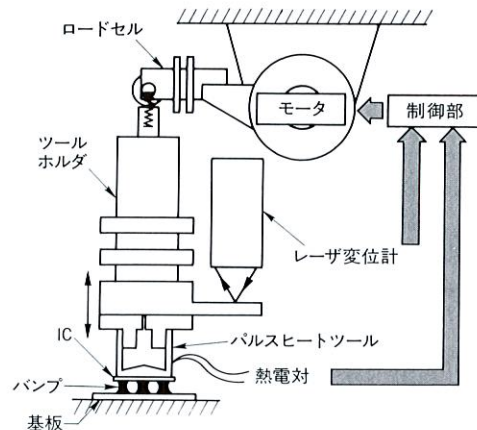


図3. ボンディングヘッドの構成 ツールホルダ部およびパルスヒートツールの熱膨張量を計測し、ツール高さを補正してツール先端位置を一定に保つ。

Structure of bonding head and tool height control method

モータ、荷重を測定するロードセル、ツールを保持するツールホルダ部、IC チップを加熱冷却するパルスヒートツール、ツールホルダ部の高さを測定するレーザ変位計、ツール温度を測定する熱電対で構成される。

ツール加熱方式にパルスヒートツールを採用した理由は、短時間にバンプの溶融、凝固を行うためである。

フリップチップ接続時のバンプの高さは、通常数十 μm のため、バンプ高さを制御するにはミクロンオーダーでツール先端の位置を制御する必要がある。しかし、共晶はんだ(融点: 183°C)を溶融させるにはツール自身を 200°C 以上に加熱する必要があり、ツール自身の熱膨張を無視することはできない。そこで、この装置ではレーザ変位計で測定したツールホルダ部の熱膨張量と、パルスヒートツール部の熱膨張量を計測し、ツール高さを補正するようにした。パルスヒートツール部の熱膨張量については、あらかじめツール温度と熱膨張量の関係を測定しておき、ツール温度から熱膨張量を算出できるようにした。

図4は、バンプ高さ制御のためのツール温度、ツール変位

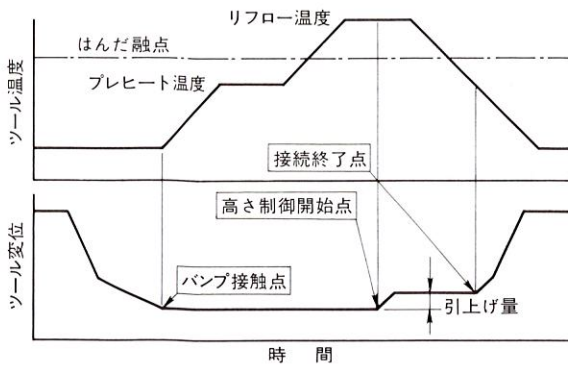


図4. バンプ高さ制御のためのタイミングチャート はんだ熔融状態でツールを上昇させた後、この状態を保持したままバンパを凝固することで、バンパ形状を制御する。

Timing chart for bump height control

のタイミングチャートである。ICチップと基板の位置決めが完了した後、ツールを降下させ、ICチップ上のバンパと基板が接触した際の荷重立上りを検出する。この時点からツール加熱を開始し、はんだ融点以下のプレヒート温度に一定時間保持しICチップ全体を加熱する。次にリフロー温度に加熱してはんだバンパを熔融する。ここで、ツールを所定の量だけ引上げてバンパの高さを制御する。最後にバンパの形状を維持した状態でツールを強制冷却し、バンパを凝固させボンディングを終了する。

3 評価

3.1 試料および接合条件

装置評価および接合評価に使用したICチップおよび基板の外観を図5に、ICチップおよび基板の仕様を表2に示す。

対象ワークの特長は、多ピン狭ピッチ(832ピン、80 μm ピッチ)であることと、接合時のバンパ高さを稼ぐため、ICチップには50 μm の高いはんだバンパを設けたことである。またICチップを基板に接続した後、バンパ電極の電気的接続状態を調べられるようにした。

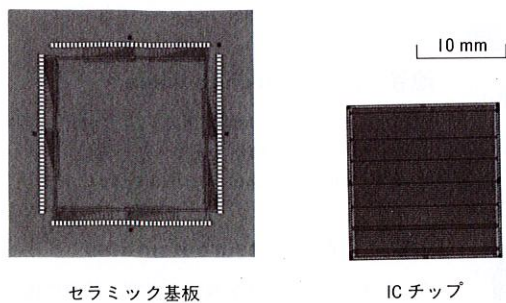


図5. ICチップおよび基板 832ピン、80 μm ピッチの実験試料。
Test specimens for fine-pitch flip chip bonding: ceramic substrate (left), IC chip (right)

表2. ICチップおよび基板の仕様
Specifications of IC chip and ceramic substrate

	ICチップ	基板
ワークサイズ	□ 17.5 mm×0.63 mm ^t	□ 28 mm×2.1 mm ^t
ワーク材質	シリコン	アルミナ
電極数	832	832
電極サイズ	□ 50 μm ×50 μm ^t	□ 50 μm ×5 μm ^t
電極ピッチ	80 μm	80 μm
電極材質	共晶はんだ	共晶はんだ

表3. 接合条件

Experimental bonding conditions

ツールプレヒート温度	150 °C
ツールリフロー温度	250 °C
プレヒート時間	15 s
リフロー時間	15 s
ツール引上げ量	20 μm
基板温度	150 °C

接合条件を表3に示す。

3.2 装置評価

まず、ボンディングツールの高さ制御特性を測定した。ここでは、ボンディングツールを実際の接合条件で加熱し、ツール先端の高さをレーザ変位計で測定した。測定結果を図6に示す。ツール加熱・冷却中のツール先端の変位はほとんど変化せず、 $\pm 5 \mu\text{m}$ の範囲で安定していることがわかった。

次に基板に対するICチップの位置決め精度を測定した。測定方法および結果を図7に示す。精度測定のためにマスタ基板を準備した。マスタ基板には、ICチップ対角のバンパ電極に対向する位置に、バンパサイズより小さい数 μm 高さのターゲットマークを設けた。このターゲットマークにバンパを

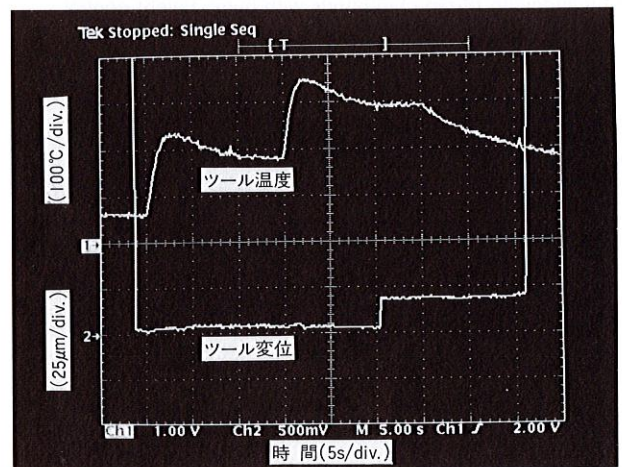


図6. ツール高さ制御の安定性 ツール温度が刻々変化している状態でも、ツール先端は一定の位置を保持している。

Stability of tool height control under gradual heating

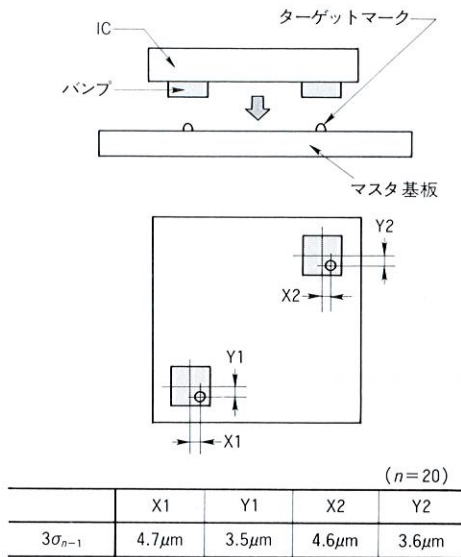


図7. ICチップの位置決め精度測定方法および測定結果 バンプをマスタ基板に押しつけ、バンプに転写された圧痕の中心とバンプ中心のずれを測定する。

Measurement of alignment accuracy

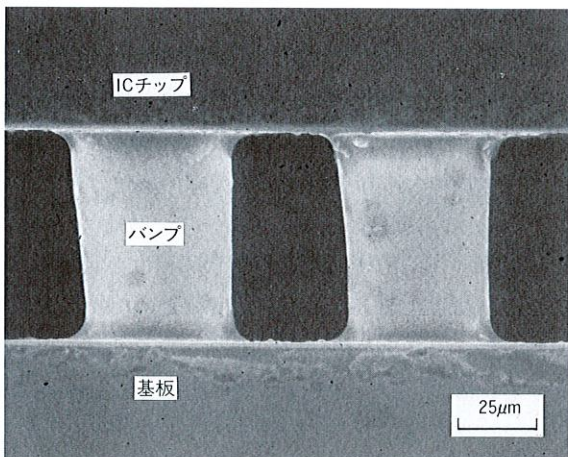


図8. 高さ制御したバンプ接合部のSEM写真 ICチップと基板の間隔を広げることでバンプに掛かる応力を軽減できる。

SEM micrograph of flip chip bonds with bump height control

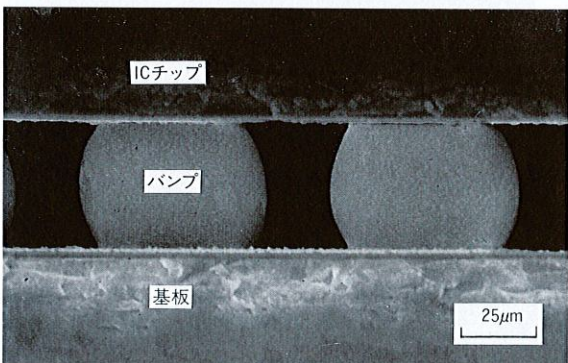


図9. 通常リフロー方式によるバンプ接合部のSEM写真 はんだの表面張力によりバンプは太鼓形状になる。

SEM micrograph of flip chip bonds with conventional reflow

押し当て、バンプに転写された圧痕(こん)の位置を工具顕微鏡で測定し、装置の位置決め精度を測定した。

この結果から、装置の総合位置決め精度 ($3\sigma_{n-1}$) は $\pm 5.9\mu\text{m}$ であることがわかった。

3.3 接合評価

最後にICチップと基板を接合し、接合状態を走査型電子顕微鏡 (SEM) で観察した。接合に際しRA (Activated Rosin) タイプのフラックスを使用した。サンプルの接合部を図8に示す。写真からわかるとおり、はんだバンプの表面酸化はなく、円柱状にバンプが形状制御されていることがわかる。参考のため、図9に通常リフロー方式の接合部外観を示す。

また、デジタルマルチメータを用い電気的な接続状態を測定した結果、所定の抵抗値を示し良好なバンプ接続ができていることがわかった。

4 あとがき

フリップチップボンディングの多ピン、狭ピッチ化および接続高信頼化を目的に、バンプの高さ制御ができるフリップチップボンダを開発した。開発した装置は加熱、冷却時のツール高さ合わせ精度 $\pm 5\mu\text{m}$ 、ボンディング位置精度仕様 $\pm 7\mu\text{m}$ を達成した。

フリップチップは情報機器の小型化、高機能化には不可欠な実装技術である。今回開発した装置を各種高密度実装製品の組立て設備として応用展開していく予定である。

文 献

- (1) P. A. Totta, R. P. Sopher: SLT Device Metallurgy and its Monolithic Extension, IBM J. RES. DEVELOP., May, pp.226-238 (1969)
- (2) 曾我太佐男, 他: フリップチップ実装の高信頼化に及ぼす樹脂補強効果, 電子情報通信学会論文誌C-II, J73-C-II, 9, pp.516-524 (1990)
- (3) 塚田 裕: SLC/FCA 実装技術, SHM 会誌, 9, 2, pp.18-26 (1993)
- (4) 佐藤了平, 他: IC・LSI 微細はんだ接続部の最適接続形状制御, 日本金属学会会報, 23, pp.1004-1013 (1984)

安藤 鉄男 Tetsuo Ando



1983年入社。半導体実装技術の研究・開発に従事。現在、生産技術研究所実装技術開発センター主務。
Manufacturing Engineering Research Center

池谷 之宏 Yukihiro Ikeya



1983年入社。半導体実装技術の研究・開発に従事。現在、生産技術研究所実装技術開発センター主務。
Manufacturing Engineering Research Center

小松 哲郎 Tetsuro Komatsu



1988年入社。半導体実装技術の研究・開発に従事。現在、生産技術研究所実装技術開発センター。
Manufacturing Engineering Research Center