

# 高直流耐圧 GTO サイリスタ

## High DC Blocking Voltage Type GTO Thyristors

松田 秀雄  
H. Matsuda

藤原 隆  
T. Fujiwara

西谷 和展  
K. Nishitani

電気鉄道用のモータドライブや電力変換装置に適用されている GTO (Gate Turn Off) サイリスタ (以下、GTO と略記) 方式の電圧型インバータ回路において、GTO に印加されるオフ時の直流電圧は、通常その定格交流耐電圧 ( $V_{DRM}$ ) の  $1/2$  以下で使用されるのが一般的である。

4,500 V 定格の GTO の場合、オフ電圧が従来の 2,250 V を上回る 3,000 V まで許容された 4,000 A および 3,000 A -4,500 V の高直流耐圧 GTO を開発、製品化した。この GTO は、ハイパワーのインバータ、電力変換装置の小型・軽量化、高信頼化に役立つ。

Generally, a 4,500 V rated-voltage gate turn-off thyristor (GTO) used in voltage-source type inverter equipment has less than half of 4,500 V applied to it as a DC off-state voltage. This is because there is a probability of failure from the influence of cosmic rays if a high DC off-state voltage is applied.

We have developed high DC blocking voltage type GTOs which can withstand a 3,000 V DC off-state voltage, with a 4,500 V rating and peak turn-off currents of 4,000 A and 3,000 A, respectively.

### 1 まえがき

電気機関車や電車のモータ駆動をはじめとして GTO を使用したインバータ装置は電気鉄道の分野で幅広く採用されている。また、MVA 級以上の電力送配電、産業用各種インバータ装置においても GTO が応用されている。

これらインバータ装置のほとんどは電圧型であり、そのスイッチング素子である GTO には、そのオフ期間において直流のオフ電圧が加えられる。この直流電圧は、GTO が 4,500 V 定格の場合に 2,250 V 以下での使用を推奨しており、一般的には 1,500 V から 2,250 V の間で使われている。

しかし、近年インバータの直流電圧を 2,600 V から 3,000 V へ引き上げ、装置の出力を向上する例があり、そのためには 6,000 V 定格の GTO を適用するか、従来の 4,500 V の GTO を 2 個直列で使用するしかなかった。いずれの場合も装置の発熱損失が大幅に増えたり、素子個数が増えてしまう欠点がある。また、従来の 4,500 V の GTO を 3,000 V 直流オフ電圧で使用すると、宇宙線の影響により素子がある確率で破壊する可能性が高くなることもあり<sup>(1)</sup>適用できない。

そこで、4,500 V 定格でも従来の 6,000 V 定格並みの直流オフ電圧で実使用でき、素子のスイッチングとオン電圧による発熱損失も従来の 6,000 V の GTO より大幅に低減した高直流耐圧 GTO を開発、製品化した。

製品は、定格 4,500 V-3,000 A-電極直径 75 mm, 4,500 V

-4,000 A-電極直径 75 mm と 85 mm の計 3 品種である。ここでは、これら製品の特徴と宇宙線による破壊現象について紹介する。

### 2 直流オフ電圧印加時の GTO 破壊現象

GTO のゲート端子をカソード端子と短絡し、室温で直流 4,500 V を印加すると、10~100 h 程度で漏れ電流が増加するなど予兆なく突然アノード-カソード間が短絡破壊する現象が、ある条件下の試験で確認された。

試験では、3,000 A-4,500 V、電極直径 75 mm の GTO 11 個を図 1 に示す回路で、直流 4,500 V ( $\pm 1\%$ ) のオフ電圧を印

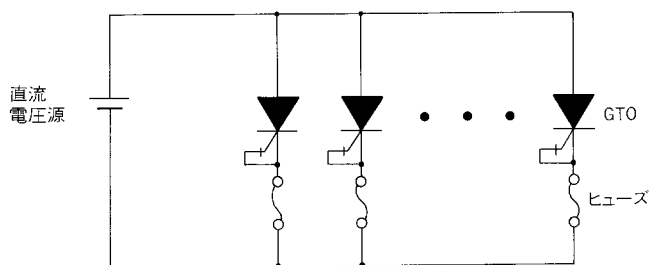


図 1. 直流電圧印加試験回路 ゲート端子とカソード端子を短絡した GTO を 10~50 個並列にして、直流電圧を印加する。

DC blocking voltage test circuit

加した。その結果、8 h後に1個目、11 h後に2個目と短絡破壊し、11個目は110 h後に破壊した。この破壊の時間推移をワイブル確率紙に平均ランク法<sup>(2)</sup>でプロットすると、図2に示すように形状パラメータ  $m=1$  となり偶発現象であることがわかった。

また、破壊の瞬間のアノード電流と電圧をモニタしたところ、図3に示すように10 nsオーダで急激に短絡状態となり、直前のアノード電流(漏れ電流)の増加は観測されていない。

GTO素子が短絡破壊した箇所はSiペレット内の一点であり、その場所はゲートやカソードの配置とは相関なくランダムであった。

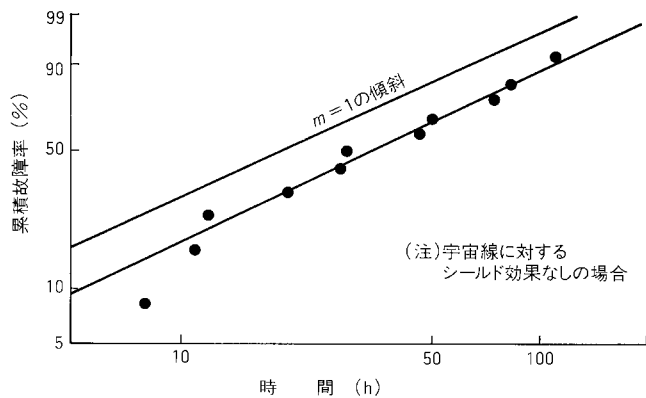


図2. GTO(従来品)の直流4,500 V印加時の故障発生時間推移 故障の発生は偶発モードである。

Weibull plot of 4,500 V DC blocking voltage failure rate of normal model GTO

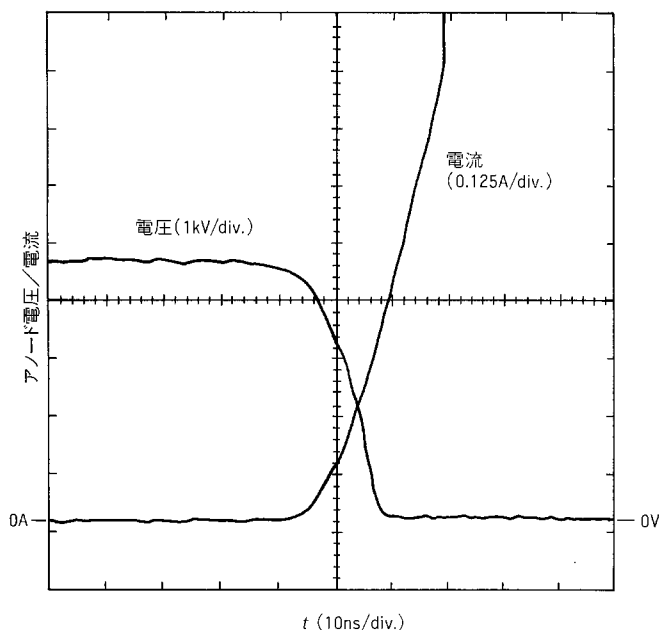


図3. 破壊時のアノード電圧と電流波形例 約20 nsで電圧4,700 Vが0 Vに降下している。

Example of anode voltage and current waveforms at DC blocking voltage failure

ムであった。

このGTOの直流4,500 Vでの推定故障率は110 hの時点で約  $8.2 \times 10^6 \text{Fit}$  ( $10^6$ 動作時間当たりの故障率)であった。同様な試験を3,000 V~4,300 Vの間でおのおの20~100個を最大10,000 h試験したところ、図4に示すように直流3,000 Vでの推定故障率は4,500 Vの場合の約1/300であった。実使用領域である1,500~直流2,250 Vについては、予測されるFit数からみて10万~100万hないし数千個のGTOを必要とするため確認していない。しかし、直流2,250 V電圧以下でのオフ電圧印加中の破壊現象が報告されていないため非常に低い0に近い故障率であると考えられる。また、実際には直流オフ電圧の印加デューティは平均50%前後であることから、このような試験で得られる推定故障率をはるかに下回っていると考えられる。

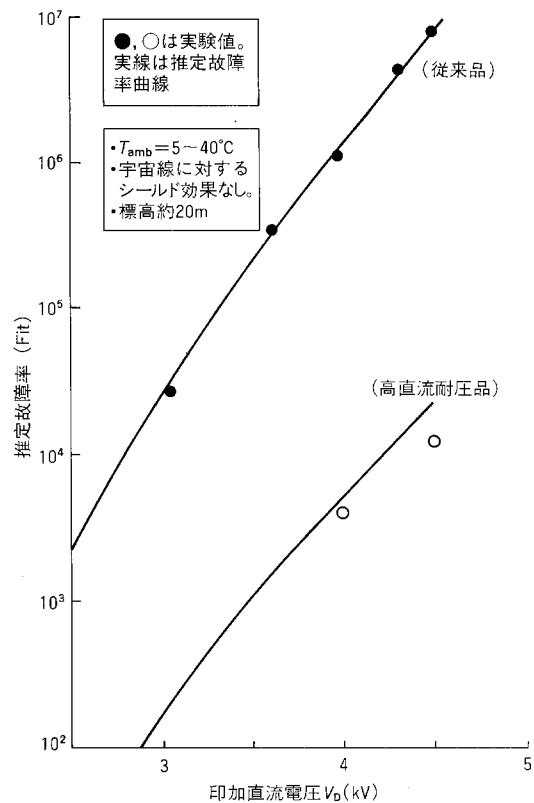


図4. 直流電圧印加時の推定故障率と試験結果 故障率は直流印加電圧の値に強く依存している。改善された新型GTOの故障率は、従来の1/100以下となっている。

Test results and failure rate estimation for condition of continuous DC blocking application

### 3 GTOが短絡破壊する原因

この破壊現象の発生確率は、印加される直流電圧値に強く依存するが、試験回路の設置環境によってもその発生確率が大幅に変わる。図5にその例を示す。試験回路をビルの屋上

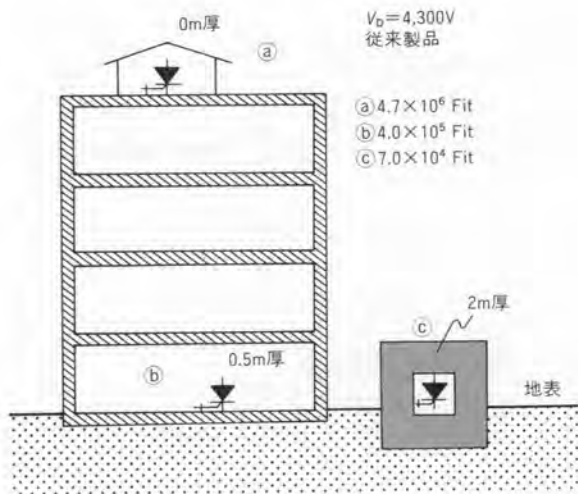


図5. コンクリートシールドと故障率 コンクリート壁でGTOを覆うと故障率が1けた以上小さくなる。

Dependence of failure rate on concrete wall thickness

のプレハブ建屋内に設置（前述試験の条件）した場合①、四階建て鉄筋コンクリートビルの1階②、そして周囲を2mのコンクリートで覆われた部屋③の3条件で直流4,300Vを印加、試験した。その結果、故障率は試験個数20~10個、試験時間600~2,000hで①の推定故障率に対して②は約1/10、③は約1/70と差が確認された。

これら試験結果から、破壊要因は電気回路、半導体素子本体ではなく“外来要因”であると推定、それを宇宙線<sup>(3)</sup>に含まれるプロトンや中性子などが関与していると考えた。

オフ電圧が印加されたGTOの空乏層内に、あるエネルギーのプロトンや中性子が飛び込み、半導体シリコンと弾性散乱を生じSiがイオン化する、またプロトンや中性子がSiと核反応を起こしMgなどの重イオンを生ずることがある。これらのイオンにより空乏層内に電子正孔対が発生し、それが印加されている電圧に引っ張られドリフト電流となる。この電流はGTOペレット内のごく小さい面積に流れるため、局所的に

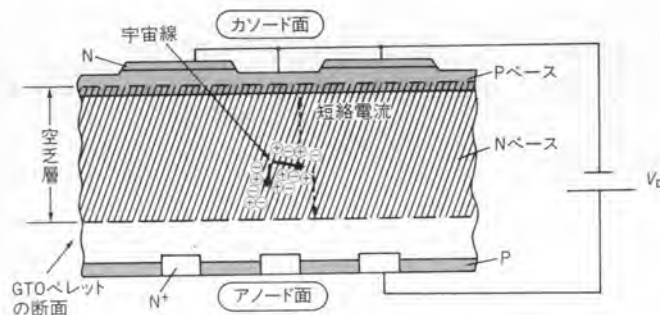


図6. 高電圧印加時の空乏層内での宇宙線による短絡電流の発生 プロトンや中性子が空乏層内に飛び込みSiと反応、短絡電流を生ずると考えられる。

Short current by cosmic ray irradiation in space charge layer

発熱しSiが溶融、破壊に至ると考えられる。

この現象を模式的に図6に示す。

宇宙線の強さはビルの屋上（図5の①）と1階では異なり、1階では約10 MeV以上の宇宙線は検出されなかった。さらに、GTOに直流電圧を印加したままプロトン、電子線、 $\alpha$ 線など種々の荷電粒子を照射したところ、照射エネルギーと印加電圧の値によってはGTOが破壊することが確認された。

したがって、宇宙線により、空乏層内でGTOを破壊に至らしめる電流が発生し、その熱によって素子が溶融破壊すると考えられる。

なお、このような推定原因からP-N接合による耐電圧構造をもつ半導体（ダイオード、サイリスタ、トランジスタなど）すべてに同様な現象が起きると考えられる。実際kV・A級のダイオード、サイリスタでも試験したところ同じ破壊短絡現象が確認された。

#### 4 高直流耐圧 GTO

図4に示した従来製品GTOの直流電圧に対する推定故障率の実測点（図中の●）について、横軸を印加直流電圧  $V_D$  ではなくピーク電界強度 (V/cm) でプロットすると故障率は以下の近似式で表わすことができる。

$$(\text{故障率}) = a \times e^{(b \times E)}$$

$a, b$  : 実験値から求められる定数

$E$  : ピーク電界強度

ここで、ピーク電界強度は  $\sqrt{(V_D/\rho)}$  に比例近似して求めた<sup>(4)</sup> ( $V_D$ : 印加直流電圧,  $\rho$ : ベース比抵抗)。図4の実線は上式を用いており、試験していない低い電圧領域の推定故障率を知ることができる。

さて、上式からSiペレットのベース比抵抗を高くすれば故障率が下がることがわかる。そこで、4,500V定格のGTOに適用している比抵抗より約50%高いSiペレットを用いた4,500V交流耐圧設計のGTOを開発、その直流電圧印加時の故障率を推定した。その結果を同じく図4に示す（図中の○）。直流4,500Vにおいて推定故障率が約1/500になっている。また、直流3,000Vでは従来製品の直流2,000V付近の推定故障率並みとなることが期待できる。

この、直流耐電圧耐量を向上させた3,000A-4,500V GTO SG3000GXH29の最大定格、電気的特性を表1、表2に示す。図7に外形を示す。

このSG3000GXH29は、SG3000GXH24と同じオン電圧特性であるが高比抵抗のためベースの厚さを24型より少し大きくしている。そのためターンオフスイッチング損失は24型より約20%大きい。しかし、同じ比抵抗の6,000V設計の素子に比べるとその損失は約2/3と小さい。

同様な設計で低スナバ型4,000A定格のSG4000GXH29G（電極直径75mm）とSG4000GXH28（電極直径85mm）を

表1. 最大定格  
Maximum ratings

項目	記号	定格	単位
ピーク繰返しオフ電圧	$V_{DRM}$	4,500	V
ピーク繰返し逆電圧	$V_{RRM}$	17	V
ピークターンオフ電流	$I_{TGQM}$	3,000	A
実効オン電流	$I_{T(RMS)}$	1,200	A
ピーク1サイクルサージオン電流(正弦半波)	$I_{TSM}$	16,000(10 ms 幅)	A
臨界オン電流上昇率	$di/dt$	400	A
圧接力	—	28.5~44	kN

表2. 電気的特性  
Electrical characteristics

項目	記号	測定条件	最小	最大	単位
ピークオン電圧	$V_{TM}$	$I_{TM}=3,000$ A $T_J=125$ °C	—	4.0	V
ゲートトリガ電圧	$V_{GT}$	$V_{G1}=24$ V $R_L=0.1$ Ω $T_J=25$ °C	—	1.50	V
ゲートトリガ電流	$I_{GT}$	$T_J=25$ °C	—	3.5	A
ターンオン遅れ時間	$t_d$	$V_{G1}=2,800$ V $di/dt=400$ A/μs $I_{GM}=25$ A, $L_T=3,000$ A $T_J=25$ °C	—	3	μs
ターンオン時間	$t_{gt}$		—	10	μs
臨界オフ電圧上昇率	$dv/dt$	$V_{G1}=2/3 V_{DRM}$ $T_J=125$ °C, $V_{GK}=-2$ V	1,000	—	V/μs
蓄積時間	$t_s$	$I_{TGM}=3,000$ A	—	30	μs
ゲートターンオフ時間	$t_{rg}$	$V_{DM}=4,500$ V $V_{G1}=2,800$ V	—	33	μs
テイル時間	$t_{tail}$	$di_{RG}/dt=50$ A/μs $C_G=6$ μF	—	115	μs
ゲートターンオフ電流	$I_{RG}$	$T_J=125$ °C	—	770	A
熱抵抗	$R_{th}(j-f)$	(接合-フィン間)	—	0.014	°C/W

同時に開発、量産化した。これらGTOにより、直流電圧2,600~3,000 Vの2~3 MW級インバータをGTO個数6個で構成できるようになった。

## 5 あとがき

オフ時の高直流電圧印加によりGTOが突然破壊する現象がある。この現象は宇宙線の影響によって生ずると考えられ、印加電圧が高くウェーハの比抵抗が低いほど破壊の発生確率が高くなる。

比抵抗の高いSiウェーハの採用により直流電圧を3,000 Vまで高めても従来の $1/2 \times (V_{DRM}=4,500$  V)電圧での使用時

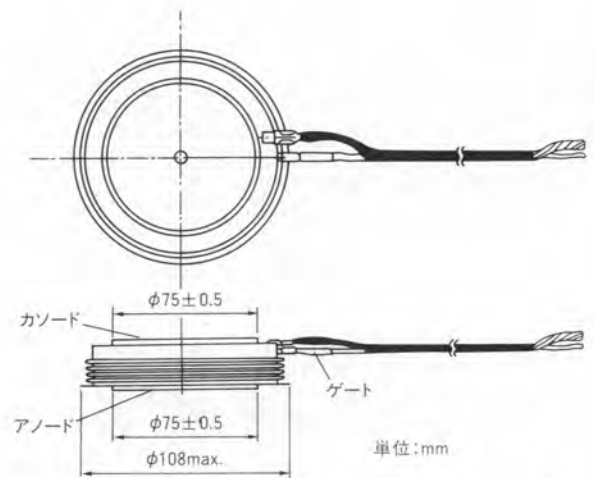


図7. GTO SG3000GXH29の外形 電極直径75 mm, 平型圧接アロイフリー構造, 重量約1,290 g.  
Outline drawing of model SG3000GXH29 GTO

と同等以下の信頼性を期待できるGTOを開発、製品化した。この高直流耐圧GTOは、ハイパワーのインバータ、電力変換装置の小型・軽量化、高信頼性化に役立つ。

## 文献

- (1) 松田秀雄, 他: パワーデバイスへの宇宙線の影響, 電子デバイス半導体電力変換合同研究会資料, EDD-94-47, SPC-94-69 (1994)
- (2) 安食恒雄: 半導体デバイスの信頼性技術, 松下電子工業(株)編 (1988)
- (3) J.F. Ziegler and W.L. Lanford: The effect of sea level cosmic rays on electric devices, J.Appl. Phys. 52, pp.4305 (1981)
- (4) Sorab. K. Gandhi: SEMICONDUCTOR POWER DEVICES (1977)



松田 秀雄 Hideo Matsuda

1974年入社。電力素子の応用技術, 開発設計に従事。現在, 個別半導体事業部大型電力素子技術部課長。  
Discrete Semiconductor Div.



藤原 隆 Takasi Fujiwara

1982年入社。GTOサイリスタの開発に従事。現在, 個別半導体事業部半導体開発試作部課長。  
Discrete Semiconductor Div.



西谷 和展 Kazunobu Nishitani

1985年入社。GTOサイリスタの応用技術に従事。現在, 個別半導体事業部電力素子応用技術部主務。  
Discrete Semiconductor Div.