

重要技術領域戦略：デバイス&テクノロジー

## デバイス領域の成長戦略と持続可能な社会の実現に向けた取り組み

Strategy for Key Technology: Devices & Technology

Electronic Devices Business Growth Strategy Accelerating Realization of Sustainable Society



江崎 瑞仙  
EZAKI Mizunori, D.Eng.

技術企画部 デバイス&テクノロジービジネスセグメント技師長  
博士（工学）  
Corporate Technology Planning Div.

### 1. はじめに

現代社会において、持続可能な社会の実現に向けたカーボンニュートラルと、情報社会の進展を支えるデジタル化は、産業構造を転換する二大潮流になっています。これらに呼応する取り組みが世界的に加速する中、デバイス&テクノロジー事業領域は、社会・情報インフラの進化に不可欠な技術基盤として、エネルギー効率化やデータ活用の面で重要な役割を担っています。

パワー半導体は、あらゆる産業におけるエネルギー消費の削減に貢献する技術であり、省エネ化・電動化の進展に伴って、自動車・産業・インフラ分野での需要が急速に拡

大しています。また、IoT (Internet of Things) や AI の進展により高度データ社会が加速する中、デジタル化を支える大記憶容量の HDD (ハードディスクドライブ)，及び通信基地局やデータセンター向けの電源用パワー半導体の重要性が増しています。特に、ニアライン HDD は、クラウドシステム・データセンターの膨大なデータを保存する大記憶容量・高効率・低コストのストレージとして、急速に需要が高まっています。更に、半導体製造装置は、先端半導体の製造に不可欠な存在であり、高性能化が求められています。

東芝グループのデバイス&テクノロジー事業領域は、半導体、ストレージ、半導体製造装置の3事業を柱としています。社会課題の解決に資する技術を提供するとともに、



図1. カーボンニュートラルの実現と高度データ社会の進化を支える半導体・ストレージ・半導体製造装置の主な製品

Groups of semiconductor and storage products and semiconductor manufacturing equipment developed by Toshiba Group

基盤事業（ディスクリート半導体、アナログ半導体、マイクロコントローラーユニット（マイコン））と成長事業（パワー半導体、HDD、マルチビーム描画装置、エピタキシャル成長装置）を相互に連携させ、技術と経営資源の東芝グループ内での循環を促進することを目指しています（図1）。

## 2. 事業別のトレンドと技術開発の取り組み

2章では、半導体、ストレージ、半導体製造装置のトレンドと、カーボンニュートラル・デジタル化の潮流の中でエネルギーの更なる有効活用、高度データ社会の実現に向けたそれぞれの取り組み及び技術開発について述べます。

### 2.1 半導体

パワー半導体は、多くの機器やシステムにおいて電力変換の機能を担う重要なデバイスであり、家電製品から産業機器、電力インフラに至るまで幅広く活用されています。パワー半導体が扱う電圧は十数～数千Vに及び、用途に応じて最適なデバイス構造や半導体材料が選定されます。図2は、代表的なパワー半導体の耐圧と特性オン抵抗( $R_{on}A$ )の関係を示しています<sup>(1)</sup>。 $R_{on}A$ が低いほど、理想的なスイッチに近づきます。

家電・OA・情報通信機器向けの、およそ900V以下の低耐圧・中耐圧領域では、Si（シリコン）MOSFET（金属酸化膜半導体型電界効果トランジスター）が主流であり、デバイス構造やプロセスの技術革新によって、 $R_{on}A$ などの性能が向上しています。近年は、GaN（窒化ガリウム）を用いたパワー半導体開発が進み、従来のSi MOSFETよりも低い $R_{on}A$ を実現しつつあります。高周波動作に適しており、特にデータセンターや電源サーバー向けの高効率・小型化・高密度実装が求められる分野で採用が急速に拡大し

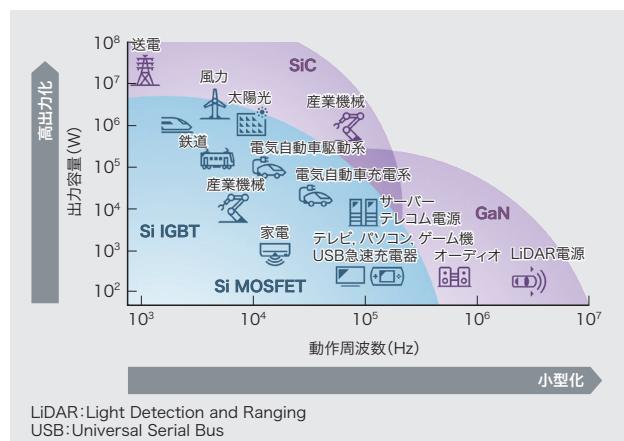
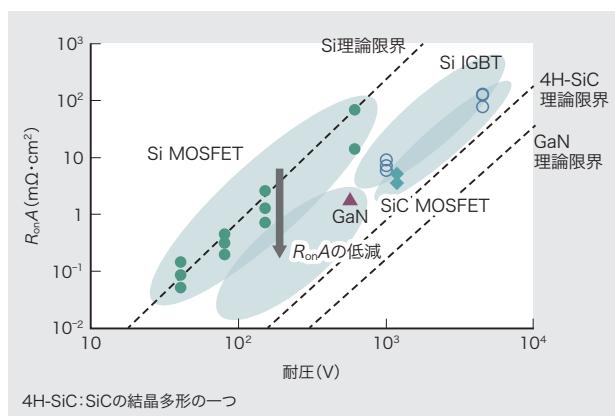
ています。

更に、600V以上の領域ではSi IGBT（絶縁ゲート型バイポーラートランジスター）が、ハイブリッド車や、電鉄、送配電を担うキー部品として、長らく使用されています。近年、この中・高耐圧領域でも、高耐圧・高温動作に優れたSiC（炭化ケイ素）を用いたパワー MOSFETの開発が進み、IGBTに代わるユニポーラーデバイスとして期待されています（図3）。

カーボンニュートラルの実現に向けては、パワー半導体の低損失化に加え、保護・絶縁機能を担う周辺デバイスの高性能化が不可欠です。例えば、エッジ端末で使用されているESD（静電気放電）保護ダイオードは、信号の高速化のために静電容量の低減が進められています<sup>(2)</sup>。過電流保護には、高速短絡保護機能を備えたeFuse ICが登場し、信頼性向上に貢献しています<sup>(3)</sup>。また、電圧差の大きい回路間でのデータ伝送や絶縁が必要な用途には、フォトカプラーやフォトリレーなどの光半導体デバイスが活用され、小型化や大電流化が推進されています<sup>(4)</sup>。

東芝グループは、IGBT、IEGT（電子注入促進型絶縁ゲートトランジスター）、SiCモジュール、MOSFET、バイポーラートランジスター、パワーダイオード、IPD（インテリジェントパワーデバイス）など、豊富な製品群を展開し、家電などの民生分野からデータセンター・自動車・鉄道・電力といった社会インフラに至るまで、幅広いアプリケーションに対応しています。

マイコンは車載機器、家電、通信機器などに広く搭載されており、東芝グループはモーター制御技術の開発に長い歴史があり、強みを持っています。モーター制御は車載、産業、民生の幅広いアプリケーションで必要とされ、その制



御方法も多様です。東芝グループは、モーター制御マイコン、モーターを駆動するパワー半導体を制御するアナログ半導体、更にIPDを含むパワー半導体を提供し、モーターの静音化や低発熱化など、省電力化と高性能化に貢献しています(図4)。またベクトル制御エンジンや自動調整機能などの高度なモーター制御技術を搭載した製品など、エッジAIや、リアルタイム処理、セキュリティー強化などの高機能化要求に応える技術開発を進めています。マイコンを顧客との接点とし、単なるデバイス供給にとどまらず、顧客課題の解決に向けて、ディスクリート半導体やその他のICとの組み合わせによる提供、大規模シミュレーション環境の整備、Webコンテンツ(回路ライブラリー、オンラインシミュレーターなど)の充実を図り、ソリューション提案力を強化して競争力向上を目指しています。

### 2.1.1 Siパワー半導体 (MOSFET, IGBT, IEGT)

Siパワー MOSFETは、耐圧に応じて低耐圧のLVMOSと高耐圧のHVMOSに分類され、それぞれの世代で $R_{on}A$ を低減する技術が進化してきました。初期はチャネル抵抗が支配的であり、セルピッチの微細化によって $R_{on}A$ を低減<sup>(5)</sup>しました。以降はドリフト層の抵抗が主因となり、トレンチフィールドプレート構造やスーパージャンクション(SJ)構造<sup>(6)</sup>などを導入しました。これらにより、耐圧を維持しながらドリフト層の不純物濃度を高め、Siリミットを超える低 $R_{on}A$ を実現しました。その結果、LVMOSでは10年で1/3以下、SJ-HVMOSでは約1/2まで、 $R_{on}A$ を低減しました。今後は更なる微細化に加え、導通損失・スイッチング損失などの低減を並行して進めて電源の高性能化を図り、システムの低

損失化・小型化に貢献します。

また、高次元ペイズ最適化技術に基づくAIを活用したパワー半導体の自動設計技術を開発しています<sup>(7)</sup>。LVMOSや横型MOS構造にも適用し、設計段階から製造プロセスまでの一貫した最適化を可能にします。AIによる設計自動化の深化が、次世代パワー半導体開発の加速に寄与することが期待されます。

IGBTは、MOSFETの優れたゲート制御性と、バイポーラートランジスターの大電流・低オン電圧特性を兼ね備えています。電子と正孔をそれぞれ表面と裏面から注入し、ドリフト層内で伝導度変調を起こすことで、低オン電圧を実現しています。Si IGBTでは、電子注入促進効果の向上、ウエハーの薄型化、裏面構造の最適化などにより電流密度が向上してきました。また、FWD(フリーホイーリングダイオード)をIGBTチップ内に一体化したRC-IGBT(リバースコンダクティングIGBT)により、更に性能向上を図ります<sup>(8)</sup>。加えて、高精度なシミュレーション技術やモデルベース開発手法の導入も進めて、開発効率向上を図ります。

製造においては、パワー半導体の安定供給体制強化のために、国内初となるパワー半導体用300 mmラインを敷設し、2024年度下期には新製造棟の本格稼働を開始しました。免震構造・電源二重化によるBCP(事業継続計画)強化や再生可能エネルギーの活用など、持続可能な生産体制を構築しています。

### 2.1.2 化合物パワー半導体 (SiC, GaN)

近年、SiCやGaNなどのワイドバンドギャップ半導体を用いたパワー半導体の実用化が進んでいます。SiCは、従来のSiに比べてバンドギャップや絶縁破壊電界強度が大きく、ドリフト層の構造を簡素化できるため、 $R_{on}A$ を大幅に低減できます。これにより、IGBTが担っていた高耐圧領域にもMOSFETを適用でき、高周波スイッチングやシステムの小型化が可能になります。

SiC MOSFETでは、チャネル移動度を高めるために、プロセス改善やセルピッチの縮小により、チャネル抵抗を低減しました。また、バイポーラー通電によって特性が劣化するSiC特有の品質課題には、セル構造にSBD(ショットキーバリアダイオード)を内蔵することで対応しました。セル構造の改善で、高信頼性と低 $R_{on}A$ を両立するSiC MOSFETを開発し<sup>(9)</sup>、これらの技術は国内電鉄のインバーター装置などに採用されています。次世代技術として、高耐量と低 $R_{on}A$ の両立を目指したトレンチMOSFET<sup>(10)</sup>や、ドリフト層抵抗を大幅に低減可能なSJ構造<sup>(11)</sup>の研究開発を進めています。

一方、GaNは、更に広いバンドギャップを持ち、AlGaN(窒化アルミニウムガリウム)とのヘテロ構造によってHEMT



図4. モーター制御向け製品

Groups of motor control devices

(高電子移動度トランジスター)を形成できるため、高耐圧かつ高速スイッチングが可能です。横型構造ではSi基板を活用でき、プレーナーゲートにより損失を抑えられます。課題であるノーマリーオフ動作の実現は、カスコード構造やJunction-FET構造、ゲート部を掘り込んだリセス構造による解決が進められています。東芝グループは、リセス構造を開発中で、近年、AlN(窒化アルミニウム)層の導入により<sup>12</sup>高いチャネル移動度を実現し、低 $R_{on}A$ のデバイスの実現を目指しています。

化合物パワー半導体の技術開発の一部に関しては、NEDO(国立研究開発法人 新エネルギー・産業技術総合開発機構)の「グリーンイノベーション基金事業／次世代デジタルインフラの構築」のテーマとして研究開発を推進しています。SiCについては送電網のHVDC(高圧直流送電)の変換器向けパワー半導体の開発に、GaNについてはデータセンターなどに用いられる小型・高効率電源向けパワー半導体の開発に、それぞれ取り組み、東芝グループや社外パートナー企業と連携して開発を推進しています。

## 2.2 ストレージ(HDD)

近年、生成AIの普及とともに、データセンターにおけるストレージ需要が爆発的に増加しています。特に、AIモデルの学習・推論には膨大なデータが必要であり、その保存・管理のために大記憶容量のストレージが不可欠です。HDDは、SSD(ソリッドステートドライブ)と比べてコスト効率が良く、長期保存や大規模データのアーカイブの用途で、依然として主役の座を維持しています。

東芝グループは、1967年にHDD事業を開始し、1991年にガラスディスク採用の2.5型HDD、1998年にGMR(巨大磁気抵抗効果)ヘッド採用の2.5型HDD、2005年に垂直磁気記録方式採用の1.8型HDD、2015年に3 T(テラ:  $10^{12}$ )バイトの2.5型HDD、2017年に14 Tバイトの

ニアラインHDD、2021年にFC-MAMR(磁束制御型マイクロ波アシスト磁気記録)技術採用のニアラインHDDなど、世界初の技術を搭載した製品、発表当時最大容量を実現した製品を継続的に提供してきました(図5)。

HDDの記憶容量を増やすには、データの記録密度を向上させる方法と、データの記録面積を増やす方法があります。2025年時点では、記録密度向上の技術として、MAMR(マイクロ波アシスト磁気記録)技術、HAMR(熱アシスト磁気記録)技術、及びSMR(瓦記録)技術が注目されています。また、記録面積を増やす方法として、ディスク積層技術があります。

以下に、これらの技術について述べます。

### 2.2.1 MAMR・HAMR技術

東芝グループは、MAMR技術の開発に取り組んでおり、2021年に、磁束を制御して磁気記録をアシストする独自のFC-MAMR技術による、18 Tバイト記憶容量のニアラインHDDを製品化しました<sup>13</sup>。また、MAS-MAMR(共鳴型マイクロ波アシスト記録)技術についても実証に成功しました<sup>14</sup>。更なる大記憶容量化に向けてMAS-MAMRの効果を一層高め、ニアラインHDDの製品化を目指しています<sup>15</sup>。

並行して、熱アシストによる記録密度向上を実現するHAMR技術の開発にも取り組んでおり、レーザーダイオードで記録媒体を局所加熱して、記録密度を飛躍的に向上させることを目指しています。

### 2.2.2 SMR技術

従来の記録方式(CMR)では各トラックが独立して配置されていましたが、SMRはトラック同士を屋根瓦のように重ねて配置することで、より多くのトラックをディスク上に記録します。SMR方式では、書き込み時に隣接トラックの一部を上書きするため、データの書き込み・更新には工夫が必要ですが、読み出しが従来どおりの高速アクセスが可能です<sup>16</sup>。



\*太字部分は、業界初又は業界最大容量。製品発表時点、東芝グループ調べ。

図5. HDD製品・技術の推移

Trends in technologies for hard disk drive (HDD) products

データの信頼性を高めるために、エラー訂正コード(ECC)を強化しました。XOR(排他的論理和)演算や、最尤(さいゆう)復号、LDPC(Low Density Parity Check)、冗長セクターなどの複数の技術を組み合わせた高度なトラックエラー訂正処理の導入により、エラー発生時にもデータの復元性を向上させました。

SMR技術は特に、クラウドシステムのストレージやデータセンターなど、大容量データの長期保存に適しています。

### 2.2.3 ディスク積層技術

東芝グループは、ヘリウムガスをHDDに封入して、ディスク厚の薄型化とディスク枚数の増加を実現しています。ヘリウムは空気抵抗が小さいため、ディスク回転時の抵抗が減り、ディスク厚を薄くできます。これにより3.5型の筐体(きょうたい)に、ヘリウムを使用しない場合の7枚に対して、2022年に製品化したニアラインHDDには10枚を搭載しました。記録面積を増やすことで、記憶容量が大幅に向上しました。

また、回路基板の小型化や耐衝撃性の向上など、機械設計面でも高度な技術を投入しました。2024年に11枚ディスクの実装、2025年に12枚のディスクを実装する技術の検証に成功しました。MAMR技術と組み合わせることで、40 TバイトクラスのニアラインHDDの製品化を目指しています<sup>⑦</sup>(図6)。

これらの技術革新により、今後もデータセンターやクラウドサービス向けに、HDDの更なる大記憶容量化を実現していきます。

### 2.3 半導体製造装置

近年、AI技術の急速な進化などにより、演算処理能力の飛躍的な向上が求められており、これを支える先端半導体

の重要性がますます高まっています。東芝グループ((株)ニューフレアテクノロジー)は、先端半導体の製造に欠かせない装置として、電子ビームマスク描画装置、マスク検査装置、及びエピタキシャル成長装置を開発・製品提供しています。

#### 2.3.1 電子ビームマスク描画装置

最先端の半導体製造に不可欠な電子ビームマスク描画装置とマスク検査装置の分野で、東芝グループは世界トップクラスの技術力を持ち、高精度・高効率な製造プロセスの実現に取り組んでいます。

マルチ電子ビームマスク描画装置MBMシリーズは、独自開発の電子ビームマスク描画装置であり、26万本以上の電子ビームを高速・高精度に制御することで、3 nmロジックノード以下に対応したマスク描画を可能にし、高いスループットと高い描画精度を両立しています。

先端ロジック半導体は、演算性能・消費電力・集積度の面で極限まで微細化が求められ、現在、2 nmロジックノード以下が主戦場となっています。EUV(極端紫外線)リソグラフィーは13.5 nm波長の光を用いた露光技術であり、2 nmテクノロジノード以下の微細パターン形成を可能にするものです。これに使用されるEUVマスクは、従来のマスクよりも高精度・高均一性・低欠陥が求められます。

MBM-3000及びMBM-4000は、電子ビーム本数を約50万本に増やして、2 nmロジックノード以下のデザインルールに対応しました。特に、2025年に製品化したMBM-4000では、高NA(開口数)EUVスキャナー向けに、10 nmビームと高電流密度( $4.2 \text{ A/cm}^2$ )を実現するキーテクノロジーを開発しました。これまでに築き上げてきた50 kV单段加速技術に加え、約50万本の電子ビームを制御する高速データ

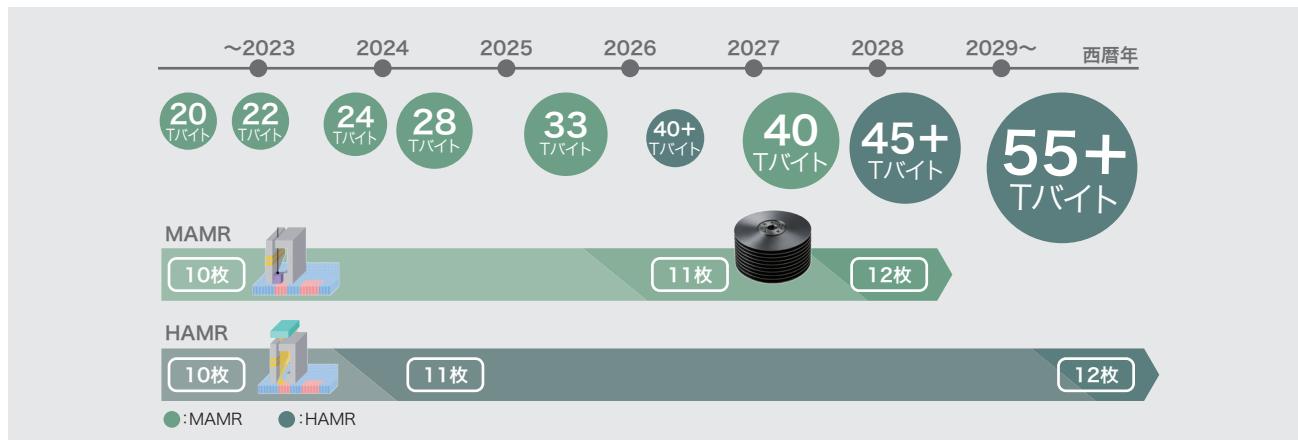


図6. データセンター向けニアラインHDDのロードマップ

Roadmap for nearline HDDs at data centers



図7. MBMシリーズ ロードマップ

Roadmap for MBM series electron beam mask writers

転送(512 Gビット/s)制御技術を実現することで、高解像度と描画時間の短縮を両立しました<sup>(18), (19)</sup>。これらの製品は、EUVリソグラフィー用マスク描画に高精度・高生産性を発揮する装置として高く評価されています。更に、Charge Effect Correction (CEC), Thermal Effect Correction (TEC)などの補正技術を搭載した、次世代マスク描画装置を開発しています。

半導体製造におけるリソグラフィー技術は、EUVスキャナーの高NA化やマスクデータフォーマットの進化により、今後も引き続き、高解像度化が求められます。特に、2024年以降に開発が進む高NA EUVスキャナーは、2030年頃の本格量産を視野に入れています。また、2022年頃からカーブリニアーフォーマットの適用検討が始まり、インバースリソグラフィーやフリーフォームOPC (Optical Proximity Correction: 光近接効果補正) 技術が導入される見込みです。こうした技術動向を踏まえたMBMシリーズのロードマップを、図7に示しています。

### 2.3.2 マスク検査装置

マスク検査装置は半導体マスク製造の品質保証を支える重要な役割を担っています。

近年では、設計したパターンをそのままウエハーに転写することが困難なレベルまでパターンは微細化しています。そこで、ウエハーへのパターン転写の歩留まりを向上させるため、より高精度にパターンを形成するOPCパターンや、従来の直線パターン(マンハッタンフォーマット)とは異なる曲線パターン(カーブリニアーフォーマット)がマスク上に作ら

れるようになりました。

それに伴い、マスク検査装置においても微細パターンの欠陥検出技術に対する需要が高まっています。また、OPCパターンや曲線パターンなどのパターン増加・複雑化に伴って、大容量の入力データを高速処理する技術も求められるようになりました。

東芝グループは、これらの需要に対応するための技術開発を進めています。微細欠陥の検出には、より高精細な画像が必要であり、ナノスケールの振動制御技術や高精度な光学技術を駆使した画像取得システムを開発しています。また、データの高速処理技術に対しては、画像データの高速処理システムを継続的に開発しています。更に、欠陥発生の原因を効率的に究明するシステムの実現を目指して、AIなどを活用した欠陥分類機能も開発していきます。

これらの技術は、マスク検査装置 NPIシリーズに搭載されています。NPIシリーズは、電子ビームマスク描画装置と連携して描画後の検査ができるため、マスク製造におけるトータルコスト削減に貢献しています。

### 2.3.3 エピタキシャル成長装置

エピタキシャル成長装置は、高速回転と垂直ガス流方式を採用しており、ウエハーを1枚ずつ処理する枚葉式により、膜表面の低欠陥密度、高い成膜均一性、高速成膜を実現します。SiC及びGaN用の装置は200 mmウエハーに対応しており、150 mmと同等のスループットを維持しています。この方式は、SiC及びGaNにおいて近い将来見込まれるウエハーの300 mm化にも適しており、それに向けた次

世代装置の開発を進めています。

パワー半導体向けに、化合物半導体のエピタキシャルウエハーの需要が急速に高まっており、欠陥の少ないエピタキシャルウエハーを高いスループットで生産することが不可欠です。東芝グループのエピタキシャル成長装置は、そのニーズに応える装置として、高い評価、期待を受けています。

### 3. 今後の展望

東芝グループは、カーボンニュートラルの実現とデジタル化という二大潮流に対応し、社会課題の解決に資する技術の創出と事業展開を加速しています。

半導体分野では、SiパワーMOSFETを中心とし、IGBTやモーター制御用デバイスなどを幅広く展開し、今後は更に、SiCやGaNなどの次世代材料技術の開発を進め、高効率・高信頼性なパワー半導体を提供していきます。また、デジタル化では、大記憶容量HDD、通信基地局及びデータセンター向け電源用パワー半導体、先端半導体製造に不可欠な半導体製造装置の事業を展開しています。特に、データセンター向けの大記憶容量・高効率・低コストなニアラインHDDの需要急増に備えて、MAMR・HAMRなどの次世代技術を活用し、HDDの大記憶容量化と省電力化設計を推進していきます。更に、先端ロジック半導体の高性能化・量産化を支える半導体製造装置の技術開発を進め、更なる半導体産業の発展と社会課題の解決に貢献していきます。

東芝グループのデバイス＆テクノロジー事業領域では、基盤事業と成長事業が独立して成長するだけでなく、相互連携によるシナジー創出を図ることで、高効率で柔軟な技術開発体制を構築し、持続可能な社会の実現に向けた取り組みを力強く推進していきます。

### 文 献

- (1) 西脇達也, ほか. ディスクリート半導体技術の最新動向と展望. 東芝レビュー. 2020, **75**, 6, p.2-8. <[https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75\\_06pdf/a02.pdf](https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75_06pdf/a02.pdf)>, (参照 2025-09-05).
- (2) 松尾圭祐, 崔 秀明. 高速データ通信を支える低静電容量TVSダイオード. 東芝レビュー. 2020, **75**, 6, p.24-27. <[https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75\\_06pdf/a06.pdf](https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75_06pdf/a06.pdf)>, (参照 2025-09-05).
- (3) 矢動丸裕, 引地佑輔. IEC 62368-1に対応し電源ラインの堅牢な保護が可能なeFuse IC. 東芝レビュー. 2020, **75**, 6, p.28-30. <[https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75\\_06pdf/a07.pdf](https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2020/06/75_06pdf/a07.pdf)>, (参照 2025-09-05).
- (4) Williams, R. K. et al. The Trench Power MOSFET: Part I - History, Technology, and Prospects. IEEE Trans. Electron Devices. 2017, **64**, 3, p.674-691.
- (5) Gajda, M. A. et al. "Industrialisation of Resurf Stepped Oxide Technology for Power Transistors". Proc. The 18th Int. Symp. Power Semiconductor Devices and IC's (ISPSD '06). Naples, Italy, 2006-06, IEEE. 2006, p.109-112.
- (6) Fujihira, T. Theory of Semiconductor Superjunction Devices. Jpn. J. Appl. Phys. 1997, **36**, 10R, p.6254-6262.
- (7) Gangi H. et al. "Design Optimization of Multiple Stepped Oxide Field Plate Trench MOSFETs with Machine Learning for Ultralow On-resistance". (ISPSD 2021). Nagoya, 2021-05. IEEE. 2021, p.151-154.
- (8) Yoshida, S. et al. "4.5kV Double-Gate Reverse-Conducting Press-Pack IEGT", International Exhibition & Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe 2024 Nuremberg, Germany, 2024-06, Mesago Messe Frankfurt GmbH. 2024, p.543-548.
- (9) Asaba, S. et al, "Impact of Reverse Current Spreading on Diode Conduction Reliability Of SBD-Embedded SiC MOSFET with Deep P-Shield Structure." Proceedings of 2024 36th International Symposium on Power Semiconductor Devices and ICs (ISPSD 2024). Bremen, Germany, 2024-06, IEEE. 2024, p. 5-8.
- (10) Tanaka, K. et al. "Impact of bottom p-well grounding resistance on unclamped inductive switching ruggedness of SiC trench MOSFETs", Proceedings of ISPSD 2025. Kumamoto, 2025-06, IEEE. 2025, p.689-692.
- (11) Kono, H. et al. "Investigation of static and dynamic behavior of silicon carbide semi-super-junction structure in Schottky barrier diodes", Proceedings of ISPSD 2025. Kumamoto, 2025-06, IEEE. 2025, p.41-44.
- (12) Kato, D. et al. Improvement of recessed MOS gate characteristics in normally-off AlN/GaN MOS-HFETs with N<sub>2</sub>/NH<sub>3</sub> thermal treatment. Appl. Phys. Lett. 2024, **125**, 24, 242108.
- (13) 竹尾昭彦, 杉山 洋. FC-MAMR技術の適用で実現した記憶容量18Tバイトのニアライン向け3.5型HDD. 東芝レビュー. 2021, **76**, 6, p.7-10. <<https://www.global.toshiba/content/dam/toshiba/jp/technology/corporate/review/2021/06/a03.pdf>>, (参照 2025-09-05).
- (14) 東芝, 東芝デバイス&ストレージ. “世界で初めて「共鳴型マイクロ波アシスト記録(MAS-MAMR)」によるHDDの大幅な記録能力の改善を実証”. 研究開発ニュース. <<https://www.global.toshiba/jp/technology/corporate/rdc/rd/topics/21/2112-04.html>>, (参照 2025-09-05).
- (15) Takagishi, M. et al. Microwave assisted magnetic Recording: Physics and application to hard disk drives. Journal of Magnetism and Magnetic Materials. 2022, **563**, 169859.
- (16) 下村和人. 瓦記録技術を適用したデータセンター向け大容量HDD. 東芝レビュー. 2019, **74**, 6, p.12-16. <[https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2019/06/74\\_06pdf/a04.pdf](https://www.global.toshiba/content/dam/toshiba/migration/corp/techReviewAssets/tech/review/2019/06/74_06pdf/a04.pdf)>, (参照 2025-09-05).
- (17) 東芝デバイス&ストレージ. “業界初、磁気ディスク12枚実装の検証に成功”. ニュース. <<https://toshiba.semicon-storage.com/jp/company/news/news-topics/2025/10/storage-20251014-1.html>>, (参照 2025-09-05).
- (18) Matsumoto, H. et al. "Multi-beam mask writer MBM-4000 for high-NA EUV era". Conference Presentation of SPIE Advanced Lithography + Patterning. San Jose, CA, 2025-02, SPIE. 2025, 13427-14.
- (19) ニューフレアテクノロジー. “A14 ノード対応のマルチ電子ビームマスク描画装置「MBM™-4000」を上市”. ニュースリリース. <[https://www.nuflare.co.jp/wp-content/uploads/news/news\\_20250930.pdf](https://www.nuflare.co.jp/wp-content/uploads/news/news_20250930.pdf)>, (参照 2025-09-05).

・Armは、米国及び／あるいはその他の国におけるArm Limited (又はその子会社) の登録商標。