

## カーボンニュートラル実現に貢献する 高ノイズ耐性のデジタルアイソレーター

Digital Isolators with High Noise Immunity Contributing to Achievement of Carbon Neutrality

卯尾 豊明 UO Toyoaki 高宮 志門 TAKAMIYA Shimon 藤 慶彦 FUJI Yoshihiko

カーボンニュートラル実現に向けた動きの中で、温室効果ガスが従来のガソリン車に比べて低排出量であるハイブリッド車(HEV)や電気自動車(EV)が急速に普及し、開発も加速している。デジタルアイソレーターはHEVやEVのインバーターやバッテリー制御部などで、高電圧部と低電圧部間の絶縁を確保しつつ、信号を伝送するために用いられる電子部品である。

東芝デバイス&ストレージ(株)は、インバーターやバッテリー制御部などにおける安定動作に重要な、高いコモンモード過渡耐性(CMTI: Common Mode Transient Immunity)、及び高い絶縁信頼性を確保したデジタルアイソレーターの開発に取り組んでいる。

The development of hybrid electric vehicles (HEVs) and electric vehicles (EVs) has recently been accelerating in line with the rapid global dissemination of these vehicles due to their lower greenhouse emissions compared with conventional gasoline-powered vehicles, as part of the movement toward the achievement of carbon neutrality. Digital isolators are one of the key electronic devices installed in HEVs and EVs, with the functions of transmitting signals while maintaining electrical insulation between high-voltage components, such as the inverter and battery control unit, and low-voltage components.

Toshiba Electronic Devices & Storage corporation has been engaged in the development of digital isolators that achieve high common-mode transient immunity (CMTI), which is crucial for the stable operation of inverters and battery control units, as well as enhanced insulation reliability.

### 1. まえがき

近年、カーボンニュートラルの実現に向けて、自動車の温室効果ガスの排出を低減する取り組みが世界的に加速している。そのために、温室効果ガスの主な排出源である化石燃料を使うエンジン車に代わって、エンジンとモーターを組み合わせるHEVや、モーターだけで駆動するEVなどの普及が進められている。

国内においても、「2050年カーボンニュートラルに伴うグリーン成長戦略<sup>(1)</sup>」の中で、「2035年までに新車販売で電動車100%を実現する」という取り組みが示されている。HEVとEVはモーター駆動のために、バッテリーやインバーターを搭載している。

このうち、バッテリーについては、充電時間の短縮や高出力化のため、バッテリー電圧の高電圧化が進んでおり、高電圧を維持できるリチウムイオン電池などが搭載されている。しかし、リチウムイオン電池は、過充電や、過熱、過剰放電、不適切な製造方法、誤った取り扱い方法などにより、発火などのおそれがあるため、バッテリーマネジメントシステム(BMS)で管理する。このとき、高電圧のリチウムイオン電池とBMSを電氣的に切り離しながら安全に信号を伝えるために、高い絶縁信頼性を持つデジタルアイソレーターが

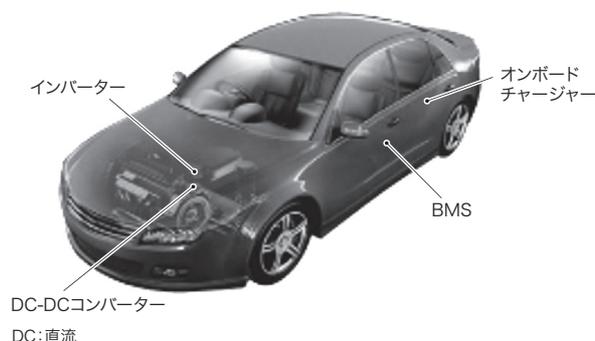


図1. デジタルアイソレーター使用機器の自動車での搭載箇所

車載向けデジタルアイソレーターは、EVやHEVの様々な機器に搭載されて、高電圧部と低電圧部間の絶縁を確保しながら信号を伝送する。

Equipment using digital isolators installed in EV or HEV

必要になる。

図1に示すように、デジタルアイソレーターは様々な車載アプリケーションで使用される。これらのアプリケーションでは、デジタルアイソレーター的一端に、高電圧でスイッチングするデバイスが接続されるため、GND(接地)端子に高い過渡電圧が印加されて、不要なノイズが発生することがある。このようなノイズに影響されずに、アイソレーターへの入力信号を処理できる能力を、CMTIと呼ぶ。

一方、インバーターについては、効率改善のためにスイッチング速度を向上させる傾向がある。これまでより大きなサージ電圧やリングングが発生する可能性があり、CMTIを更に高めることが求められている。

このような車載機器の進化に対応して、東芝デバイス&ストレージ(株)は、車載用のアプリケーションに最適な、高絶縁信頼性と高いCMTIを持つ磁気絶縁式のデジタルアイソレーターの開発を進めている。ここでは、これらを実現する主な技術について述べる。

## 2. 基本構造と絶縁性能

デジタルアイソレーターのテストサンプルの基本構造を、**図2**に示す。CMOS(相補型金属酸化膜半導体)プロセスに絶縁トランスを集積化した1次側と2次側の二つのICチップを、SOIC16-Wパッケージ内に実装した。絶縁トランスの上部・下部コイルの間の絶縁層に、Si(シリコン)酸化膜を用いた。Si酸化膜は、1 $\mu\text{m}$ 当たり約500  $V_{\text{rms}}$ (実効値)の優れた絶縁耐圧を持ち、湿度や温度に対しても安定な材料である。CMOSプロセスで用いる高品質なSi酸化膜を上部・下部コイルの間に9.5 $\mu\text{m}$ と厚く形成し、更に二つの絶縁トランスをカスケード接続した2重絶縁構造を用いることで、5,000  $V_{\text{rms}}$ 、60 sの絶縁定格を実現した。また、一方のチップが故障した場合でも、1次側と2次側の間がショートしない、安全性を考慮した設計とした。

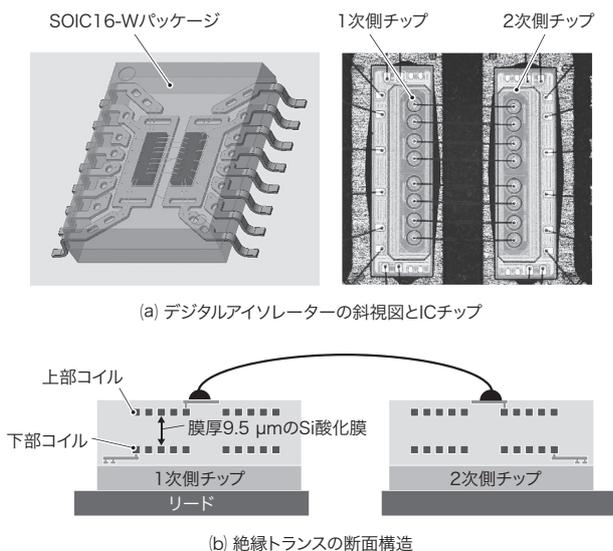


図2. テストサンプルの基本構造

二つの絶縁トランスをカスケード接続した2重絶縁構造を用いることで、強化絶縁を実現し、一方のチップが故障しても1次側と2次側の間がショートしないよう安全性を考慮した設計とした。

Basic structure of prototype digital isolator

絶縁に関する商業定格には、機器の正しい機能や動作を確保する機能絶縁や、ユーザーの感電に対する保護も確保する基礎絶縁・強化絶縁などの種類がある<sup>(2)</sup>。これらの中で最も高い安全性を持つ強化絶縁の認証を得るには、動作電圧での絶縁寿命やサージ耐圧について、VDE (Verband Deutscher Elektrotechniker)などの試験認証機関の安全規格に準拠した試験を行う必要がある。

### 2.1 絶縁寿命

デジタルアイソレーターは、製品の寿命期間中の連続動作において印加される電圧下で、絶縁機能が損なわれてはならない。VDE V 0884-11の強化絶縁の規定では、定格動作電圧に対して20%マージンを設けた電圧で連続動作させた際の寿命が37.5年以上であることを、故障率1 ppmで実現することが要求される。

テストサンプルに対してTDDB (Time-Dependent Dielectric Breakdown) 試験(定電圧ストレスを長時間印加してデバイスの破壊時間を計測する試験)を実施し、絶縁寿命を算出した(**図3**)。ストレス電圧を変えて複数回のTDDB試験を行い、結果のワイブルプロットから平均破壊時間(63%のデバイスが破壊した時間:  $t_{63\%}$ )と1 ppm故障率の破壊時間を求め、それらの電圧依存性を示した。図3のとおり、定格動作電圧1,000  $V_{\text{rms}}$ に20%のマージンを設けた1,200  $V_{\text{rms}}$ における1 ppm故障率の絶縁寿命は37.5年を超えており、VDE V 0884-11の強化絶縁の要求を満たしていることを確認できた。

### 2.2 サージ耐圧

サージ耐圧は、雷のように瞬間的に発生する過渡電圧に対する堅牢(けんろう)性を示す指標である。テストサンプルについて、試験規格IEC 61000-4-5(国際電気標準会

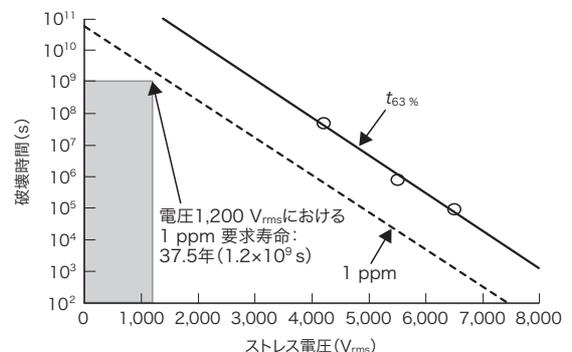


図3. テストサンプルの絶縁寿命

VDE V 0884-11で規定されている条件で実施したTDDB試験で、1,200  $V_{\text{rms}}$ における1 ppm故障率の絶縁寿命は37.5年を超え、高い絶縁信頼性を確認した。

Isolation lifetime of prototype digital isolator

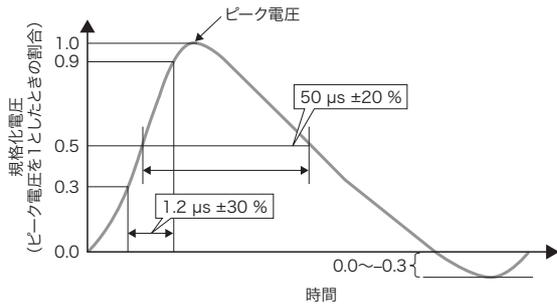


図4. サージ試験での電圧波形

IEC 61000-4-5で規定されているサージ耐圧試験において、12,800 V以上のサージ耐圧があることを確認した。

Voltage waveform at time of surge test

規格 61000-4-5) で規定された、立ち上がり 1.2  $\mu$ s、パルス幅 50  $\mu$ s の電圧波形 (図4) を用いたサージ耐圧試験を実施した。その結果、強化絶縁の要求を満たす 12,800 V 以上のサージ耐圧を確認した。

### 3. 回路構成

図5に、テストサンプルの回路構成<sup>(3)</sup>を示す。送信回路と受信回路は別のICチップに実装されており、それぞれの電源端子 (VDD1, VDD2)、及びGND端子 (GND1, GND2) は分離されている。絶縁トランスはそれぞれのICチップに実装されており、両絶縁トランスの上側コイル同士はボンディングワイヤで接続され、下側コイルはそれぞれの内部回路及びGND端子と接続されている。入力信号と出力信号のレイテンシーを短くするため、変復調が容易なOOK (On-Off Keying) 方式の信号変調を採用した (キャリア周波数: 約 700 MHz)。絶縁トランスに電流信号を流すために差動ドライバー回路を用い、コンデンサー ( $C_{TX}$ ) で差

動ドライバー回路と下側コイルをDC (直流) 分離する。また、絶縁トランスと並列に共振コンデンサー ( $C_C$ ) と、負荷抵抗 ( $R_{TX}$ ) を接続して共振回路とすることで、OOK変調信号の高調波を抑えて送信回路から受信回路に伝搬する同相電流を削減し、放射EMI (電磁干渉) を抑制した。また、キャリア信号にスペクトラム拡散を適用して、放射EMI密度を低減させた。更に、OOK変調信号が発振状態から無信号状態に遷移する場合に、 $C_C$ に蓄積された電荷を急速に放電するシャント回路 ( $M_S$ ) を実装し、信号伝達を高速化した。

絶縁トランスをカスケード接続したことで優れた絶縁特性と安全性を得られるが、信号減衰が大きいという問題がある。そこで、高周波増幅回路で信号増幅して全波整流することで、消費電流を抑えながら安定した動作を実現した。高周波増幅回路は優れたCMRR (Common Mode Rejection Ratio) 特性を持つ回路を採用し、全波整流回路への入力信号を工夫することで高いPSRR (Power Supply Rejection Ratio) 耐性を実現した。また、下側コイルと高周波増幅回路はコンデンサー ( $C_{RX}$ ) でDC分離し、負荷抵抗 ( $R_{RX}$ ) を接続することで、放射EMS (電磁感受性) を抑制した。電源電圧  $V_{DD1}$  及び  $V_{DD2}$  は 2.25 ~ 5.5 V の範囲であり、入出力回路及び電源回路は動作電圧範囲に対応するために、0.6  $\mu$ m プロセスルールのCMOS素子を用いた。内部回路は約 700 MHz の信号処理を行うために 0.13  $\mu$ m プロセスルールのCMOS素子を用いた。

次に、デジタルアイソレーターの重要な特性指標であるCMTIについて述べる。CMTIは、両ICチップのGND電位を急速に変化させて信号伝送が正しく行われる範囲を示す指標である。図6に、カスケード接続された絶縁トランスによる磁界と伝送モードを示す。ドライバー回路で、入力信

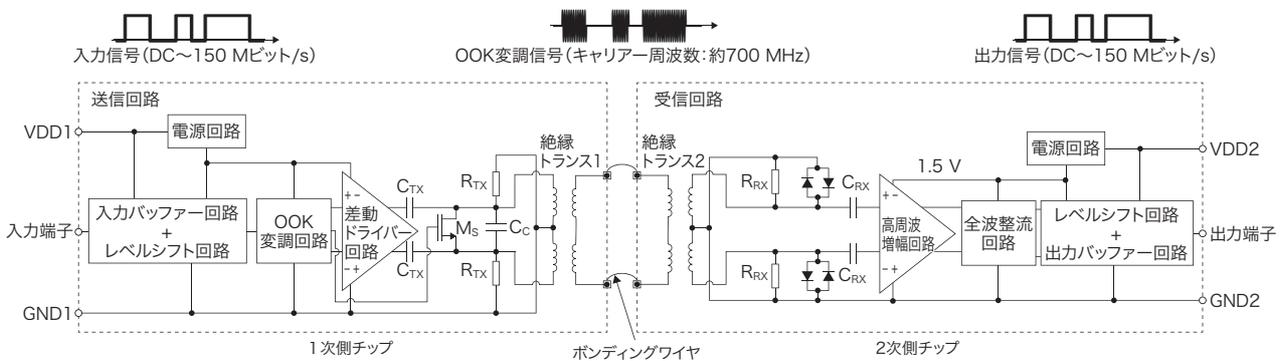


図5. テストサンプルの回路構成

入力信号をOOK変調して、二つの絶縁トランスを通して2次側に伝えることで、レイテンシーを抑えながら高い絶縁信頼性を確保できる。

Schematic circuit diagram of prototype digital isolator

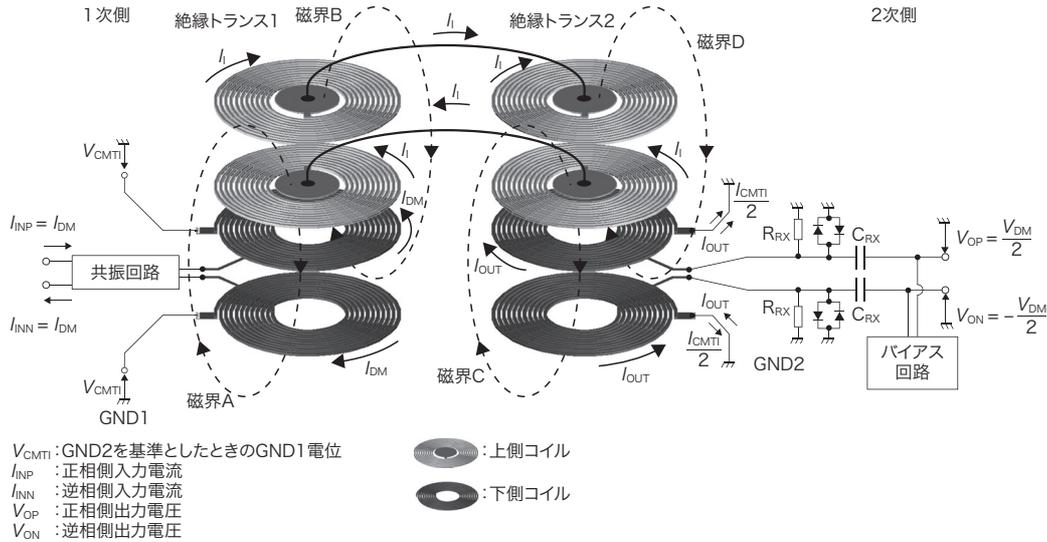


図6. カスケード接続されたタップ付き絶縁トランスによる磁界と伝送モードの関係

二つの絶縁トランスをカスケード接続することで、ノイズ信号(同相信号及びCMTI信号)が伝送されず、良好な耐ノイズ特性を実現できる。

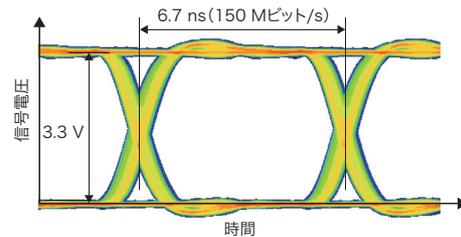
Relationship between magnetic field and transmission mode of cascade-connected tapped isolation transformers

号に応じた差動電流 ( $I_{DM}$ ) を出力するが、キャリア周波数と共振回路の共振周波数がほぼ同じであるので、ほとんど減衰せずに絶縁トランス1の下側コイルに流れる。二つの下側コイルは同一形状であり、一端がGND1の電位に接続されているので差動電流はGND1を介して電流が流れ、破線のような磁界Aと磁界Bが発生する。二つの上側コイルは巻き線方向が逆の8字型コイルであり、磁界Aと磁界Bによる誘起電圧により誘導電流 ( $I_1$ ) が流れる。絶縁トランス1と絶縁トランス2は対称であるので、誘導電流により、磁界Cと磁界Dが発生し、絶縁トランス2の下側コイルに出力電流 ( $I_{OUT}$ ) が負荷インピーダンスに応じて流れ、差動出力電圧 ( $V_{DM}$ ) が出力される。

CMTIはGND2を基準としてGND1が急激に変化する状態と考えることができる。GND1が正電位側に変化する場合、絶縁トランスの寄生容量を介して受信側にCMTI電流 ( $I_{CMTI}$ ) が流れるが、受信回路の入力インピーダンスよりGND2インピーダンスが低いので、ほとんどのCMTI電流はGND2に流れる。GND1が負電位側に変化する場合は送信回路側に電流が流れるが、上記と同様に大部分がGND1に流れる。僅かに残った同相信号成分は高周波増幅回路で除去され、良好なCMTI特性を実現できる。

#### 4. 性能確認

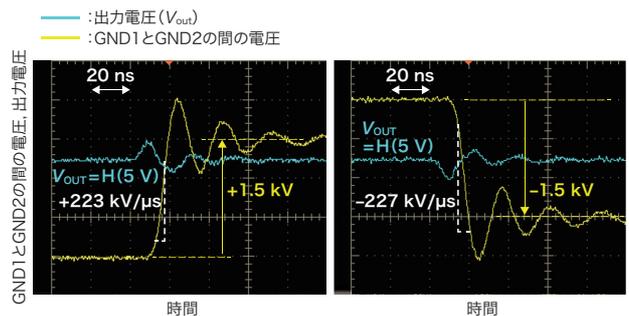
テストサンプルの動作例を示す。伝送信号のアイパターン(図7(a))から、150 Mビット/sの高速伝送が可能であることを確認した。また、入力をL(ロー)及びH(ハイ)に



$V_{DD1}=V_{DD2}=3.3\text{ V}$ ,  $T_a=25\text{ }^\circ\text{C}$ ,  $C_L=15\text{ pF}$ で、 $2^{10}$ の疑似ランダム信号を入力して出力信号を測定

$T_a$ : 周囲温度  $C_L$ : 負荷容量

(a) 伝送信号のアイパターン



(b) CMTI耐性の評価結果

図7. テストサンプルの波形測定結果

OOK伝送による150 Mビット/sの高速動作と、 $\pm 200\text{ kV}/\mu\text{s}$ 以上のCMTI耐性が得られた。

Experimentally obtained waveforms of prototype digital isolator

固定した状態で、評価装置限界の $-227 \sim +223\text{ kV}/\mu\text{s}$ のCMTI耐性を持つことが分かり、目標仕様である $200\text{ kV}/\mu\text{s}$ を満たしていることを確認した。

---

## 5. あとがき

デジタルアイソレーターの代表的な応用分野である、車載向けBMS及びインバーターに必要な、高絶縁信頼性、高いCMTIを達成するための主な技術開発について述べた。

今後も、高機能品のラインアップ展開を進めるなど、継続してカーボンニュートラル実現に貢献する製品の技術開発を続けていく。

## 文 献

- (1) 内閣官房, ほか. 2050年カーボンニュートラルに伴うグリーン成長戦略. 経済産業省, 2021, 160p. <[https://www.meti.go.jp/policy/energy\\_environment/global\\_warming/ggs/pdf/green\\_honbun.pdf](https://www.meti.go.jp/policy/energy_environment/global_warming/ggs/pdf/green_honbun.pdf)>, (参照 2022-10-25).
- (2) 東芝デバイス&ストレージ. フォトカプラーの安全規格2021, 18p. <<https://toshiba.semicon-storage.com/info/docget.jsp?did=15426>>, (参照 2022-10-25).
- (3) KABUSHIKI KAISHA TOSHIBA, Uo T. et al. Magnetic coupling device and communication system. U.S. Patent 10, 917, 139, 2019-02-28.



卯尾 豊明 UO Toyoaki  
東芝デバイス&ストレージ(株)  
半導体事業部 IC開発センター  
電子情報通信学会会員  
Toshiba Electronic Devices & Storage Corp.



高宮 志門 TAKAMIYA Shimon  
東芝デバイス&ストレージ(株)  
半導体事業部 半導体応用技術センター  
Toshiba Electronic Devices & Storage Corp.



藤 慶彦 FUJI Yoshihiko, Ph.D.  
東芝デバイス&ストレージ(株)  
半導体事業部 アナログIC製品技術部  
博士(工学)  
Toshiba Electronic Devices & Storage Corp.